

WT56F108
具备 ADC + LCD 驱动功能之
3T 8052 微控制器 (FLASH)

中文产品规格书

Rev. 1.0

June 2015

目 录

1. 概述	3
2. 特性	3
3. 系统方框图	5
3.1 系统时钟方块图	6
4. 封装引脚配置	7
4.1 引脚功能	10
4.2 引脚描述	14
4.3 端口结构	16
5. 标准功能	20
5.1 中央处理单元 (CPU)	20
5.2 随机数据存储器 (RAM)	20
5.3 闪控程序存储器 (Flash Memory)	21
5.4 内存映像 (Memory Mapping)	22
5.5 在线刻录 (ISP) (重要!!! 务必阅读!!!)	26
5.6 计时/计数器 (Timer)	28
5.7 复位 (Reset)	32
5.8 系统时钟及时钟来源	33
6. 增强功能	34
6.1 外部特殊功能缓存器 (XFR)	34
6.2 I/O 端口	38
6.3 中断	53
6.4 通用异步收发器 (UART)	61
6.5 外部中断要求 (IRQ)	66
6.6 脉冲宽度调制 (PWM)	68
6.7 电源管理	73
6.8 12 MHz RC 振荡器校正	83
6.9 看门狗定时器与实时定时器	85
6.10 液晶驱动器 (LCD driver)	89
6.11 增强型计时/计数器 (Enhanced Timer/Counter)	97
6.12 模/数转换器 (ADC)	101
6.13 低压侦测复位 (LVDR)	106
6.14 仿真式 E ² PROM	108
6.15 代码选项 (Code Option)	111
6.16 防读与加密机制 (Read Out Protection & Code Encryption)	119

7. 电气特性	120
7.1 极限参数.....	120
7.2 推荐操作参数.....	120
7.3 DC 电气特性 ($V_{DD} = 1.8V \sim 3.6V, -40^{\circ}C \sim +85^{\circ}C$).....	121
7.4 AC 电气特性 ($T_A = 25^{\circ}C$).....	123
7.5 内部 12 MHz RC 振荡器温度及电压误差表.....	124
7.6 A/D 转换特性 ($T_A = 25^{\circ}C$).....	125
7.7 低压复位 (LVR) 及低压侦测复位 (LVDR) 电气特性.....	125
7.8 热阻特性.....	126
8. 应用电路	127
8.1 供电线路.....	127
8.2 振荡器线路.....	128
8.3 RESET 线路.....	129
8.4 标准线路.....	130
8.5 开发板线路 (4 COM LCD).....	131
9. 产品命名规则	132
10. 订购信息	132
11. 裸片坐标位置图	133
12. 封装尺寸	135
12.1 64-Pin LQFP.....	135
12.2 44-Pin LQFP.....	136
12.3 SOP-28.....	137
13. 开发工具	138
14. 版本更改记录	142
附录: 中/简版勘误表.....	143

1. 概述

WT56F108 是台湾著名的 IC 设计公司伟詮电子 (WELTREND) 推出的一颗带液晶显示功能的泛用型微处理器，产品除了采用先进的 3T 的 8052 微处理器内核，宽且低的工作电压范围 (1.8V ~ 3.6V)，高抗噪声能力以外，8Kx8 的闪控程序存储器，384x8 的随机数据存储器与丰富的周边资源及多样的电源管理 (详细请看内文) 更是让使用者针对不同应用可以得心应手，包括带显示屏 (LCD) 的小家电 (电饭煲、微波炉、烤箱)、温湿度计、汽车双向防盗器、空调遥控器等等，WT56F108 是一颗高性价比产品，多种包装考虑可以直接取代市面上主流的产品 (详细请参考 WT56F108 封装引脚配置)，另外为了让客户有更大的竞争力，也提供芯片 (dice) 与晶圆 (wafer) 销售。

2. 特性

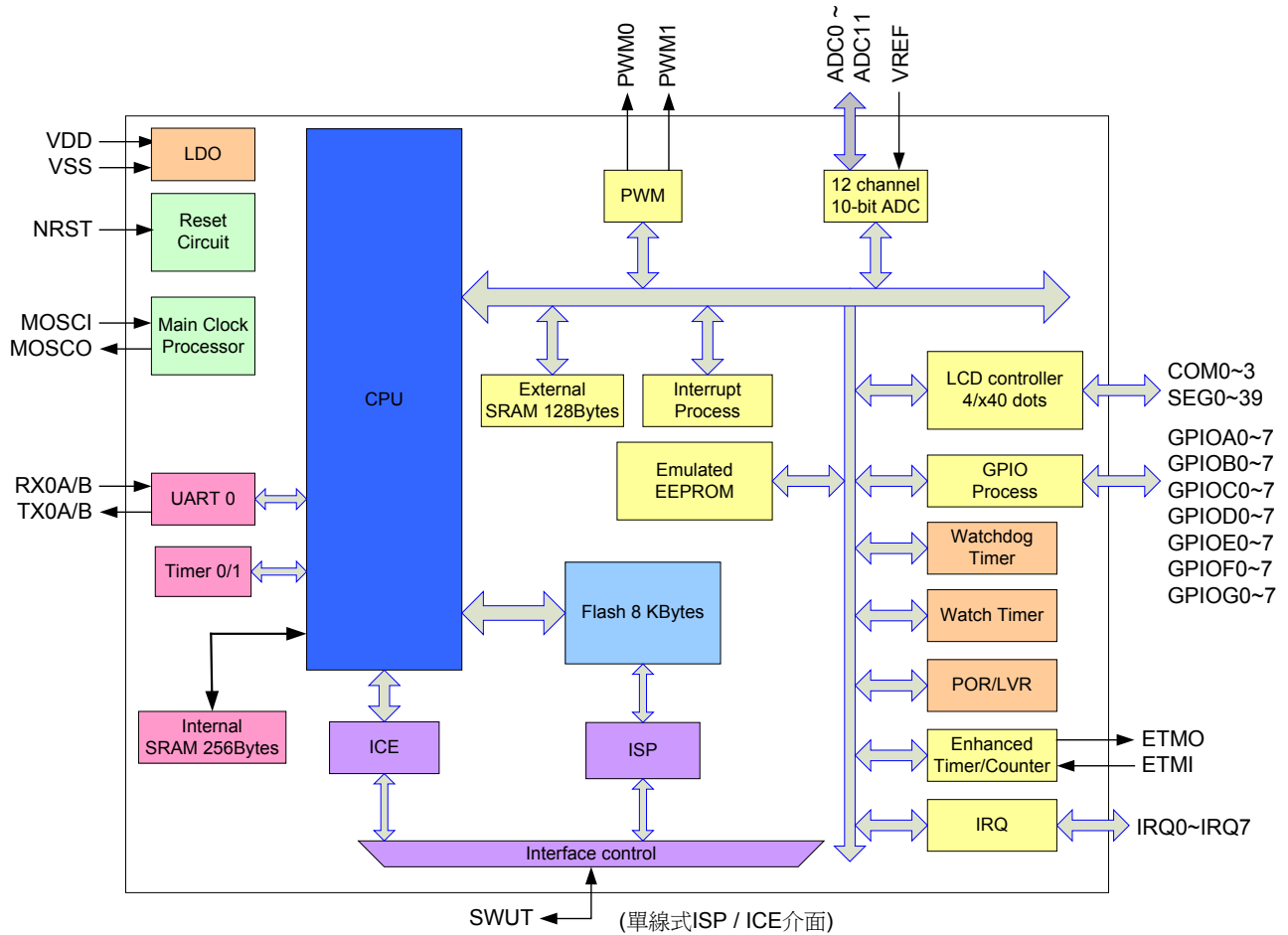
WT56F108 是一具备多种周边功能之增强型 8052 微控制器，拥有以下特点：

- 3T 8052 核心，指令设定兼容 MCS-51
- 最快指令运行时间: 249.99ns @12 MHz
- 384 字节之内存 (256 字节之标准 8052 内部数据内存 + 128 字节外部内存)
- 8K 字节闪控程序存储器可供储存程序
- 支持内部及外部晶振：
 - ◆ 内部晶振: 12 MHz RC 振荡器 (频率误差 $\pm 10\%$) 及 32 kHz RC 振荡器 (频率误差 $\pm 30\%$)
 - ◆ 外部晶振: 外挂 DC~16 MHz 石英晶体振荡器 (Crystal)
- 两组 16 位计时/计数器 (Timer0、Timer1)
- 一组看门狗定时器 (WDT)
- 一组实时定时器 (Watch Timer)
- 一组 16 位增强型计时/计数器 (Enhanced Timer)，内建捕捉功能
- 一组通用异步收发器 (UART0)，可支持传输速率: 1200 bps ~ 230400 bps (工作于 12 MHz)
- 支援仿真式 E² PROM @2.4V ~ 3.6V
- 两组 16 位脉宽调制 (PWM0、PWM1)
- LCD 控制器驱动器
 - ◆ 4 COM x 40 SEG 或 4 COM x 32 SEG
- 12 信道的 10 位模/数转换器 (ADC0 ~ ADC11)
- 支持三种省电模式: 睡眠模式 (Sleep mode)、低速省电模式 (Green mode) 与闲置模式 (Idle mode)
- 八个外部中断脚位 (IRQ0 ~ IRQ7)
- 56 个可程序之双向输出/输入接脚，其中 12 根拥有高电流驱动能力 (10 mA)
- 可程序化低压侦测复位 (LVDR)
- 内建上电复位器 (POR) 与低压复位 (LVR)
- 内建单线式仿真 (ICE) 与在线刻录 (ISP) 模式
- 具程序代码防读 (Read Out Protection) 以及加密功能 (Code Encryption)
- 工作电压: 2.4V ~ 3.6V @12 MHz
1.8V ~ 3.6V @6 MHz
- 工作温度: -40°C ~ +85°C
- 主力封装 (Green Package): LQFP64, LQFP44 及 SOP28

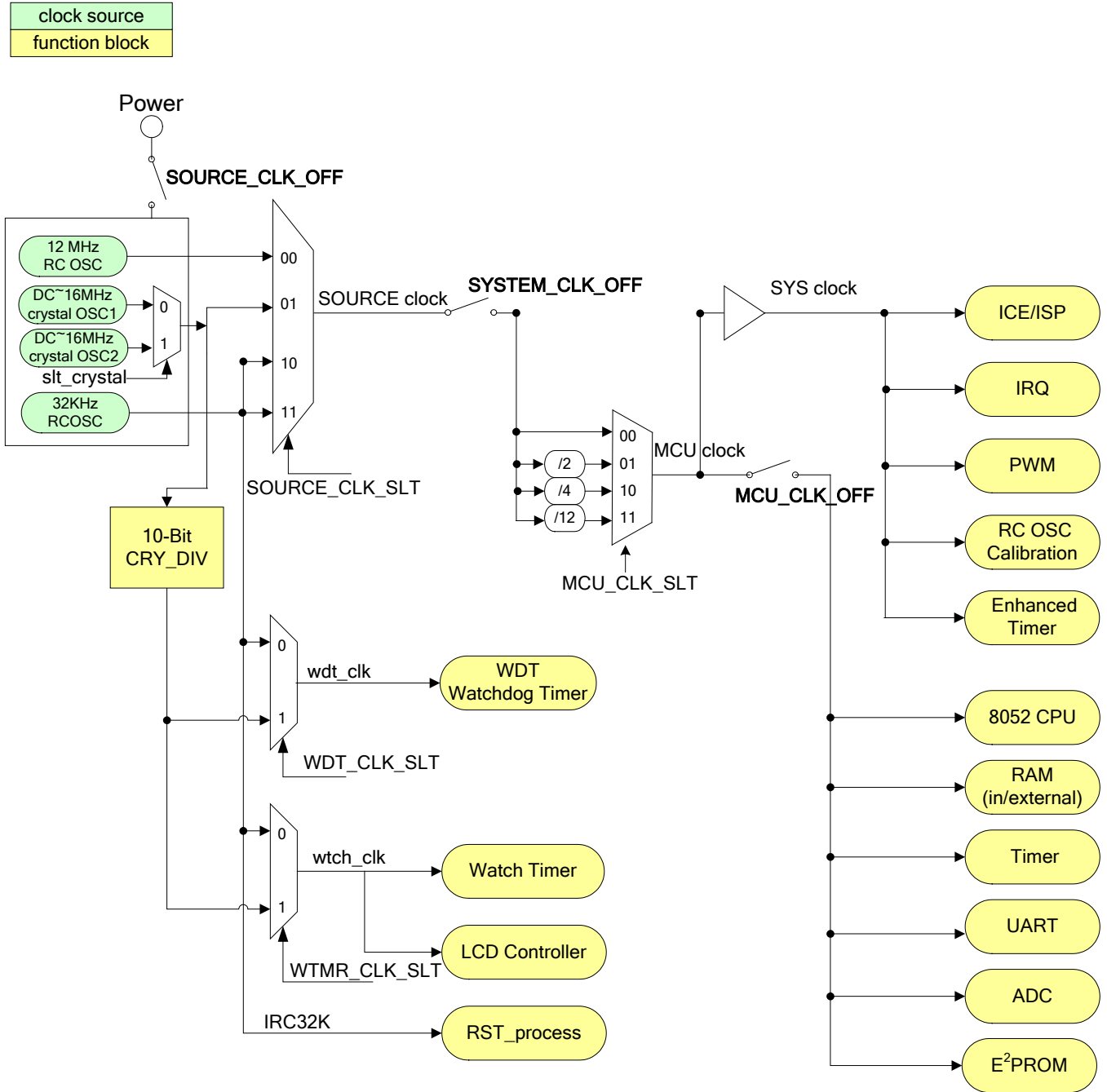
WT56F108 各种模式耗电流(@3V)，请参考第 6.7 章节电源管理

- ✓ 尚若要使用UART 必须考虑IRC 12 MHz 频率偏移是否大于 $\pm 3\%$ ，必要时必须使用外部 LDO 稳压
- ✓ 本产品提供外部32768 Hz晶振来自动更正 IRC 12 MHz 使频率误差 $< \pm 1\%$

3. 系统方框图



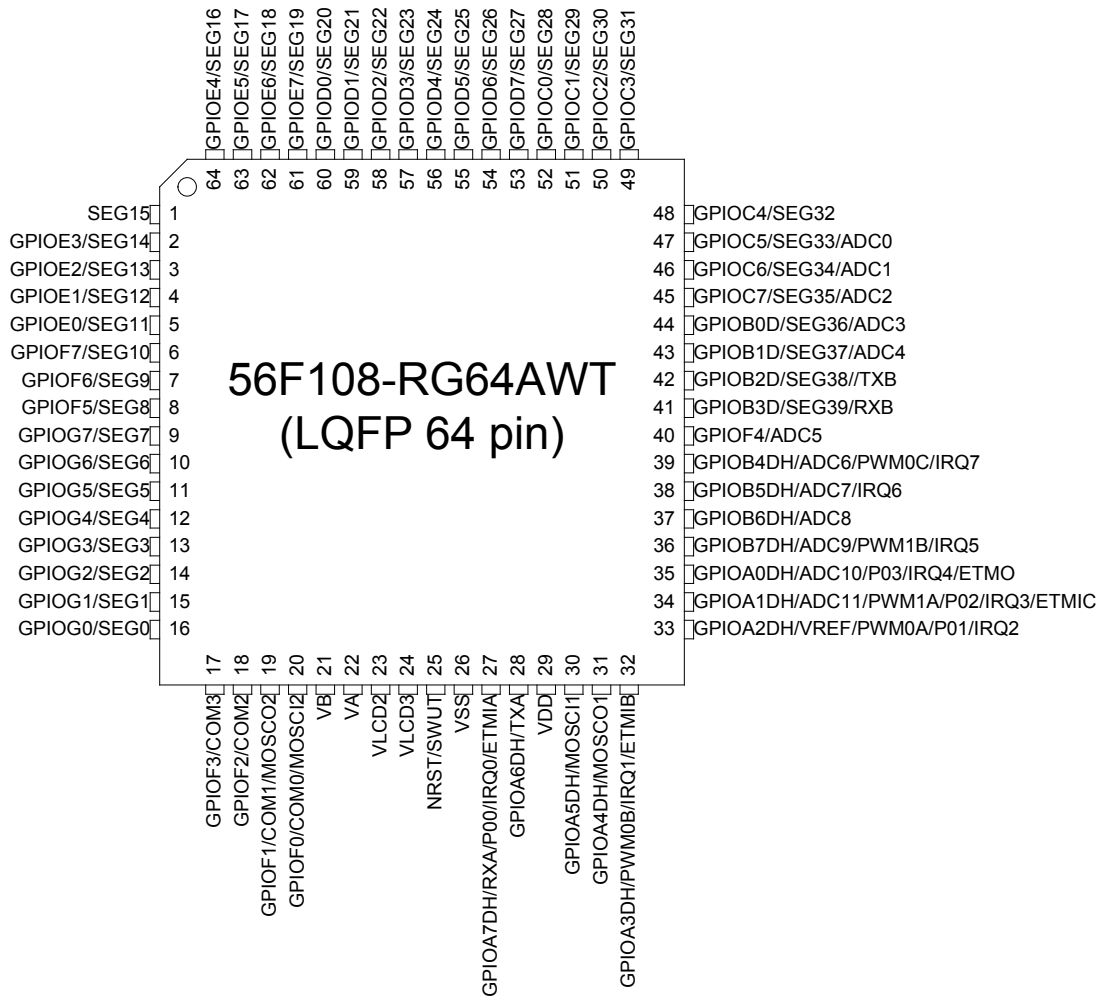
3.1 系统时钟方块图



*使用外部石英晶体振荡器，必须根据石英晶体振荡器频率选择对映的驱动能力，请参考振荡器驱动控制缓存器 (外部内存地址: 0x08) 的 CRY_12M_DR[2:0]位。

4. 封装引脚配置

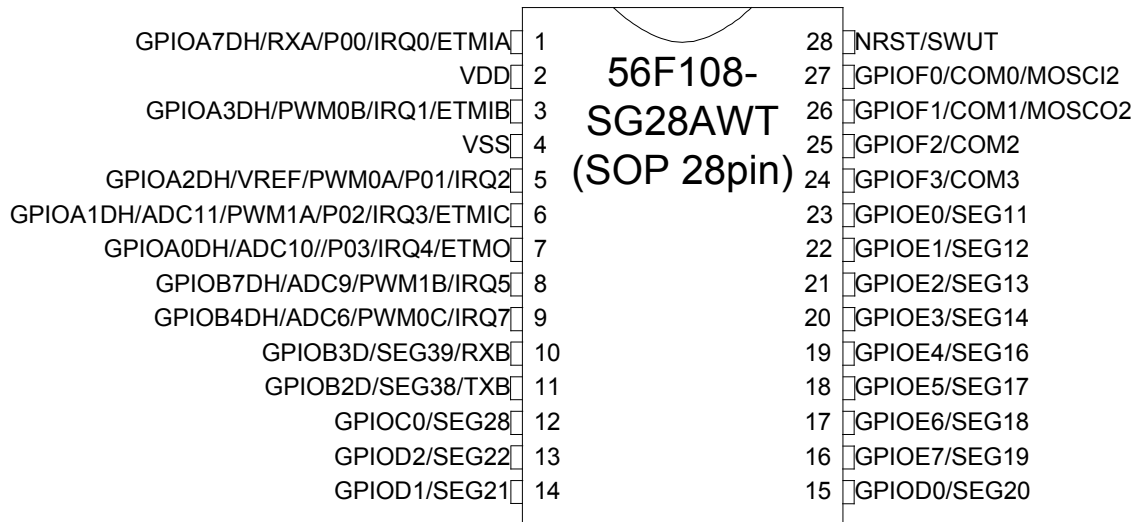
WT56F108-RG64AWT 64-Pin LQFP (脚位可以取代 EM78P469)



WT56F108-RG44AWT 44-Pin LQFP (脚位可以取代 EM78P468N / EM78P468NB / EM78P469)



WT56F108-SG28AWT 28-Pin SOP (脚位可以取代 SN8P2604A(SONIX))



4.1 引脚功能

引脚编号			引脚名称		主要功能	
RG64A WT	RG44A WT	SG28A WT		I/O	说明	电路 型态
1			SEG15	O	SEG15: LCD segment 15	E4
2	2	20	GPIOE3/ SEG14	I/O	GPIOE3: 一般推拉式 I/O SEG14: LCD segment 14	E4
3	3	21	GPIOE2/ SEG13	I/O	GPIOE2: 一般推拉式 I/O SEG13: LCD segment 13	E4
4	4	22	GPIOE1/ SEG12	I/O	GPIOE1: 一般推拉式 I/O SEG12: LCD segment 12	E4
5	5	23	GPIOE0/ SEG11	I/O	GPIOE0: 一般推拉式 I/O SEG11: LCD segment 11	E4
6			GPIOF7/ SEG10	I/O	GPIOF7: 一般推拉式 I/O SEG10: LCD segment 10	E4
7			GPIOF6/ SEG9	I/O	GPIOF6: 一般推拉式 I/O SEG9: LCD segment 9	E4
8			GPIOF5/ SEG8	I/O	GPIOF5: 一般推拉式 I/O SEG8: LCD segment 8	E4
9			GPIOG7/ SEG7	I/O	GPIOG7: 一般推拉式 I/O SEG7: LCD segment 7	E4
10			GPIOG6/ SEG6	I/O	GPIOG6: 一般推拉式 I/O SEG6: LCD segment 6	E4
11			GPIOG5/ SEG5	I/O	GPIOG5: 一般推拉式 I/O SEG5: LCD segment 5	E4
12			GPIOG4/ SEG4	I/O	GPIOG4: 一般推拉式 I/O SEG4: LCD segment 4	E4
13			GPIOG3/ SEG3	I/O	GPIOG3: 一般推拉式 I/O SEG3: LCD segment 3	E4
14			GPIOG2/ SEG2	I/O	GPIOG2: 一般推拉式 I/O SEG2: LCD segment 2	E4
15			GPIOG1/ SEG1	I/O	GPIOG1: 一般推拉式 I/O SEG1: LCD segment 1	E4
16			GPIOG0/ SEG0	I/O	GPIOG0: 一般推拉式 I/O SEG0: LCD segment 0	E4
17	6	24	GPIOF3/ COM3	I/O	GPIOF3: 一般推拉式 I/O COM3: LCD common 3	E4
18	7	25	GPIOF2/ COM2	I/O	GPIOF2: 一般推拉式 I/O COM2: LCD common 2	E4
19	8	26	GPIOF1/ COM1/ MOSCO2	I/O	GPIOF1: 一般推拉式 I/O COM1: LCD common 1 MOSCO2: 晶体振荡器的第二组输出脚位	B3
20	9	27	GPIOF0/ COM0/ MOSCI2	I/O	GPIOF0: 一般推拉式 I/O COM0: LCD common 0 MOSCI2: 晶体振荡器的第二组输入脚位	B3
21	10		VB	O	Connect the LCD capacitors B	

引脚编号			引脚名称		主要功能	
RG64A WT	RG44A WT	SG28A WT		I/O	说明	电路 型态
22	11		VA	O	Connect the LCD capacitors A	
23	12		VLCD2	O	2/3 bias 电压点	
24	13		VLCD3	O	1/3(1/2) bias 电压点	
25	14	28	NRST/ SWUT	I	NRST: 复位脚位 SWUT: 单线式 ISP/ICE 界面	D
26	15		VSS	GND	核心(core)之地(ground)	
27	16	1	GPIOA7DH/ RXA/ P00/ IRQ0/ ETMIA	I/O	GPIOA7DH: 一般 I/O, 可程序规划为大电流推拉式或开汲极 RXA: A 路径 UART 数据输入 P00: 对映至 8052 之 P0.0 IRQ0: 外部中断要求 0 ETMIA: A 路径增强型计时/计数器时钟源捕捉输入	A
28	17		GPIOA6DH/ TXA	I/O	GPIOA6DH: 一般 I/O, 可程序规划为大电流推拉式或开汲极 TXA: A 路径 UART 数据输出	A
29	18	2	VDD	PWR	VDD 电源+3.3V	
30	19		GPIOA5DH/ MOSC11	I/O	GPIOA5DH: 一般 I/O, 可程序规划为大电流推拉式或开汲极 MOSC11: 晶体振荡器的路径 1 输入脚位	B1
31	20		GPIOA4DH/ MOSC01	I/O	GPIOA4DH: 一般 I/O, 可程序规划为大电流推拉式或开汲极 MOSC01: 晶体振荡器的路径 1 输出脚位	B1
32	21	3	GPIOA3DH/ PWM0B/ IRQ1/ ETMIB	I/O	GPIOA3DH: 一般 I/O, 可程序规划为大电流推拉式或开汲极 PWM0B: B 路径 PWM0 输出脚位 IRQ1: 外部中断要求 1 ETMIB: B 路径增强型计时/计数器时钟源捕捉输入	A
		4	VSS	GND	核心(core)之地(ground)	
33	22	5	GPIOA2DH/ VREF/ PWM0A/ P01/ IRQ2	I/O	GPIOA2DH: 一般 I/O, 可程序规划为大电流推拉式或开汲极 VREF: 模/数转换器参考电压输入脚位 PWM0A: A 路径 PWM0 输出脚位 P01: 对映至 8052 之 P0.1 IRQ2: 外部中断要求 2	E2
34	23	6	GPIOA1DH/ ADC11/ PWM1A/ P02/ IRQ3/ ETMIC	I/O	GPIOA1DH: 一般 I/O, 可程序规划为大电流推拉式或开汲极 ADC11: 模/数转换器输入 11 PWM1A: A 路径 PWM1 输出脚位 P02: 对映至 8052 之 P0.2 IRQ3: 外部中断要求 3 ETMIC: C 路径增强型计时/计数器时钟源捕捉输入	C1
35	24	7	GPIOA0DH/ ADC10/ P03/ IRQ4/ ETMO	I/O	GPIOA0DH: 一般 I/O, 可程序规划为大电流推拉式或开汲极 ADC10: 模/数转换器输入 10 P03: 对映至 8052 之 P0.3 IRQ4: 外部中断要求 4 ETMO: 增强型计时/计数器之比较结果输出	C1
36		8	GPIOB7DH/ ADC9/ PWM1B/ IRQ5	I/O	GPIOB7DH: 一般 I/O, 可程序规划为大电流推拉式或开汲极 ADC9: 模/数转换器输入 9 PWM1B: B 路径 PWM1 输出脚位 IRQ5: 外部中断要求 5	C1

引脚编号			引脚名称		主要功能	
RG64A WT	RG44A WT	SG28A WT		I/O	说明	电路 型态
37			GPIOB6DH/ ADC8	I/O	GPIOB6DH: 一般 I/O, 可程序规划为大电流推拉式或开汲极 ADC8 模/数转换器输入 8	C1
38			GPIOB5DH/ ADC7/ IRQ6	I/O	GPIOB5DH: 一般 I/O, 可程序规划为大电流推拉式或开汲极 ADC7 模/数转换器输入 7 IRQ6 外部中断要求 6	C1
39		9	GPIOB4DH/ ADC6/ PWM0C/ IRQ7	I/O	GPIOB4DH: 一般 I/O, 可程序规划为大电流推拉式或开汲极 ADC6: 模/数转换器输入 6 PWM0C: C 路径 PWM0 输出脚位 IRQ7: 外部中断要求 7	C1
40			GPIOF4/ ADC5	I/O	GPIOF4: 一般推拉式 I/O ADC5: 模/数转换器输入 5	E5
41	25	10	GPIOB3D/ SEG39/ RXB	I/O	GPIOB3: 一般推拉式 I/O, 可程序规划为开汲极 SEG39: LCD segment 39 RXB: B 路径 UART 数据输入	E6
42	26	11	GPIOB2D/ SEG38/ TXB	I/O	GPIOB2: 一般推拉式 I/O, 可程序规划为开汲极 SEG38: LCD segment 38 TXB: B 路径 UART 数据输出	E6
43	27		GPIOB1D/ SEG37/ ADC4	I/O	GPIOB1: 一般推拉式 I/O, 可程序规划为开汲极 SEG37: LCD segment 37 ADC4: 模/数转换器输入 4	E6
44	28		GPIOB0D/ SEG36/ ADC3	I/O	GPIOB0: 一般推拉式 I/O, 可程序规划为开汲极 SEG36: LCD segment 36 ADC3: 模/数转换器输入 3	E6
45	29		GPIOC7/ SEG35/ ADC2	I/O	GPIOC7: 一般推拉式 I/O SEG35: LCD segment 35 ADC2: 模/数转换器输入 2	E5
46	30		GPIOC6/ SEG34/ ADC1	I/O	GPIOC6: 一般推拉式 I/O SEG34: LCD segment 34 ADC1: 模/数转换器输入 1	E5
47	31		GPIOC5/ SEG33/ ADC0	I/O	GPIOC5: 一般推拉式 I/O SEG33: LCD segment 33 ADC0: 模/数转换器输入 0	E5
48	32		GPIOC4/ SEG32	I/O	GPIOC4: 一般推拉式 I/O SEG32: LCD segment 32	E4
49			GPIOC3/ SEG31	I/O	GPIOC3: 一般推拉式 I/O SEG31: LCD segment 31	E4
50			GPIOC2/ SEG30	I/O	GPIOC2: 一般推拉式 I/O SEG30: LCD segment 30	E4
51			GPIOC1/ SEG29	I/O	GPIOC1: 一般推拉式 I/O SEG29: LCD segment 29	E4
52	33	12	GPIOC0/ SEG28	I/O	GPIOC0: 一般推拉式 I/O SEG28: LCD segment 28	E4
53	34		GPIOD7/ SEG27	I/O	GPIOD7: 一般推拉式 I/O SEG27: LCD segment 27	E4

引脚编号			引脚名称		主要功能	
RG64A WT	RG44A WT	SG28A WT		I/O	说明	电路 型态
54	35		GPIOD6/ SEG26	I/O	GPIOD6: 一般推拉式 I/O SEG26: LCD segment 26	E4
55	36		GPIOD5/ SEG25	I/O	GPIOD5: 一般推拉式 I/O SEG25: LCD segment 25	E4
56	37		GPIOD4/ SEG24	I/O	GPIOD4: 一般推拉式 I/O SEG24: LCD segment 24	E4
57	38		GPIOD3/ SEG23	I/O	GPIOD3: 一般推拉式 I/O SEG23: LCD segment 23	E4
58	39	13	GPIOD2/ SEG22	I/O	GPIOD2: 一般推拉式 I/O SEG22: LCD segment 22	E4
59	40	14	GPIOD1/ SEG21	I/O	GPIOD1: 一般推拉式 I/O SEG21: LCD segment 21	E4
60	41	15	GPIOD0/ SEG20	I/O	GPIOD0: 一般推拉式 I/O SEG20: LCD segment 20	E4
61	42	16	GPIOE7/ SEG19	I/O	GPIOE7: 一般推拉式 I/O SEG19: LCD segment 19	E4
62	43	17	GPIOE6/ SEG18	I/O	GPIOE6: 一般推拉式 I/O SEG18: LCD segment 18	E4
63	44	18	GPIOE5/ SEG17	I/O	GPIOE5: 一般推拉式 I/O SEG17: LCD segment 17	E4
64	1	19	GPIOE4/ SEG16	I/O	GPIOE4: 一般推拉式 I/O SEG16: LCD segment 16	E4

注: 所有的 I/O 在复位时的状态都是为输入浮动。

4.2 引脚描述

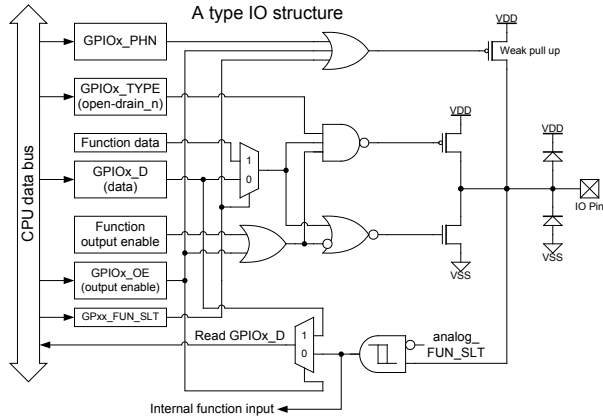
细部说明每支脚的功能:

引脚名称	类型	说明
PORT		
GPIOA0 ~ GPIOA7	I/O	8 位双向通用 I/O 端口
GPIOB0 ~ GPIOB7	I/O	8 位双向通用 I/O 端口
GPIOC0 ~ GPIOC7	I/O	8 位双向通用 I/O 端口
GPIOD0 ~ GPIOD7	I/O	8 位双向通用 I/O 端口
GPIOE0 ~ GPIOE7	I/O	8 位双向通用 I/O 端口
GPIOF0 ~ GPIOF7	I/O	8 位双向通用 I/O 端口
GPIOG0 ~ GPIOG7	I/O	8 位双向通用 I/O 端口
8052 Port		
P00~P03	I/O	对映至 8052 之 P0.0~P0.3
增强型计时/计数器		
ETMO	O	增强型计时/计数器之比较结果输出
ETMI A/B/C	I	增强型计时/计数器时钟源或捕捉输入, A 路径 或 B 路径 或 C 路径
IRQ		
IRQ0 ~ IRQ7	I	8 根外部中断要求输入脚位
PWM		
PWM0 A/B/C	O	PWM 0 输出 A 路径 或 B 路径 或 C 路径
PWM1 A/B	O	PWM 1 输出 A 路径 或 B 路径
UART		
RX A/B	I	UART 接收 A 路径 或 B 路径
TX A/B	O	UART 传送 A 路径 或 B 路径
ADC		
ADC0 ~ ADC11	I	12 个仿真转数字输入脚位
VREF	I	模/数转换器参考电压输入脚位
LCD		
SEG0 ~ SEG39	O	LCD 驱动器之 SEGMENT
COM0 ~ COM3	O	LCD 驱动器之 COM
VA, VB	O	Connect the LCD capacitors A, B
VLCD2, VLCD3	O	Bias 电压点
VDD & VSS		
VDD	PWR	电源
VSS	GND	接地

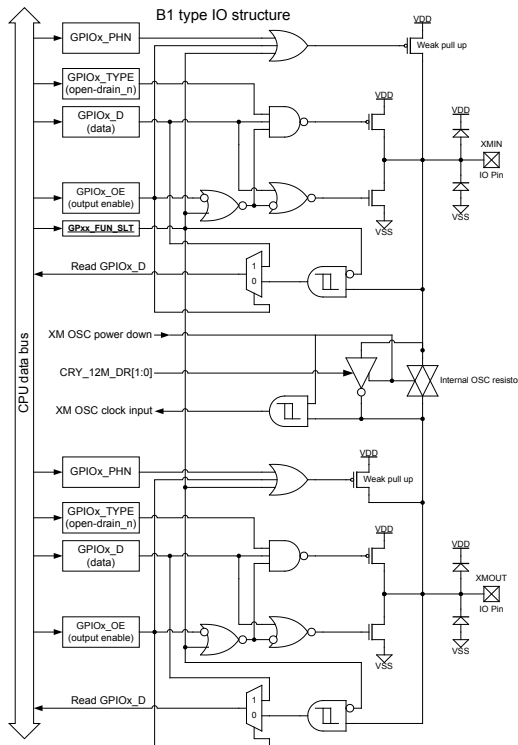
OSC		
MOSCO 1/2	O	主振荡器输出 1 路径 或 2 路径
MOSCI 1/2	I	主振荡器输入 1 路径 或 2 路径
RESET		
NRST	I	将 CPU 复位
ISP & ICE		
SWUT	I/O	单线式ISP & ICE界面

4.3 端口结构

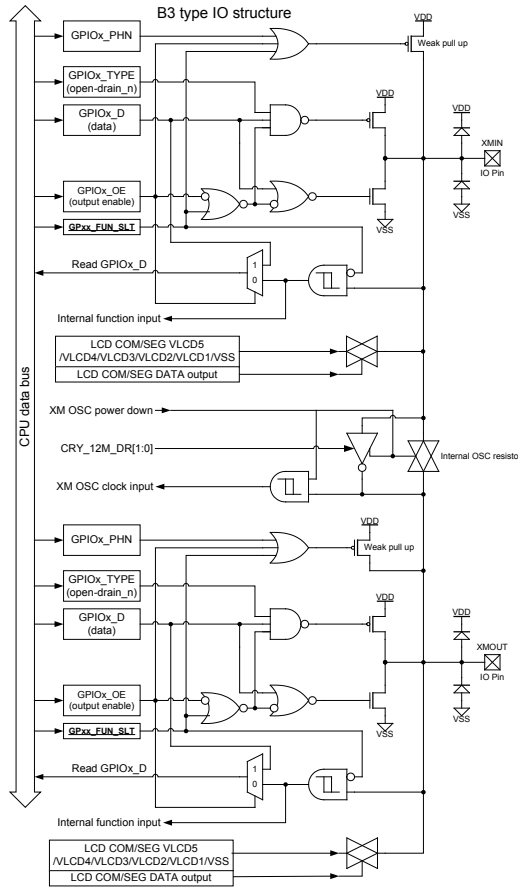
I/O 结构 (Type A)



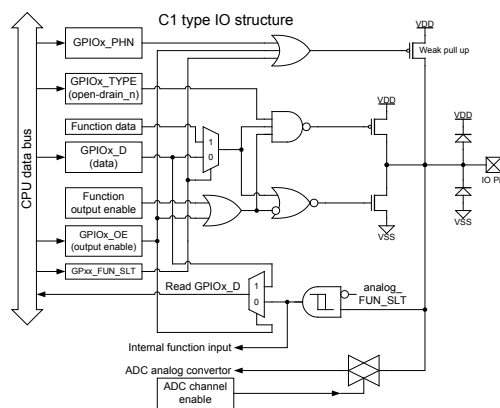
I/O 结构 (Type B1)



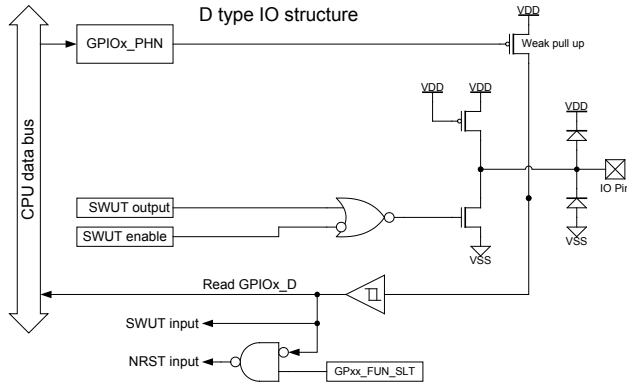
I/O 结构 (Type B3)



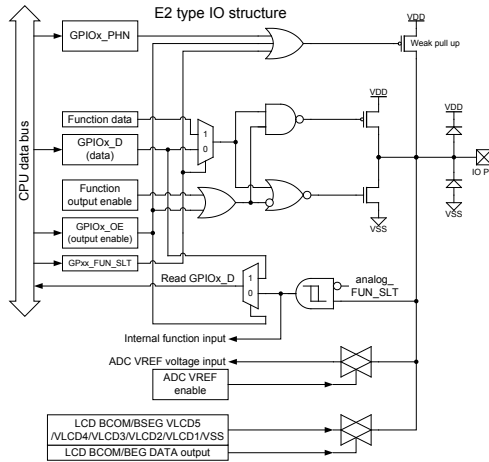
I/O 结构 (Type C1)



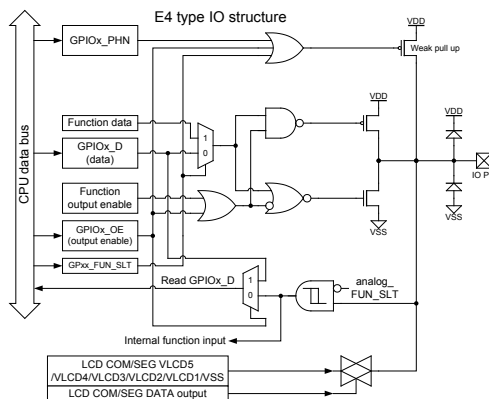
I/O 结构 (Type D)



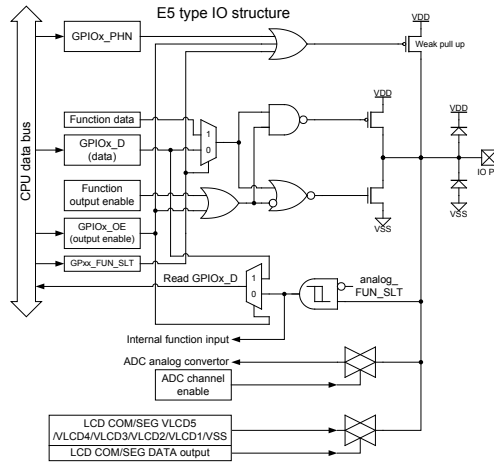
I/O 结构 (Type E2)



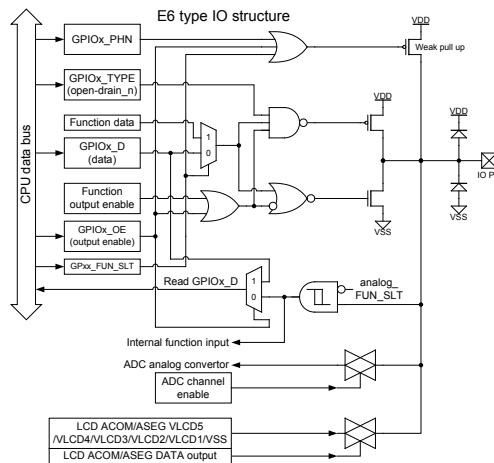
I/O 结构 (Type E4)



I/O 结构 (Type E5)



I/O 结构 (Type E6)



5. 标准功能

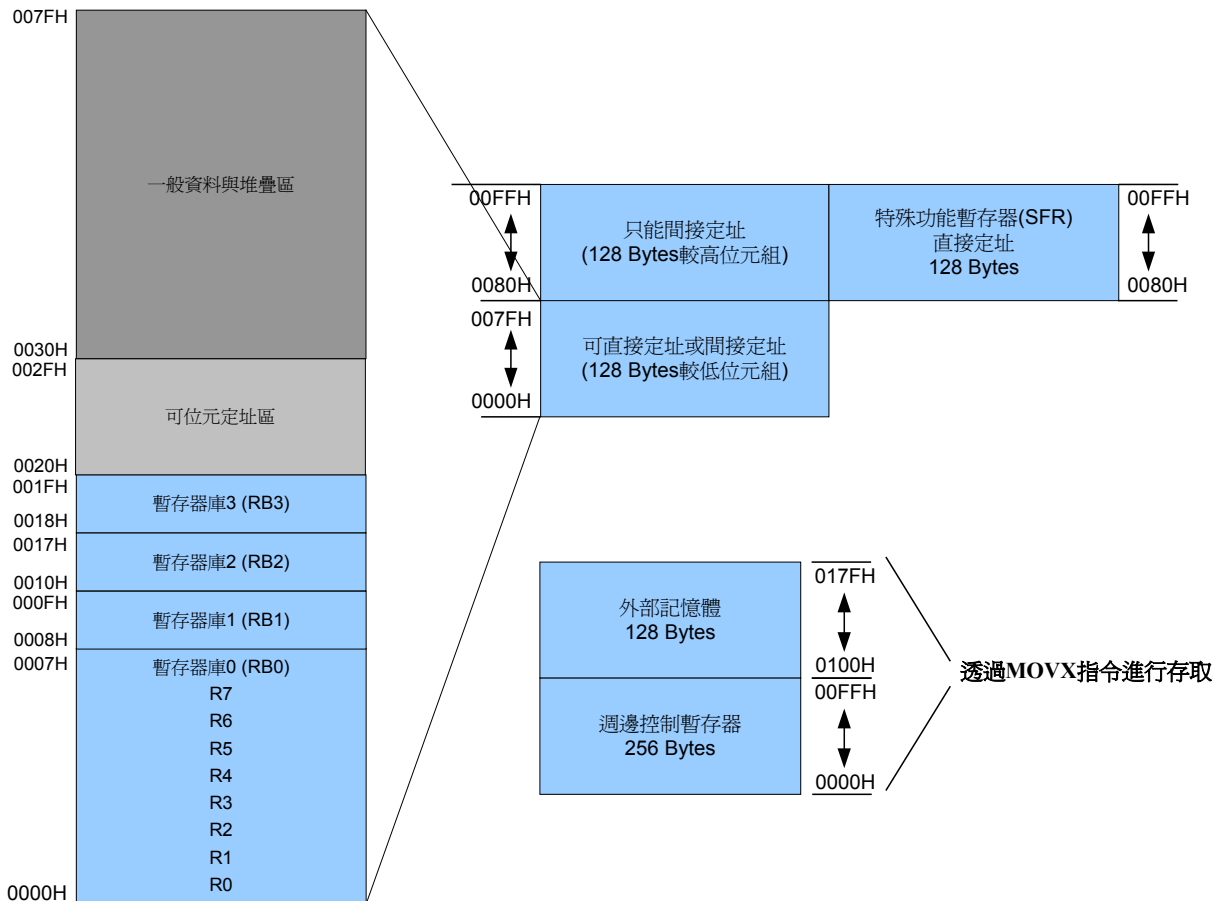
5.1 中央处理单元 (CPU)

内建一个八位 3T 之 8052 兼容之 CPU，具有 16 位地址寻址与 8 位数据存取功能，3T 8052 比传统 12T 8052 指令周期快 4 倍，它的所有功能以及特殊功能寄存器 (SFR) 的详细定义将在以下章节说明。

5.2 随机数据存储器 (RAM)

WT56F108 具有 128 + 256 Bytes 的 SRAM，其中 256Bytes 和通用的 8052 内部存储器结构一样，外扩 128 Bytes 的 SRAM，可以透过 MOVX 指令进行存取。

下图为随机数据存储器 (RAM) 空间分配图，有关周边控制寄存器请参考 6.1 章节。



内部之一般数据内存 (SRAM) 包含:

128 字节之内部 SRAM，地址于 0x0000H ~ 0x007FH (可直接或间接寻址)

128 字节之内部 SRAM，地址于 0x0080H ~ 0x00FFH (间接寻址)

128 字节之外部 SRAM，地址从 0x0100H ~ 0x017FH (使用 MOVX 进行存取)

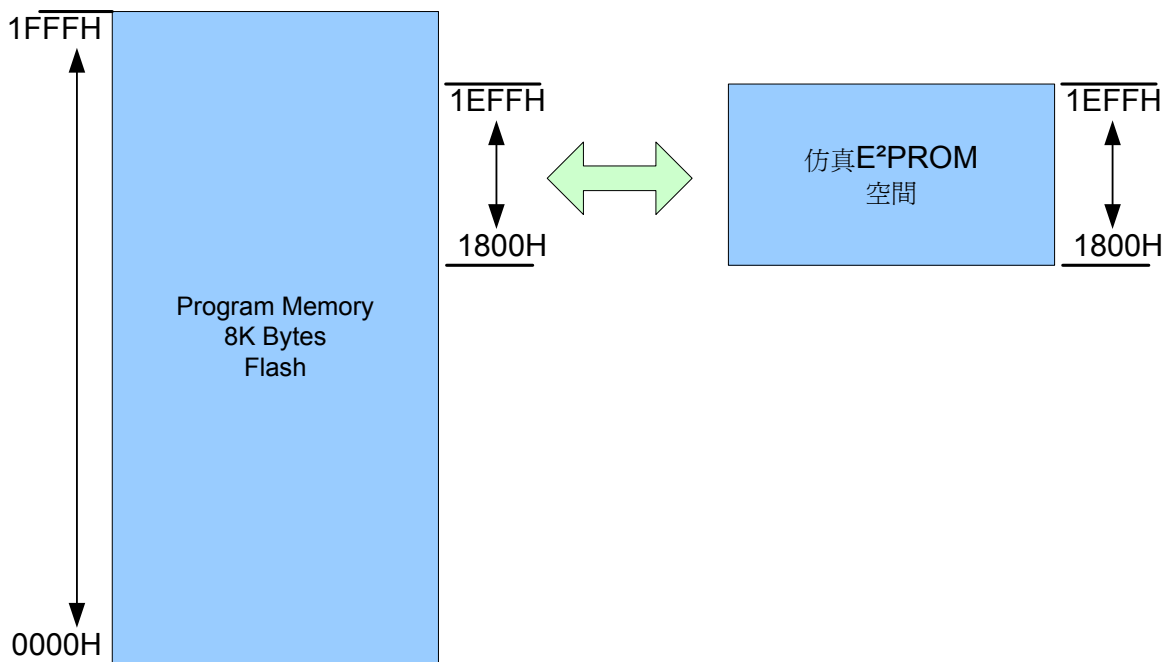
主要用途为担任程序中暂时存放数据的地方，所以也称为数据内存，WT56F108 的数据内存包含下面几部分：

- (1) 低位 128 个字节之内部 SRAM，地址从 0000H ~ 007FH，可直接或间接寻址方式存取，其中包含：
 - ◆ 一般用途缓存器，地址从 0000H ~ 001FH，共 32 个字节，其中分成四个缓存器库，每个缓存器库包含八个一般用途缓存器，即 R0 ~ R7，可利用 PSW 程序状态字组缓存器的选择位 RS1 与 RS0 来切换此四个缓存器库
 - ◆ 可位寻址区，地址从 20H ~ 2FH，共 16 个字节，此 16 个字节即包含 128 个位 (bit)，且每一个位皆可单独使用位寻址法来直接寻址存取
 - ◆ 一般数据储存区，地址从 0030H ~ 007FH，共 80 个字节可自由使用 (包括堆栈区共享)
- (2) 高位 128 个字节之内部 SRAM，地址从 0080H ~ 00FFH，采用间接寻址方式存取，亦即需利用 R0 或 R1 来进行存取 (*)
- (3) 特殊功能缓存器 (SFR)，地址从 0080H ~ 00FFH，采用直接寻址方式存取 (*)
- (4) 128 个字节之外部 SRAM，地址从 0100H ~ 017FH，透过指令 MOVX 来间接存取
- (*) 缓存器 (SFR) 虽然与高位 128 个字节之内部 SRAM 同样拥有地址 0080H ~ 00FFH，但实际上为不同的两块内存区块，MCU 会藉由两个不同的存取方式来自动判断所要存取的区块来进行切换

5.3 闪控程序存储器 (Flash Memory)

WT56F108 有 8K 的嵌入式 flash，可做为通用的程序存储或仿真式 E² PROM (0x1800H ~ 0x1EFFH) 用途，特色如下：

- ◆ FLASH 内存总共为 8K 字节
- ◆ 工作电压即 1.8V ~ 3.6V
- ◆ 支持在线刻录 (ISP)
- ◆ 数据保存 10 年以上
- ◆ 具程序代码保护及加密功能
- ◆ 具仿真式 E² PROM 之功能 @2.4V~3.6V



注: FLASH 内存最后 8 个字节为 Code Option，建议使用范围 0x0000H ~ 0x1FF7H。

5.4 内存映像 (Memory Mapping)

WT56F108 内置 128 字节的直接寻址缓存器，WT56F108 的标准 SFR 有以下几种：

- CPU 内核缓存器: ACC、B、PSW、SP、DPL0、DPH0
- 中断系统缓存器: IP、IE、XICON
- I/O 端口缓存器: P0
- 定时器缓存器: TCON、TMOD、TL0、TH0、TL1、TH1、CKCON
- UART0 缓存器: SCON0、SBUF0、SBRG0H、SBRG0L、PCON

特殊功能缓存器分布图如下所示：

	可位寻址	不可位寻址						
F8H								FFH
F0H	B							F7H
E8H								EFH
E0H	ACC							E7H
D8H								DFH
D0H	PSW							D7H
C8H								CFH
C0H	XICON							C7H
B8H	IP							BFH
B0H								B7H
A8H	IE							AFH
A0H								A7H
98H	SCON0	SBUF0	SBRG0H	SBRG0L				9FH
90H								97H
88H	TCON	TMOD	TL0	TL1	TH0	TH1	CKCON	8FH
80H	P0	SP	DPL0	DPH0			PCON	87H

下表为特殊功能缓存器 (SFR) 的内容说明：

缓存器名称	地址	复位值	说明
P0	80H	FFh	Port 0
SP	81H	07h	Stack Pointer
DPL0	82H	00h	Data Pointer 0 low byte
DPH0	83H	00h	Data Pointer 0 high byte
PCON	87H	00h	Power Control Register
TCON	88H	00h	Timer 0/1 Counter Control
TMOD	89H	00h	Timer 0/1 Mode Control
TL0	8AH	00h	Timer 0, low byte
TL1	8BH	00h	Timer 1, low byte
TH0	8CH	00h	Timer 0, high byte
TH1	8DH	00h	Timer 1, high byte

寄存器名称	地址	复位值	说明
CKCON	8EH	00h	Timer clock-base select
SCON0	98H	00h	Serial Port 0, Control Register
SBUF0	99H	00h	Serial Port 0, Data Buffer
SBRG0H	9AH	00h	Serial Baud rate Generator, high byte
SBRG0L	9BH	00h	Serial Baud rate Generator, low byte
IE	A8H	00h	Interrupt Enable Register
IP	B8H	00h	Interrupt Priority Register 1
XICON	C0H	00h	Interrupt Enable Register (INT3)
PSW	D0H	00h	Program Status Word
ACC	E0H	00h	Accumulator
B	F0H	00h	B Register

注：特殊功能寄存器的重置值，请参考 5.7 “复位”章节。

WT56F108 CPU 相关 SFR 介绍如下：

B: Address: F0H

复位值: 00h

7	6	5	4	3	2	1	0
B.7	B.6	B.5	B.4	B.3	B.2	B.1	B.0

B 寄存器主要用来进行乘法与除法的运算，在乘法运算中用来存放乘数与运算结果的高字节；在除法运算中用来存放除数以及运算结果之余数，亦可当作一般寄存器来使用。

ACC: Address: E0H

复位值: 00h

7	6	5	4	3	2	1	0
ACC.7	ACC.6	ACC.5	ACC.4	ACC.3	ACC.2	ACC.1	ACC.0

累加器，大部分之运算都需透过累加器。

P0: Address: 80H

复位值: FFh

7	6	5	4	3	2	1	0
				P0.3	P0.2	P0.1	P0.0

输出/输入端口 P0 的数据设定。

CKCON: Address: 8EH

复位值: 00h

7	6	5	4	3	2	1	0
						TCS1	TCS0

TCS1 = 0: Timer 1 计数一次为 12 clock

TCS1 = 1: Timer 1 计数一次为 3 clock

TCS0 = 0: Timer 0 计数一次为 12 clock

TCS0 = 1: Timer 0 计数一次为 3 clock

PSW (Program Status Word): Address: D0H

复位值: 00h

7	6	5	4	3	2	1	0
CY	AC	F0	RS1	RS0	OV	F1	PARITY

程序状态字符，含有程序运作时之相关讯息。

位编号	位符号	说明
7	CY	进位旗标 (Carry Flag)，用来表示算术指令运算后的结果，其数据的第 7 个位是否有进位或借位。 加法运算时 (ADD) 的结果: 有进位 CY = 1，没有进位 CY = 0。 减法运算时 (SUB) 的结果: 有借位 CY = 1，没有借位 CY = 0。
6	AC	半进位旗标 (Aux Carry Flag)，用来表示算术后数据的第 3 个位是否有向第 4 个位进位或借位。 加法运算时 (ADD) 的结果: 有进位 AC = 1，没有进位 AC = 0。 减法运算时 (SUB) 的结果: 有借位 AC = 1，没有借位 AC = 0。
5	F0	一般用途旗标，可作为一般的读/写位。
4	RS1	缓存器库选择 (参考缓存器库选择表)
3	RS0	
2	OV	溢位旗标 (Overflow Flag)，表示程序经算术或逻辑运算后的结果是否有溢位，若是 OV = 1，若不是 OV = 0。
1	F1	一般用途旗标，可作为一般的读/写位。
0	P	同位旗标，累加器 (ACC) 的内容若有奇数个 1 则此旗标为 1，否则为 0。

缓存器库选择表

缓存器库	地址	RS1	RS0
0	00H ~ 07H	0	0
1	08H ~ 0FH	0	1
2	10H ~ 17H	1	0
3	18H ~ 1FH	1	1

SP (Stack Point) Address: 81H

复位值: 07h

7	6	5	4	3	2	1	0
SP.7	SP.6	SP.5	SP.4	SP.3	SP.2	SP.1	SP.0

堆栈指针，指向最后 PUSH 进入之堆栈地址。当使用 PUSH 操作时 SP 会自动先+1 再将值存入堆栈器内。

DPL0 (DPTR0, low byte of the 16-bit data pointer 0) Address: 82H

复位值: 00h

7	6	5	4	3	2	1	0
DPL0.7	DPL0.6	DPL0.5	DPL0.4	DPL0.3	DPL0.2	DPL0.1	DPL0.0

为 DPTR0 (数据指针) 之低字节，搭配 DPH0 进行存取数据时的地址指针使用。

DPH0 (DPTR0, high byte of the 16-bit data pointer 0) Address: 83H

复位值: 00h

7	6	5	4	3	2	1	0
DPH0.7	DPH0.6	DPH0.5	DPH0.4	DPH0.3	DPH0.2	DPH0.1	DPH0.0

为 DPTR0 (数据指针) 之高字节，搭配 DPL0 进行存取数据时的地址指针使用。

注：其它的特殊功能缓存器将在后面的章节介绍。

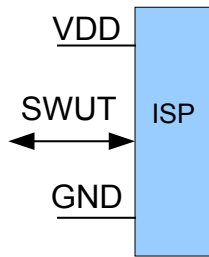
5.5 在线刻录 (ISP) (重要!!! 务必阅读!!!)

在线刻录 (In-System Programming) 即用户可以直接在系统目标板进行程序刻录。

ISP 界面可以采用:

- 3 线式: VDD、GND (VSS)、SWUT
- 2 线式: SWUT、GND (VSS), 当系统目标板已有 VDD 电源

下图为 ISP 界面接脚示意图:



注: 请参考 WLINK-SWUT ISP 操作说明书。

5.5.1 在线刻录注意事项

条件: MCU SOURCE clock 2~16 MHz (内部/外部晶振), 实际 ISP 应用线路请参考第 8 章节。

说明: 因这系列的 MCU 是使用单线式 UART (SWUT)来进行刻录, 且刻录的传输速率为 115200 bps, 若 SOURCE clock 为 2~16 MHz 就可直接烧录。另外 MCU 在出厂(default)的初始设定为 IRC 12 MHz (频率除 2, 此时 MCU 工作于 6MHz), 所以可直接烧录。如果 MCU 工作在外部 1 MHz、Green Mode、Idle Mode 及 Sleep Mode 需要增加触发或唤醒条件, 否则会导致无法烧录, 后续会针对上述的模式做说明。(ISP 的参考时钟源, 请参考第 3.1 章节)

因为 RESET/SWUT 脚位同时支持复位功能及刻录功能, 各个功能的准位也不同, 可参考下表说明。

Function (VDD = 3.3V)	VIH	VIL	Function (VDD = 2.4V)	VIH	VIL
SWUT	0.79 VDD	0.60 VDD	SWUT	0.77 VDD	0.54 VDD
NRST	0.42 VDD	0.20 VDD	NRST	0.47 VDD	0.22 VDD

高速正常模式 (Normal Mode):

MCU 的 SOURCE clock 选择在 2~16 MHz (内部/外部晶振), 这时 MCU 只要上电复位正常, 烧录就能顺利进行。MCU 搭配特别频率的外部晶振工作, 例如 1 MHz、32.768KHz 的石英晶体振荡器, 这时需要设定 ISP 时钟源控制缓存器 (ISP_CHG_CTL) 致能两个控制位 Bit7 ISP_CHG_12M 及 Bit5 UART_ISP_CHG, 让 SWUT 脚位接收到触发讯号后, 让 MCU 自动切到内部晶振 12 MHz 后才能顺利烧录, 详细请参考 6.7 章节。

低速省电模式 (Green Mode):

MCU 的 SOURCE clock 选择在 32 kHz (内部/外部晶振)工作就称为 Green Mode。在此模式下 MCU 是无法直接刻录，需要设定 ISP 时钟源控制缓存器 (ISP_CHG_CTL) 致能两个控制位 Bit7 ISP_CHG_12M 及 Bit5 UART_ISP_CHG，让 SWUT 脚位接收到触发讯号后，让 MCU 自动切到内部晶振 12 MHz 后才能顺利刻录，详细请参考 6.7 章节。

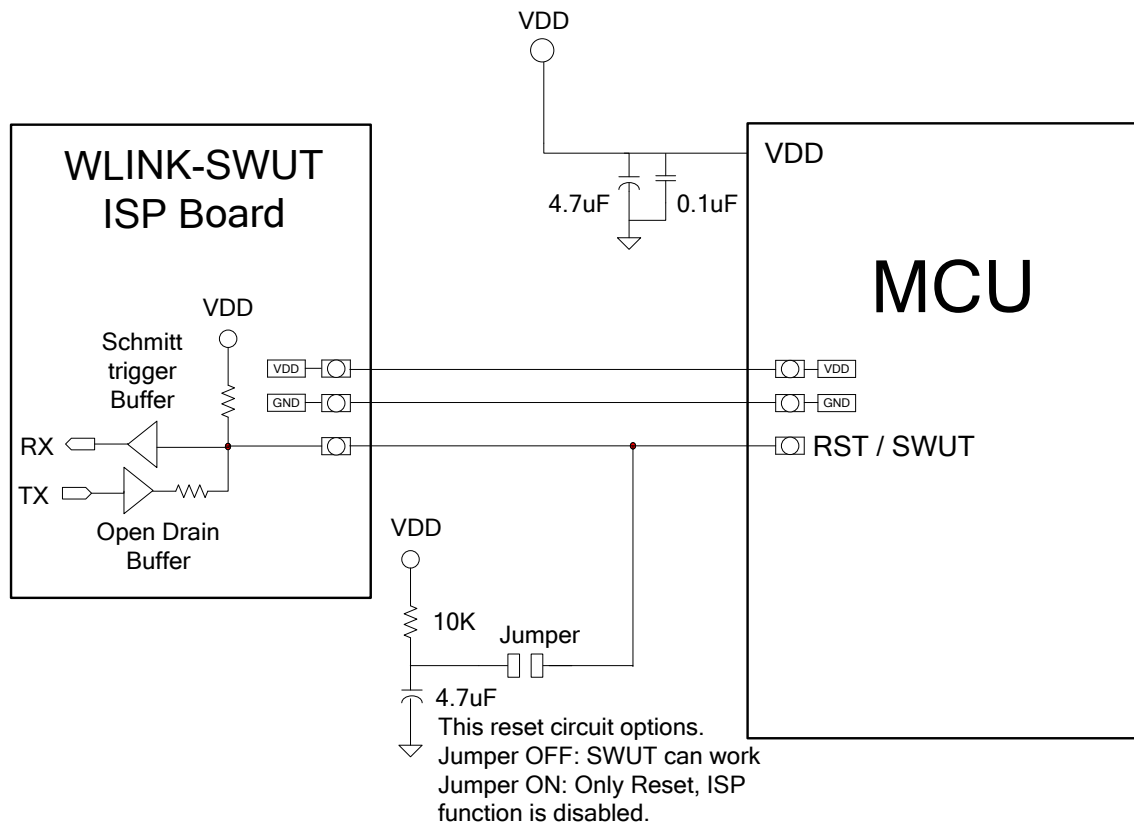
空闲模式 (Idle Mode):

在进入此模式前，除了设立 ISP 时钟源控制缓存器 (ISP_CHG_CTL) 致能两个控制位 Bit7 ISP_CHG_12M 及 Bit5 UART_ISP_CHG，一定要设定唤醒条件，可以让 MCU 切回到 12 MHz 下工作，并且能维持 2 至 3 秒来接收 SWUT 的刻录命令，详细请参考 6.7 章节。

睡眠模式 (Sleep Mode):

在进入此模式前，除了设立 ISP 时钟源控制缓存器 (ISP_CHG_CTL) 致能两个控制位 Bit7 ISP_CHG_12M 及 Bit5 UART_ISP_CHG，一定要设定唤醒条件，可以让 MCU 切回到 12 MHz 下工作，并且能维持 2 至 3 秒来接收 SWUT 的刻录命令，详细请参考 6.7 章节。

建议线路:



5.6 计时/计数器 (Timer)

WT56F108 有两个 16 Bit 的计时/计数器 (Timer0 ~ 1), 可以被设定为计时或计数功能。

WT56F108 内部计时/计数器 0 与计时/计数器 1 可利用特殊缓存器 TMOD 中的(M11、M10)或(M01、M00)来选择四种不同的工作模式, 说明如下:

TMOD (8052 Timer0/1 mode control register) Address: 89H

7	6	5	4	3	2	1	0
GATE1	C1/T1	M11	M10	GATE0	C0/T0	M01	M00

位编号	位符号	说明
7	GATE1	GATE1 = 1, 无作用 GATE1 = 0, 设定为内部启动, 只要 TR1 = 1 即可启用 Timer1
6	C1/T1	计时/计数器 1 切换开关 C1/T1 = 1, 无作用 C1/T1 = 0, 设定为内部定时器, 计数内部时钟源除以 12 的信号
5-4	M11-M10	计时/计数器 1 的模式选择位 00: 模式 0 为 13 位之计时/计数器 01: 模式 1 为 16 位之计时/计数器 10: 模式 2 为 8 位自动加载计时/计数器 11: 模式 3 计时/计数器 1, 此时停止计时/计数
3	GATE0	GATE0 = 1, 无作用 GATE0 = 0, 设定为内部启动, 只要 TR0 = 1 即可启用 Timer0
2	C0/T0	计时/计数器 0 切换开关 C0/T0 = 1, 无作用 C0/T0 = 0, 设定为内部定时器, 计数内部时钟源除以 12 的信号
1-0	M01-M00	计时/计数器 0 的模式选择位 00: 模式 0 为 13 位之计时/计数器 01: 模式 1 为 16 位之计时/计数器 10: 模式 2 为 8 位自动加载计时/计数器 11: 模式 3 为 8 位之计时/计数器 (TL0 由 TR0 启动, TH0 由 TR1 启动)

注: 当使用计时/计数器 0 或计时/计数器 1, Cx/Tx 必须为 0, 计时/计数器才能正常工作。

TCON (8052 Timer 0/1 Control Register) Address: 88H

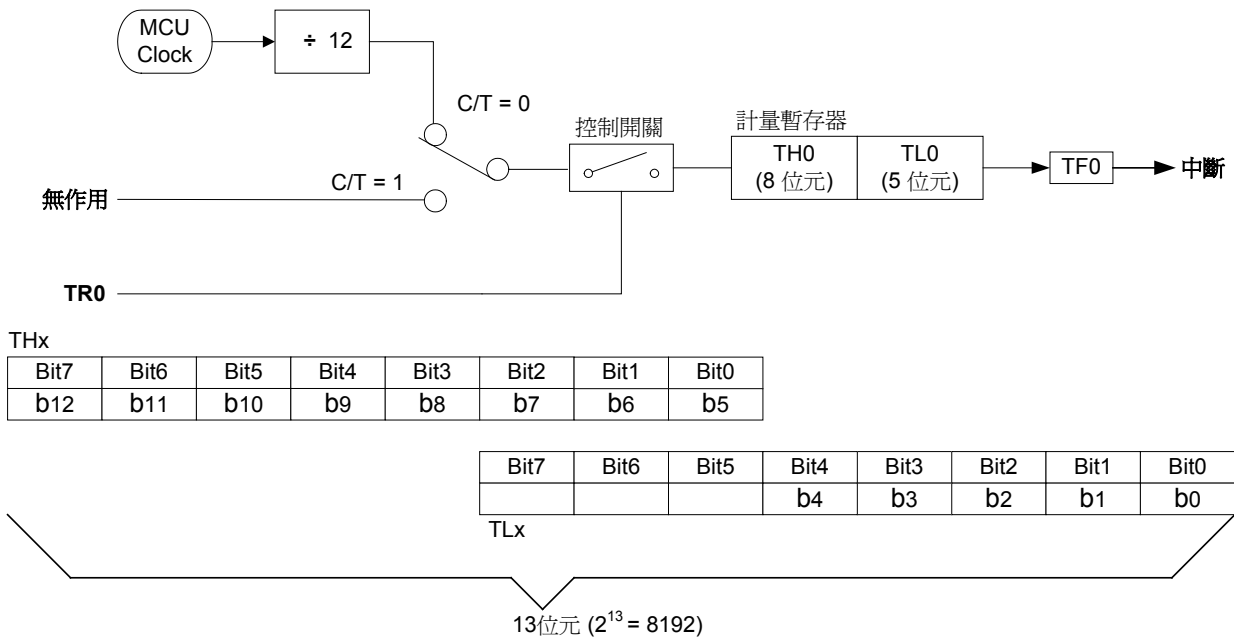
7	6	5	4	3	2	1	0
TF1	TR1	TF0	TR0	-	-	-	-

位编号	位符号	说明
7	TF1	计时/计数器 1 之溢位旗标。当计时或计数产生溢位时, 会自动令 TF1 = 1。当 CPU 跳至计时/计数器 1 的中断向量执行中断子程序时, 会自动令 TF1 = 0。
6	TR1	计时/计数器 1 之致能位。当 TR1=1 时, 计时/计数器 1 工作; 当 TR1 = 0 时, 计时/计数器 1 停止工作。
5	TF0	计时/计数器 0 之溢位旗标。当计时或计数产生溢位时, 会自动令 TF0 = 1。当 CPU 跳至计时/计数器 0 的中断向量执行中断子程序时, 会自动令 TF0 = 0。

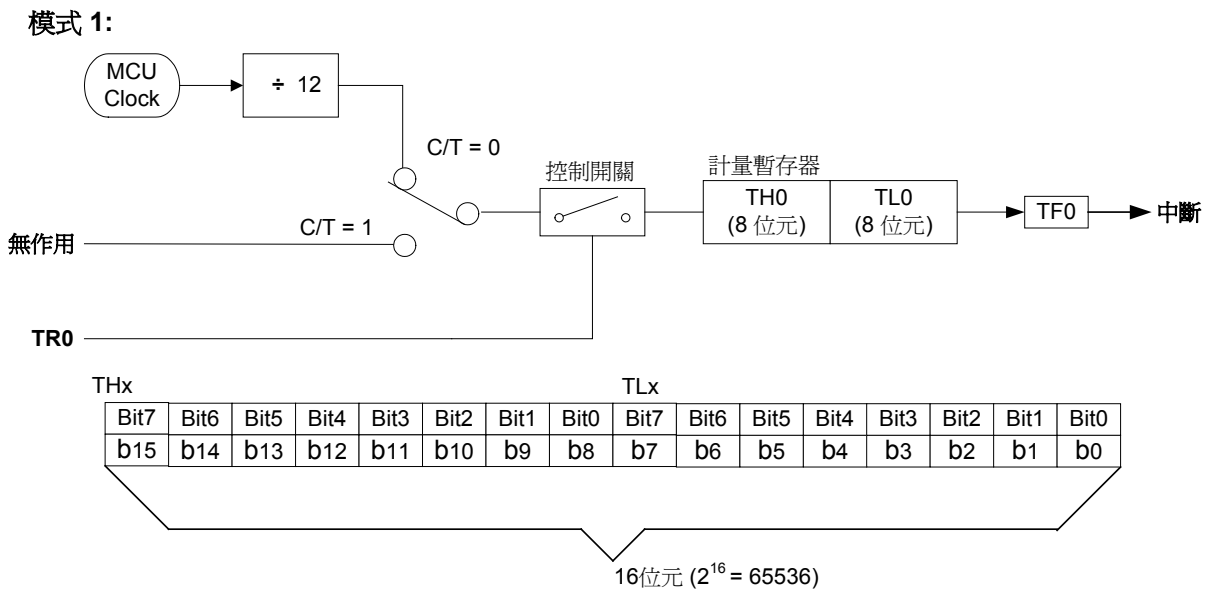
位编号	位符号	说明
4	TR0	计时/计数器 0 之致能位。当 TR0 = 1 时，计时/计数器 0 工作；当 TR0 = 0 时，计时/计数器 0 停止工作。
3-0	-	无作用

注：计时/计数器 1 之传输速率产生器，请参考 6.4 章节。

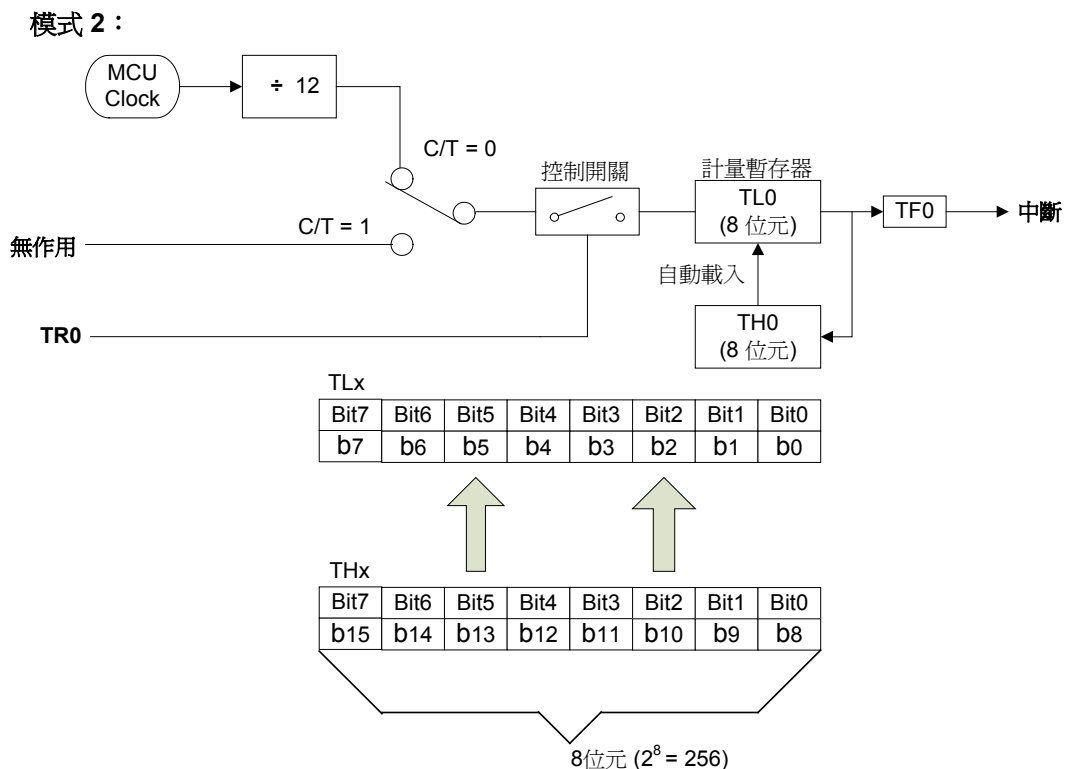
模式 0：



当计时/计数器 0 及计时/计数器 1 工作于模式 0 时，两者的动作相同，此时特殊功能缓存器 THx 与 TLx 组成 13 位之向上计时/计数器，当计数至 13 个位全为 1，此时再加 1 后会令这 13 个位全变为 0，同时计时/计数之溢位旗标 TFx = 1 (TFx 位于特殊缓存器 TCON 中)，此时若有致能计时/计数器中断则会产生中断。

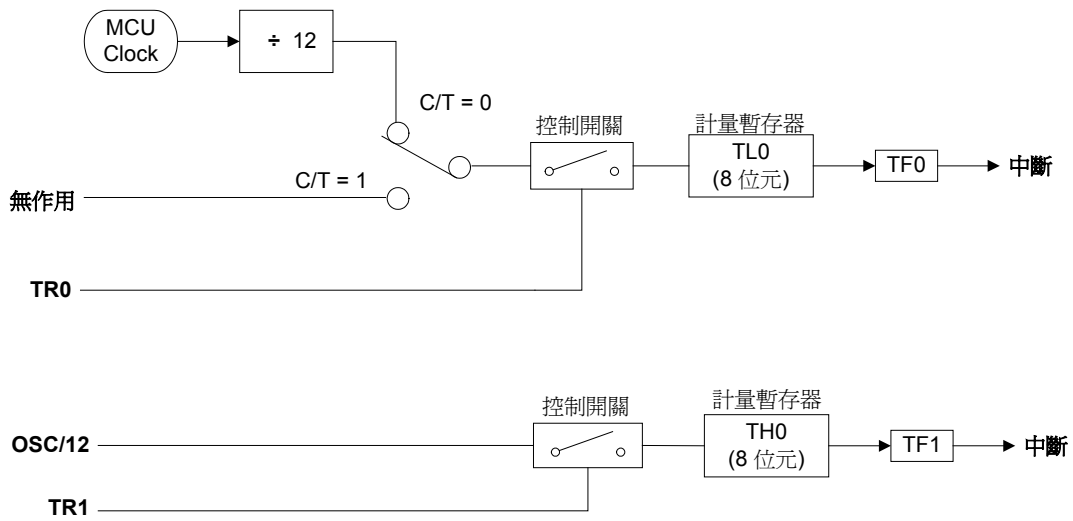


当计时/计数器 0 及计时/计数器 1 工作于模式 1 时，动作与模式 0 几乎一模一样，除了此时的 THx 与 TLx 是组成 16 位之向上计时/计数器。



当计时/计数器 0 及计时/计数器 1 工作于模式 2 时，两者的动作相同，提供两个 8 位可自动加载的计时/计数器(Timer0 及 Timer1)，其计时或计数的量放置在 TLx 缓存器里，当 TLx 发生溢位时，除了会令 TFX = 1 之外，并且会自动将 THx 的值再加载 TLx 中，以继续计数下去。

模式 3 :



当计时计数器 0 及计时计数器 1 工作于模式 3 时，两者的动作完全不同，分别如下：

计时/计数器 0 工作于模式 3 时，TL0 是一个 8 位之计时/计数器，TH0 则为 TR1 控制之 8 元计数器，此时要注意的是 TH0 借用计时/计数器 1 的溢位旗标，故其相对应的中断子程序地址是 001BH。

计时/计数器 1 工作于模式 3 时，此时停止计时/计数。

5.7 复位 (Reset)

WT56F108 具有七种复位机制，包括上电复位 (POR)、低压复位 (LVR)、低压侦测复位(LVDR)、外部 NRST 脚位复位、看门狗复位、ISP/ICE 命令复位、程序计数器溢位复位 (PC_OVR)。当 WT56F108 发生任何一种复位，则所有的缓存器皆会回复至复位值，此时利用复位旗标缓存器 (XFR 0x03) 来判断何种复位发生。

上电复位 (POR)

当 VDD 电压低于复位电压 (参考 DC 电气特性章节)，则发生上电复位，此时 XFR: 0x03 上电复位 (POR) 旗标 POR_RST_FLG = 1。

低压复位 (LVR)

当 VDD 电压低于最低允许工作电压点时发生复位，此时 XFR: 0x03 低压复位 (LVR) 旗标 LVR_RST_FLG = 1。

低压侦测复位 (LVDR)

当 VDD 电压低于所设定之侦测电压位准时发生复位，此时 XFR: 0x03 低压侦测复位 (LVDR) 旗标 LVD_RST_FLG = 1。

外部 NRST 脚位复位

当外部复位脚位 (NRST) 电压低于此脚位之 VIL (参考 DC 电气特性章节) 时发生复位，此时 XFR: 0x03 外部 NRST 脚位复位旗标 NRST_FLG = 1。

看门狗复位 (Watchdog Timer Reset)

当看门狗定时器设定之时间到达后则发生复位，此时看门狗复位旗标 XFR: 0x03 WDT_RST_FLG = 1。

ISP/ICE 命令复位

当从 SWUT 脚位传送复位命令，则发生 ISP/ICE 复位，此时 XFR: 0x03 ISP 复位旗标 ISP_RST_FLG = 1。

程序计数器溢位复位 (PC_OVR)

程序计数器为储存目前执行指令所在的地址，当地址超过闪控程序存储器 (Flash Address 0x0000 ~ 0x1FFF) 的范围，会产生复位，此时 XFR: 0x03 程序计数器溢位复位旗标 PC_OVL_RST_FLG = 1。

复位状态

当发生上述状况，所有的特殊缓存器皆会回到初始默认值，其中 SFR 的部分如下表，而 XFR 的部分请参考下一章。

特殊功能缓存器复位后的默认值，如下所示：

SFR	默认值	SFR	默认值
P0	11111111b	SCON0	00000000b
SP	0000111b	SBUF0	00000000b
DPL0	00000000b	SBRG0H	00000000b
DPH0	00000000b	SBRG0L	00000000b

SFR	默认值	SFR	默认值
PCON	00000000b	IE	00000000b
TCON	00000000b	IP	xx000000b
TMOD	00000000b	PSW	00000000b
TL0	00000000b	ACC	00000000b
TL1	00000000b	B	00000000b
TH0	00000000b	XICON	00000000b
TH1	00000000b	CKCON	00000000b

5.8 系统时钟及时钟来源

WT56F108 具有两种时钟源，即 DC ~ 16 MHz 外部石英晶体振荡器、内部 12 MHz RC 振荡，其中可经由外部特殊缓存器 (XFR) SOURCE_CLK_SLT[1:0]及 MCU_CLK_SLT[1:0]来选择 MCU 时钟源，默认值为内部 12 MHz RC 振荡器之频率，详细请参考 6.7 电源管理章节。

主、副晶振搭配表，如下所示：

主系统晶振来源	副系统晶振来源
DC ~ 16 MHz 石英晶体振荡器	32K 内部 RC 振荡器
12 MHz 内部 RC 振荡器	32K 内部 RC 振荡器
12 MHz 内部 RC 振荡器	32.768 kHz 石英晶体振荡器

6. 增强功能

6.1 外部特殊功能缓存器 (XFR)

外部特殊功能缓存器 (XFR) 地址为 0x00 ~ 0xFF，必须使用指令 MOVX 来进行数据存取。不支持 MOVX @R0,A 及 MOVX A,@R0，且 C 语言不支持使用 pdata。

以下是外部特殊缓存器功能对照表:

外部内存地址	说明
0000H ~ 000DH	系统缓存器与复位缓存器
0010H ~ 001FH	通用 I/O 端口缓存器
0020H ~ 002FH	通用 I/O 端口缓存器及复合功能缓存器
0030H ~ 003FH	中断致能缓存器
0040H ~ 004FH	外部中断要求缓存器 (IRQ)
0050H ~ 005FH	脉冲宽度调制缓存器 (PWM)
0060H ~ 006FH	唤醒缓存器
0070H ~ 007FH	内部振荡校正缓存器、看门狗缓存器、实时定时器缓存器
0080H ~ 00A7H	液晶驱动器显示缓存器
00A8H ~ 00AFH	液晶驱动器缓存器
00B0H ~ 00BFH	增强型计时/计数器缓存器
00D0H ~ 00D7H	10 位模/数转换器缓存器
00E0H ~ 00EFH	仿真式 E ² PROM 缓存器

当发生 5.7 章节所提到的复位状况，外部特殊功能缓存器复位后的默认值，如下表所示:

外部特殊功能缓存器复位默认值对映表

缓存器名称	地址	复位默认值 (Hex)	参照章节
保留	-	-	-
系统控制缓存器	0x01	80	6.9
低压侦测复位控制缓存器	0x02	A0	6.13
复位旗标缓存器	0x03	01	6.13
ISP 时钟源控制缓存器	0x04	00	6.7
系统时钟源控制缓存器	0x05	A1	6.7
省电控制缓存器	0x06	50	6.7
时钟源开关控制缓存器	0x07	A2	6.7
振荡器驱动控制缓存器	0x08	58	6.7
外部时钟源除频控制缓存器 1	0x09	01	6.9
外部时钟源除频控制缓存器 2	0x0A	76	6.9
客户代码缓存器	0x0D	FF	6.15
通用 I/O 端口 A 输出致能控制缓存器	0x10	00	6.2
通用 I/O 端口 B 输出致能控制缓存器	0x11	00	6.2
通用 I/O 端口 C 输出致能控制缓存器	0x12	00	6.2
通用 I/O 端口 D 输出致能控制缓存器	0x13	00	6.2
通用 I/O 端口 E 输出致能控制缓存器	0x14	00	6.2
通用 I/O 端口 F 输出致能控制缓存器	0x15	00	6.2
通用 I/O 端口 G 输出致能控制缓存器	0x16	00	6.2

缓存器名称	地址	复位默认值 (Hex)	参照章节
通用 I/O 端口 A 数据缓存器	0x17	00	6.2
通用 I/O 端口 B 数据缓存器	0x18	00	6.2
通用 I/O 端口 C 数据缓存器	0x19	00	6.2
通用 I/O 端口 D 数据缓存器	0x1A	00	6.2
通用 I/O 端口 E 数据缓存器	0x1B	00	6.2
通用 I/O 端口 F 数据缓存器	0x1C	00	6.2
通用 I/O 端口 G 数据缓存器	0x1D	00	6.2
通用 I/O 端口 A 致能内部上拉电阻缓存器	0x1E	FF	6.2
通用 I/O 端口 B 致能内部上拉电阻缓存器	0x1F	FF	6.2
通用 I/O 端口 C、D、E、F、G 致能内部上拉电阻缓存器	0x20	F8	6.2
通用 I/O 端口 A 输出型态控制缓存器	0x22	FF	6.2
通用 I/O 端口 B 输出型态控制缓存器	0x23	FF	6.2
通用 I/O 端口 A 复合功能设定缓存器 1	0x25	00	6.2
通用 I/O 端口 A 复合功能设定缓存器 2	0x26	00	6.2
通用 I/O 端口 B 复合功能设定缓存器 1	0x27	00	6.2
通用 I/O 端口 B 复合功能设定缓存器 2	0x28	00	6.2
通用 I/O 端口 C 复合功能设定缓存器	0x29	00	6.2
通用 I/O 端口 D 复合功能设定缓存器	0x2A	00	6.2
通用 I/O 端口 E 复合功能设定缓存器	0x2B	00	6.2
通用 I/O 端口 F 复合功能设定缓存器 1	0x2C	00	6.2
通用 I/O 端口 F 复合功能设定缓存器 2	0x2D	00	6.2
通用 I/O 端口 G 复合功能设定缓存器	0x2E	00	6.2
8052 外部中断 0 控制缓存器	0x30	00	6.3
8052 外部中断 1 控制缓存器	0x31	00	6.3
8052 外部中断 3 控制缓存器	0x34	00	6.3
8052 外部中断 0(INT0)旗标缓存器	0x35	00	6.3
8052 外部中断 1(INT1)旗标缓存器	0x36	00	6.3
8052 外部中断 3(INT3)旗标缓存器	0x39	00	6.3
外部中断要求(IRQ)控制缓存器	0x40	00	6.5
外部中断要求(IRQ)状态缓存器	0x41	00	6.5
外部中断要求(IRQ)清除缓存器	0x42	00	6.5
外部中断要求(IRQ)双向触发缓存器	0x43	00	6.5
外部中断要求(IRQ)触发缘缓存器	0x44	00	6.5
PWM 控制缓存器	0x50	00	6.6
PWM0 周期控制高字节缓存器	0x51	00	6.6
PWM0 周期控制低字节缓存器	0x52	01	6.6
PWM0 占空比控制高字节缓存器	0x53	00	6.6
PWM0 占空比控制低字节缓存器	0x54	00	6.6
PWM1 周期控制高字节缓存器	0x55	00	6.6
PWM1 周期控制低字节缓存器	0x56	01	6.6
PWM1 占空比控制高字节缓存器	0x57	00	6.6
PWM1 占空比控制低字节缓存器	0x58	00	6.6
通用 I/O 端口唤醒控制缓存器 1	0x60	00	6.7

寄存器名称	地址	复位默认值 (Hex)	参照章节
通用 I/O 端口唤醒控制寄存器 2	0x61	00	6.7
周边中断唤醒控制寄存器	0x64	00	6.7
通用 I/O 端口唤醒旗标寄存器 1	0x65	00	6.7
通用 I/O 端口唤醒旗标寄存器 2	0x66	00	6.7
周边中断唤醒旗标寄存器	0x69	00	6.7
唤醒清除寄存器	0x6A	00	6.7
内部振荡调整寄存器	0x70	40	6.8
内部振荡计数数据高字节寄存器	0x71	00	6.8
内部振荡计数数据低字节寄存器	0x72	00	6.8
内部振荡校正控制寄存器	0x73	00	6.8
看门狗定时控制寄存器	0x78	02	6.9
实时定时器控制寄存器	0x7C	80	6.9
实时定时器速度选择寄存器	0x7D	00	6.9
液晶驱动器显示数据寄存器 0	0x80	00	6.10
液晶驱动器显示数据寄存器 1	0x81	00	6.10
液晶驱动器显示数据寄存器 2	0x82	00	6.10
液晶驱动器显示数据寄存器 3	0x83	00	6.10
液晶驱动器显示数据寄存器 4	0x84	00	6.10
液晶驱动器显示数据寄存器 5	0x85	00	6.10
液晶驱动器显示数据寄存器 6	0x86	00	6.10
液晶驱动器显示数据寄存器 7	0x87	00	6.10
液晶驱动器显示数据寄存器 8	0x88	00	6.10
液晶驱动器显示数据寄存器 9	0x89	00	6.10
液晶驱动器显示数据寄存器 10	0x8A	00	6.10
液晶驱动器显示数据寄存器 11	0x8B	00	6.10
液晶驱动器显示数据寄存器 12	0x8C	00	6.10
液晶驱动器显示数据寄存器 13	0x8D	00	6.10
液晶驱动器显示数据寄存器 14	0x8E	00	6.10
液晶驱动器显示数据寄存器 15	0x8F	00	6.10
液晶驱动器显示数据寄存器 16	0x90	00	6.10
液晶驱动器显示数据寄存器 17	0x91	00	6.10
液晶驱动器显示数据寄存器 18	0x92	00	6.10
液晶驱动器显示数据寄存器 19	0x93	00	6.10
液晶驱动器显示数据寄存器 20	0x94	00	6.10
液晶驱动器显示数据寄存器 21	0x95	00	6.10
液晶驱动器显示数据寄存器 22	0x96	00	6.10
液晶驱动器显示数据寄存器 23	0x97	00	6.10
液晶驱动器显示数据寄存器 24	0x98	00	6.10
液晶驱动器显示数据寄存器 25	0x99	00	6.10
液晶驱动器显示数据寄存器 26	0x9A	00	6.10
液晶驱动器显示数据寄存器 27	0x9B	00	6.10
液晶驱动器显示数据寄存器 28	0x9C	00	6.10
液晶驱动器显示数据寄存器 29	0x9D	00	6.10

寄存器名称	地址	复位默认值 (Hex)	参照章节
液晶驱动器显示数据缓存器 30	0x9E	00	6.10
液晶驱动器显示数据缓存器 31	0x9F	00	6.10
液晶驱动器显示数据缓存器 32	0xA0	00	6.10
液晶驱动器显示数据缓存器 33	0xA1	00	6.10
液晶驱动器显示数据缓存器 34	0xA2	00	6.10
液晶驱动器显示数据缓存器 35	0xA3	00	6.10
液晶驱动器显示数据缓存器 36	0xA4	00	6.10
液晶驱动器显示数据缓存器 37	0xA5	00	6.10
液晶驱动器显示数据缓存器 38	0xA6	00	6.10
液晶驱动器显示数据缓存器 39	0xA7	00	6.10
液晶驱动器控制缓存器 1	0xA8	00	6.10
液晶驱动器控制缓存器 2	0xA9	00	6.10
液晶驱动器段输出致能缓存器 1	0xAB	00	6.10
液晶驱动器段输出致能缓存器 2	0xAC	00	6.10
液晶驱动器段输出致能缓存器 3	0xAD	00	6.10
液晶驱动器段输出致能缓存器 4	0xAE	00	6.10
液晶驱动器段输出致能缓存器 5	0xAF	00	6.10
增强型计时/计数器控制缓存器	0xB0	00	6.11
增强型计时/计数器中断缓存器	0xB2	00	6.11
增强型计时/计数器数据缓冲低字节缓存器	0xB3	00	6.11
增强型计时/计数器数据缓冲高字节缓存器	0xB4	80	6.11
模/数转换器控制缓存器	0xD0	80	6.12
模/数转换器设定控制缓存器	0xD1	40	6.12
模/数转换器中断控制缓存器	0xD2	00	6.12
模/数转换器信道控制缓存器	0xD3	00	6.12
模/数转换器电压比较数据高字节缓存器	0xD4	80	6.12
模/数转换器电压比较数据低字节缓存器	0xD5	00	6.12
模/数转换器转换数据高字节缓存器	0xD6	00	6.12
模/数转换器转换数据低字节缓存器	0xD7	00	6.12
E ² PROM 致能缓存器 1	0xE0	00	6.14
E ² PROM 致能缓存器 2	0xE1	00	6.14
E ² PROM 地址低字节缓存器	0xE2	FF	6.14
E ² PROM 地址高字节缓存器	0xE3	07	6.14
E ² PROM 控制缓存器	0xE4	00	6.14
E ² PROM 数据缓存器	0xE8	00	6.14

6.2 I/O 端口

6.2.1 特性

- ◆ 共 56 个可程序化 I/O，其中包含 GPIOA[7:0]、GPIOB[7:0]、GPIOC[7:0]、GPIOD[7:0]、GPIOE[7:0]、GPIOF[7:0]、GPIOG[7:0]
- ◆ 某些 I/O 具有特殊功能 (如 LCD、ADC、PWM 等)，可透过特殊缓存器进行设定

6.2.2 缓存器

WT56F108 的 I/O 相关缓存器分为以下几类:

- ◆ GPIOx_OE: 控制输出/输入缓存器，用来设定 I/O 为输出或输入，当相对应的 GPIOx_OE 位设为 1，则此 I/O 为输出埠，具有 4mA 之驱动能力
- ◆ GPIOx_D: 数据缓存器，藉由此缓存器来读取 I/O 的数据或设定 I/O 的输出
- ◆ GPIOx_PHN: 内部上拉电阻致能缓存器，当 I/O 设定为输入埠时 (透过 GPIOx_OE)，此时此缓存器可以用来设定 I/O 是否具有上拉电阻，当相对应的 GPIOx_PHN 位设为 0，则此 I/O 具有内部上拉电阻，通用 I/O 端口 C~G 的内部上拉电阻致能缓存器为同一个缓存器，每一个位定义一个 I/O 端口
- ◆ GPIOx_TYP: 输出模式设定缓存器，用来设定 I/O 为推拉式 (Push-Pull) 或开汲极 (Open-Drain)，只有 GPIOA[7:0]、GPIOB[7:0] 可以设定输出态

通用 I/O 端口 A 输出致能控制缓存器 GPIOA_OE (外部内存地址: 0x10)

复位值: 00h

位	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
状态	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
名称	GPIOA_OE[7:0]							

位编号	位符号	说明
7-0	GPIOA_OE[7:0]	通用 I/O 端口 A 输出/输入设定 1: 输出 0: 输入 (默认值)

通用 I/O 端口 B 输出致能控制缓存器 GPIOB_OE (外部内存地址: 0x11)

复位值: 00h

位	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
状态	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
名称	GPIOB_OE[7:0]							

位编号	位符号	说明
7-0	GPIOB_OE[7:0]	通用 I/O 端口 B 输出/输入设定 1: 输出 0: 输入 (默认值)

通用 I/O 端口 C 输出致能控制缓存器 GPIOC_OE (外部内存地址: 0x12)

复位值: 00h

位	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
状态	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
名称	GPIOC_OE[7:0]							

位编号	位符号	说明
7-0	GPIOC_OE[7:0]	通用 I/O 端口 C 输出/输入设定 1: 输出 0: 输入 (默认值)

通用 I/O 端口 D 输出致能控制寄存器 GPIOD_OE (外部内存地址: 0x13)

复位值: 00h

位	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
状态	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
名称	GPIOD_OE[7:0]							

位编号	位符号	说明
7-0	GPIOD_OE[7:0]	通用 I/O 端口 D 输出/输入设定 1: 输出 0: 输入 (默认值)

通用 I/O 端口 E 输出致能控制寄存器 GPIOE_OE (外部内存地址: 0x14)

复位值: 00h

位	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
状态	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
名称	GPIOE_OE[7:0]							

位编号	位符号	说明
7-0	GPIOE_OE[7:0]	通用 I/O 端口 E 输出/输入设定 1: 输出 0: 输入 (默认值)

通用 I/O 端口 F 输出致能控制寄存器 GPIOF_OE (外部内存地址: 0x15)

复位值: 00h

位	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
状态	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
名称	GPIOF_OE[7:0]							

位编号	位符号	说明
7-0	GPIOF_OE[7:0]	通用 I/O 端口 F 输出/输入设定 1: 输出 0: 输入 (默认值)

通用 I/O 端口 G 输出致能控制寄存器 GPIOG_OE (外部内存地址: 0x16)

复位值: 00h

位	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
状态	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
名称	GPIOG_OE[7:0]							

位编号	位符号	说明
7-0	GPIOG_OE[7:0]	通用 I/O 端口 G 输出/输入设定 1: 输出 0: 输入 (默认值)

通用 I/O 端口 A 数据缓存器 GPIOA_D (外部内存地址: 0x17)

复位值: 00h

位	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
状态	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
名称	GPIOA_D[7:0]							

位编号	位符号	说明
7-0	GPIOA_D[7:0]	通用 I/O 端口 A 输出/输入数据

通用 I/O 端口 B 数据缓存器 GPIOB_D (外部内存地址: 0x18)

复位值: 00h

位	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
状态	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
名称	GPIOB_D[7:0]							

位编号	位符号	说明
7-0	GPIOB_D[7:0]	通用 I/O 端口 B 输出/输入数据

通用 I/O 端口 C 数据缓存器 GPIOC_D (外部内存地址: 0x19)

复位值: 00h

位	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
状态	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
名称	GPIOC_D[7:0]							

位编号	位符号	说明
7-0	GPIOC_D[7:0]	通用 I/O 端口 C 输出/输入数据

通用 I/O 端口 D 数据缓存器 GPIOD_D (外部内存地址: 0x1A)

复位值: 00h

位	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
状态	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
名称	GPIOD_D[7:0]							

位编号	位符号	说明
7-0	GPIOD_D[7:0]	通用 I/O 端口 D 输出/输入数据

通用 I/O 端口 E 数据缓存器 GPIOE_D (外部内存地址: 0x1B)
复位值: 00h

位	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
状态	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
名称	GPIOE_D[7:0]							

位编号	位符号	说明
7-0	GPIOE_D[7:0]	通用 I/O 端口 E 输出/输入数据

通用 I/O 端口 F 数据缓存器 GPIOF_D (外部内存地址: 0x1C)
复位值: 00h

位	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
状态	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
名称	GPIOF_D[7:0]							

位编号	位符号	说明
7-0	GPIOF_D[7:0]	通用 I/O 端口 F 输出/输入数据

通用 I/O 端口 G 数据缓存器 GPIOG_D (外部内存地址: 0x1D)
复位值: 00h

位	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
状态	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
名称	GPIOG_D[7:0]							

位编号	位符号	说明
7-0	GPIOG_D[7:0]	通用 I/O 端口 G 输出/输入数据

通用 I/O 端口 A 致能内部上拉电阻缓存器 GPIOA_PHN (外部内存地址: 0x1E)
复位值: FFh

位	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
状态	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
名称	GPIOA_PHN[7:0]							

位编号	位符号	说明
7-0	GPIOA_PHN[7:0]	致能通用 I/O 端口 A 上拉电阻设定 1: 禁能上拉电阻 (默认值) 0: 致能上拉电阻

通用 I/O 端口 B 致能内部上拉电阻缓存器 GPIOB_PHN (外部内存地址: 0x1F)
复位值: FFh

位	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
状态	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
名称	GPIOB_PHN[7:0]							

位编号	位符号	说明
7-0	GPIOB_PHN[7:0]	致能通用 I/O 端口 B 上拉电阻设定 1: 禁能上拉电阻 (默认值) 0: 致能上拉电阻

通用 I/O 端口 C、D、E、F、G 致能内部上拉电阻缓存器 **GPIOCDEFG_PHN** (外部内存地址: 0x20) 复位值: F8h

位	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
状态	读/写	读/写	读/写	读/写	读/写	-	-	-
名称	GPIOC_PHN	GPIOD_PHN	GPIOE_PHN	GPIOF_PHN	GPIOG_PHN	保留		

位编号	位符号	说明
7	GPIOC_PHN	致能通用 I/O 端口 C 上拉电阻设定 1: 禁能上拉电阻 (默认值) 0: 致能上拉电阻
6	GPIOD_PHN	致能通用 I/O 端口 D 上拉电阻设定 1: 禁能上拉电阻 (默认值) 0: 致能上拉电阻
5	GPIOE_PHN	致能通用 I/O 端口 E 上拉电阻设定 1: 禁能上拉电阻 (默认值) 0: 致能上拉电阻
4	GPIOF_PHN	致能通用 I/O 端口 F 上拉电阻设定 1: 禁能上拉电阻 (默认值) 0: 致能上拉电阻
3	GPIOG_PHN	致能通用 I/O 端口 G 上拉电阻设定 1: 禁能上拉电阻 (默认值) 0: 致能上拉电阻
2-0	保留	-

-: 未能使用。

通用 I/O 端口 A 输出型态控制缓存器 **GPIOA_TYP** (外部内存地址: 0x22) 复位值: FFh

位	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
状态	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
名称	GPIOA_TYP[7:0]							

位编号	位符号	说明
7-0	GPIOA_TYP[7:0]	通用 I/O 端口 A 输出型态设定 1: 输出型态为推拉式 (push-pull) (默认值) 0: 输出型态为开汲极 (open-drain)

通用 I/O 端口 B 输出型态控制缓存器 **GPIOB_TYP** (外部内存地址: 0x23) 复位值: FFh

位	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
状态	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
名称	GPIOB_TYP[7:0]							

位编号	位符号	说明
7-0	GPIOB_TYP[7:0]	通用 I/O 端口 B 输出型态设定 1: 输出型态为推拉式 (push-pull) (默认值) 0: 输出型态为开汲极 (open-drain)

6.2.3 端口共享

主要用来设定 I/O 使用之功能，如 PWM、ADC 等。

通用 I/O 端口 A 复合功能设定寄存器 1 GPIOA_FUN1 (外部内存地址: 0x25)

复位值: 00h

位	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
状态	读/写	读/写	-	-	-	读/写	-	-
名称	GPA7_FUN_SLT[1:0]		保留			GPA5_FUN_SLT	保留	

位编号	位符号	说明
7-6	GPA7_FUN_SLT[1:0]	设定 GPIOA7DH 复合功能 00: GPIO/ETMIA/IRQ0 (默认值) 01: RXA, 为 UART 的 A 路径 RX (选择 RXA, GPIOA6DH 会强制选择 TXA) 10: 保留 11: P00 输出/输入 (对映 8052 P0.0)
5-3	保留	-
2	GPA5_FUN_SLT	设定 GPIOA5DH 复合功能 1: MOSCI1, 当作晶体振荡器的路径 1 输入脚位, 会强制将 GPIOA4DH 设定为晶体振荡器输出脚位 (MOSCO1), 而不是 GPIO 功能 0: GPIO (默认值), 同时也会把 GPIOA4DH 设定为 GPIO 功能 默认值可由 6.15 代码选项选择
1-0	保留	-

-: 未能使用。

注 1: 使用外部石英晶体振荡器为 SOURCE clock 的设定程序 (使用晶体振荡器为路径 1 输入脚位):

1. 选择晶体振荡器的输入脚位为路径 1, MOSCI1、MOSCO1。 (XFR 0x08 SLT_CRYSTAL = 0)
2. GPIOA5、GPIOA4 设定为输入口。 (XFR 0x10 GPIOA_OE[5:4])
3. GPIOA5、GPIOA4 禁能内部上拉电阻, 如果致能上拉电阻会使振荡器输出频率不稳定。 (XFR 0x1E GPIOA_PHN[5:4])
4. GPIOA5、GPIOA4 设定为晶振脚位。 (XFR 0x25 GPA5_FUN_SLT)
5. 设定外部主晶振的驱动能力。 (XFR 0x08 CRY_12M_DR[2:0])
6. 开启外部振荡器电源开关。 (XFR 0x07 CRY_12M_PD)
7. 将 SOURCE clock 切到外部晶振源。 (XFR 0x05 SOURCE_CLK_SLT[1:0])

注 2: 使用 UART 或 8052 port, 需将对应的输出型态 GPIOA_TYP 设定成为开汲极(open-drain), 并且外接 pull-high 电阻。

通用 I/O 端口 A 复合功能设定寄存器 2 GPIOA_FUN2 (外部内存地址: 0x26)

复位值: 00h

位	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
状态	-	读/写	读/写	读/写	读/写	读/写	读/写	读/写
名称	保留	GPA3_FUN_SLT	GPA2_FUN_SLT[1:0]		GPA1_FUN_SLT[1:0]	GPA0_FUN_SLT[1:0]		

位编号	位符号	说明
7	保留	-
6	GPA3_FUN_SLT	设定 GPIOA3DH 复合功能 1: PWM0B, B 路径 PWM0 输出 0: GPIO/ETMIB/IRQ1 (默认值)

位编号	位符号	说明
5-4	GPA2_FUN_SLT[1:0]	设定 GPIOA2DH 复合功能 00: GPIO/IRQ2 (默认值) 01: VREF, ADC 参考电压输入 10: PWM0A, A 路径 PWM0 输出 11: P01 输出/输入 (对映 8052 P0.1)
3-2	GPA1_FUN_SLT[1:0]	设定 GPIOA1DH 复合功能 00: GPIO/IRQ3/ETMIC (默认值) 01: ADC11, ADC 模拟输入 10: PWM1A, A 路径 PWM1 输出 11: P02 输出/输入 (对映 8052 P0.2)
1-0	GPA0_FUN_SLT[1:0]	设定 GPIOA2DH 复合功能 00: GPIO/IRQ4 (默认值) 01: ADC10, ADC 模拟输入 10: ETMO, 增强型计时/计数器之比较结果输出 11: P03 输出/输入 (对映 8052 P0.3)

-: 未能使用。

注: 使用 8052 port 时, 需将对应的输出型态 GPIOA_TYP 设定成为开汲极(open-drain), 并且外接 pull-high 电阻。

通用 I/O 端口 B 复合功能设定缓存器 1 GPIOB_FUN1 (外部内存地址: 0x27)
复位值: 00h

位	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
状态	读/写	读/写	-	读/写	-	读/写	读/写	读/写
名称	GPB7_FUN_SLT[1:0]	保留	保留	GPB6_FUN_SLT	保留	GPB5_FUN_SLT	GPB4_FUN_SLT[1:0]	

位编号	位符号	说明
7-6	GPB7_FUN_SLT[1:0]	设定 GPIOB7DH 复合功能 00: GPIO/IRQ5 (默认值) 01: ADC9, ADC 模拟输入 10: PWM1B, B 路径 PWM1 输出 11: 保留
5	保留	-
4	GPB6_FUN_SLT	设定 GPIOB6DH 复合功能 1: ADC8, ADC 模拟输入 0: GPIO (默认值)
3	保留	-
2	GPB5_FUN_SLT	设定 GPIOB5DH 复合功能 1: ADC7, ADC 模拟输入 0: GPIO/IRQ6 (默认值)
1-0	GPB4_FUN_SLT[1:0]	设定 GPIOB4DH 复合功能 00: GPIO/IRQ7 (默认值) 01: ADC6, ADC 模拟输入 10: PWM0C, C 路径 PWM0 输出 11: 保留

-: 未能使用。

通用 I/O 端口 B 复合功能设定缓存器 2 GPIOB_FUN2 (外部内存地址: 0x28)

复位值: 00h

位	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
状态	读/写	读/写	-	读/写	-	读/写	-	读/写
名称	GPB3_FUN_SLT[1:0]	保留	保留	GPB2_FUN_SLT	保留	GPB1_FUN_SLT	保留	GPB0_FUN_SLT

位编号	位符号	说明
7-6	GPB3_FUN_SLT[1:0]	设定 GPIOB3DH 复合功能 00: GPIO (默认值) 01: SEG39, LCD 段输出 10: RXB, 为 UART 的 B 路径 RX (选择 RXB, 需将 GPIOB2DH 设定成为 GPIO 功能) 11: 保留
5	保留	-
4	GPB2_FUN_SLT	设定 GPIOB2DH 复合功能 1: SEG38, LCD 段输出 0: GPIO (默认值) 注: 当 GPIOB3 设定为 RXB 时, 需将 GPIOB2DH 设定成为 GPIO 功能。
3	保留	-
2	GPB1_FUN_SLT	设定 GPIOB1DH 复合功能 1: SEG37/ADC4, LCD 段输出/ ADC 模拟输入 0: GPIO (默认值)
1	保留	-
0	GPB0_FUN_SLT	设定 GPIOB0DH 复合功能 1: SEG36/ADC3, LCD 段输出/ ADC 模拟输入 0: GPIO (默认值)

-: 未能使用。

注: 使用 UART 时, 需将对应的输出型态 GPIOB_TYP 设定成为开汲极 (open-drain), 并且外接 pull-high 电阻。

通用 I/O 端口 C 复合功能设定缓存器 GPIOC_FUN (外部内存地址: 0x29)

复位值: 00h

位	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
状态	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
名称	GPC_FUN_SLT[7:0]							

位编号	位符号	说明
7	GPC7_FUN_SLT	设定 GPIOC7 复合功能 1: SEG35/ADC2, LCD 段输出/ ADC 模拟输入 0: GPIO (默认值)
6	GPC6_FUN_SLT	设定 GPIOC6 复合功能 1: SEG34/ADC1, LCD 段输出/ ADC 模拟输入 0: GPIO (默认值)
5	GPC5_FUN_SLT	设定 GPIOC5 复合功能 1: SEG33/ADC0, LCD 段输出/ ADC 模拟输入 0: GPIO (默认值)
4	GPC4_FUN_SLT	设定 GPIOC4 复合功能 1: SEG32, LCD 段输出 0: GPIO (默认值)

位编号	位符号	说明
3	GPC3_FUN_SLT	设定 GPIOC3 复合功能 1: SEG31, LCD 段输出 0: GPIO (默认值)
2	GPC2_FUN_SLT	设定 GPIOC2 复合功能 1: SEG30, LCD 段输出 0: GPIO (默认值)
1	GPC1_FUN_SLT	设定 GPIOC1 复合功能 1: SEG29, LCD 段输出 0: GPIO (默认值)
0	GPC0_FUN_SLT	设定 GPIOC0 复合功能 1: SEG28, LCD 段输出 0: GPIO (默认值)

通用 I/O 端口 D 复合功能设定寄存器 GPIOD_FUN (外部内存地址: 0x2A)

复位值: 00h

位	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
状态	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
名称	GPD_FUN_SLT[7:0]							

位编号	位符号	说明
7	GPD7_FUN_SLT	设定 GPIOD7 复合功能 1: SEG27, LCD 段输出 0: GPIO (默认值)
6	GPD6_FUN_SLT	设定 GPIOD6 复合功能 1: SEG26, LCD 段输出 0: GPIO (默认值)
5	GPD5_FUN_SLT	设定 GPIOD5 复合功能 1: SEG25, LCD 段输出 0: GPIO (默认值)
4	GPD4_FUN_SLT	设定 GPIOD4 复合功能 1: SEG24, LCD 段输出 0: GPIO (默认值)
3	GPD3_FUN_SLT	设定 GPIOD3 复合功能 1: SEG23, LCD 段输出 0: GPIO (默认值)
2	GPD2_FUN_SLT	设定 GPIOD2 复合功能 1: SEG22, LCD 段输出 0: GPIO (默认值)
1	GPD1_FUN_SLT	设定 GPIOD1 复合功能 1: SEG21, LCD 段输出 0: GPIO (默认值)
0	GPD0_FUN_SLT	设定 GPIOD0 复合功能 1: SEG20, LCD 段输出 0: GPIO (默认值)

通用 I/O 端口 E 复合功能设定缓存器 GPIOE_FUN (外部内存地址: 0x2B)

复位值: 00h

位	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
状态	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
名称	GPE_FUN_SLT[7:0]							

位编号	位符号	说明
7	GPE7_FUN_SLT	设定 GPIOE7 复合功能 1: SEG19, LCD 段输出 0: GPIO (默认值)
6	GPE6_FUN_SLT	设定 GPIOE6 复合功能 1: SEG18, LCD 段输出 0: GPIO (默认值)
5	GPE5_FUN_SLT	设定 GPIOE5 复合功能 1: SEG17, LCD 段输出 0: GPIO (默认值)
4	GPE4_FUN_SLT	设定 GPIOE4 复合功能 1: SEG16, LCD 段输出 0: GPIO (默认值)
3	GPE3_FUN_SLT	设定 GPIOE3 复合功能 1: SEG14, LCD 段输出 0: GPIO (默认值)
2	GPE2_FUN_SLT	设定 GPIOE2 复合功能 1: SEG13, LCD 段输出 0: GPIO (默认值)
1	GPE1_FUN_SLT	设定 GPIOE1 复合功能 1: SEG12, LCD 段输出 0: GPIO (默认值)
0	GPE0_FUN_SLT	设定 GPIOE0 复合功能 1: SEG11, LCD 段输出 0: GPIO (默认值)

通用 I/O 端口 F 复合功能设定缓存器 1 GPIOF_FUN1 (外部内存地址: 0x2C)

复位值: 00h

位	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
状态	-	读/写	-	读/写	-	读/写	-	读/写
名称	保留	GPF7_FUN_SLT	保留	GPF6_FUN_SLT	保留	GPF5_FUN_SLT	保留	GPF4_FUN_SLT

位编号	位符号	说明
7	保留	
6	GPF7_FUN_SLT	设定 GPIOF7 复合功能 1: SEG10, LCD 段输出 0: GPIO (默认值)
5	保留	-
4	GPF6_FUN_SLT	设定 GPIOF6 复合功能 1: SEG9, LCD 段输出 0: GPIO (默认值)
3	保留	-

位编号	位符号	说明
2	GPF5_FUN_SLT	设定 GPIOF5 复合功能 1: SEG8, LCD 段输出 0: GPIO (默认值)
1	保留	-
0	GPF4_FUN_SLT	设定 GPIOF4 复合功能 1: ADC5, ADC 模拟输入 0: GPIO (默认值)

-: 未能使用。

通用 I/O 端口 F 复合功能设定寄存器 2 GPIOF_FUN2 (外部内存地址: 0x2D)

复位值: 00h

位	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
状态	-	读/写	-	读/写	读/写	读/写	-	读/写
名称	保留	GPF3_FUN_SLT	保留	GPF2_FUN_SLT	GPF1_FUN_SLT[1:0]	保留	保留	GPF0_FUN_SLT

位编号	位符号	说明
7	保留	-
6	GPF3_FUN_SLT	设定 GPIOF3 复合功能 1: COM3, LCD common 3 0: GPIO (默认值)
5	保留	-
4	GPF2_FUN_SLT	设定 GPIOF2 复合功能 1: COM2, LCD common 2 0: GPIO (默认值)
3-2	GPF1_FUN_SLT[1:0]	设定 GPIOF1 复合功能 00: GPIO (默认值) 01: COM1, LCD common 1 10: MOSCO2, 当晶体振荡器的第二组输出脚位, 会强制将 GPIOF0 设定为晶体振荡器输入脚位 (MOSCI2), 而不是 GPIO 功能 11: 保留 默认值可由 6.15 代码选项选择
1	保留	-
0	GPF0_FUN_SLT	设定 GPIOF0 复合功能 1: COM0, LCD common 0 0: GPIO (默认值)

-: 未能使用。

注: 使用外部石英晶体振荡器为 SOURCE clock 的设定程序 (使用晶体振荡器为第二组输入脚位):

1. 选择晶体振荡器的输入脚位为第二组, MOSCI2、MOSCO2。 (XFR 0x08 SLT_CRYSTAL = 1)
2. GPIOF1、GPIOF0 设定为输入。 (XFR 0x15 GPIOF_OE[1:0])
3. GPIOF1、GPIOF0 禁能内部上拉电阻, 如果致能上拉电阻会使振荡器输出频率不稳定。 (XFR 0x20 GPIOF_PHN)
4. GPIOF1、GPIOF0 设定为晶振脚位。 (XFR 0x2D GPF1_FUN_SLT[1:0])
5. 设定外部主晶振的驱动能力。 (XFR 0x08 CRY_12M_DR[2:0])
6. 开启外部振荡器电源开关。 (XFR 0x07 CRY_12M_PD)
7. 将 SOURCE clock 切到外部晶振源。 (XFR 0x05 SOURCE_CLK_SLT[1:0])

通用 I/O 端口 G 复合功能设定缓存器 GPIOG_FUN (外部内存地址: 0x2E)

复位值: 00h

位	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
状态	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
名称	GPG_FUN_SLT[7:0]							

位编号	位符号	说明
7	GPG7_FUN_SLT	设定 GPIOG7 复合功能 1: SEG7, LCD 段输出 0: GPIO (默认值)
6	GPG6_FUN_SLT	设定 GPIOG6 复合功能 1: SEG6, LCD 段输出 0: GPIO (默认值)
5	GPG5_FUN_SLT	设定 GPIOG5 复合功能 1: SEG5, LCD 段输出 0: GPIO (默认值)
4	GPG4_FUN_SLT	设定 GPIOG4 复合功能 1: SEG4, LCD 段输出 0: GPIO (默认值)
3	GPG3_FUN_SLT	设定 GPIOG3 复合功能 1: SEG3, LCD 段输出 0: GPIO (默认值)
2	GPG2_FUN_SLT	设定 GPIOG2 复合功能 1: SEG2, LCD 段输出 0: GPIO (默认值)
1	GPG1_FUN_SLT	设定 GPIOG1 复合功能 1: SEG1, LCD 段输出 0: GPIO (默认值)
0	GPG0_FUN_SLT	设定 GPIOG0 复合功能 1: SEG0, LCD 段输出 0: GPIO (默认值)

LCD COM 脚位设定表:

COM:
 GPIOF0 (**COM0**)
 GPIOF1 (**COM1**)
 GPIOF2 (**COM2**)
 GPIOF3 (**COM3**)

COM	缓存器设定
COM0	0x2D of bit 0: GPF0_FUN_SLT = 1
COM1	0x2D of bit 3-2: GPF1_FUN_SLT[1:0] = 01
COM2	0x2D of bit 4: GPF2_FUN_SLT = 1
COM3	0x2D of bit 6: GPF3_FUN_SLT = 1

LCD SEG 脚位设定表:

SEG:
 GPIOB3 ~ B0 (**SEG39 ~ SEG36**)
 GPIOC7 ~ C0 (**SEG35 ~ SEG28**)
 GPIOD7 ~ D0 (**SEG27 ~ SEG20**)
 GPIOE7 ~ E4 (**SEG19 ~ SEG16**)
 Always **SEG15**
 GPIOE3 ~ E0 (**SEG14 ~ SEG11**)
 GPIOF7 ~ F5 (**SEG10 ~ SEG8**)
 GPIOG7 ~ G0 (**SEG7 ~ SEG0**)

SEG	缓存器设定	SEG	缓存器设定
SEG39	0x28 of bit 7-6: GPB3_FUN_SLT[1:0] = 01	SEG19	0x2B of bit 7: GPE7_FUN_SLT = 1
SEG38	0x28 of bit 4: GPB2_FUN_SLT = 1	SEG18	0x2B of bit 6: GPE6_FUN_SLT = 1
SEG37	0x28 of bit 2: GPB1_FUN_SLT = 1	SEG17	0x2B of bit 5: GPE5_FUN_SLT = 1
SEG36	0x28 of bit 0: GPB0_FUN_SLT = 1	SEG16	0x2B of bit 4: GPE4_FUN_SLT = 1
SEG35	0x29 of bit 7: GPC7_FUN_SLT = 1	SEG15	
SEG34	0x29 of bit 6: GPC6_FUN_SLT = 1	SEG14	0x2B of bit 3: GPE3_FUN_SLT = 1
SEG33	0x29 of bit 5: GPC5_FUN_SLT = 1	SEG13	0x2B of bit 2: GPE2_FUN_SLT = 1
SEG32	0x29 of bit 4: GPC4_FUN_SLT = 1	SEG12	0x2B of bit 1: GPE1_FUN_SLT = 1
SEG31	0x29 of bit 3: GPC3_FUN_SLT = 1	SEG11	0x2B of bit 0: GPE0_FUN_SLT = 1
SEG30	0x29 of bit 2: GPC2_FUN_SLT = 1	SEG10	0x2C of bit 6: GPF7_FUN_SLT = 1
SEG29	0x29 of bit 1: GPC1_FUN_SLT = 1	SEG9	0x2C of bit 4: GPF6_FUN_SLT = 1
SEG28	0x29 of bit 0: GPC0_FUN_SLT = 1	SEG8	0x2C of bit 2: GPF5_FUN_SLT = 1
SEG27	0x2A of bit 7: GPD7_FUN_SLT = 1	SEG7	0x2E of bit 7: GPG7_FUN_SLT = 1
SEG26	0x2A of bit 6: GPD6_FUN_SLT = 1	SEG6	0x2E of bit 6: GPG6_FUN_SLT = 1
SEG25	0x2A of bit 5: GPD5_FUN_SLT = 1	SEG5	0x2E of bit 5: GPG5_FUN_SLT = 1
SEG24	0x2A of bit 4: GPD4_FUN_SLT = 1	SEG4	0x2E of bit 4: GPG4_FUN_SLT = 1
SEG23	0x2A of bit 3: GPD3_FUN_SLT = 1	SEG3	0x2E of bit 3: GPG3_FUN_SLT = 1
SEG22	0x2A of bit 2: GPD2_FUN_SLT = 1	SEG2	0x2E of bit 2: GPG2_FUN_SLT = 1
SEG21	0x2A of bit 1: GPD1_FUN_SLT = 1	SEG1	0x2E of bit 1: GPG1_FUN_SLT = 1
SEG20	0x2A of bit 0: GPD0_FUN_SLT = 1	SEG0	0x2E of bit 0: GPG0_FUN_SLT = 1

ADC 复合功能设定表:

ADC	缓存器设定	Shared with GPIO
ADC11	GPA1_FUN_SLT[1:0]= 01	GPIOA1
ADC10	GPA0_FUN_SLT[1:0] = 01	GPIOA0
ADC9	GPB7_FUN_SLT[1:0] = 01	GPIOB7
ADC8	GPB6_FUN_SLT = 1	GPIOB6
ADC7	GPB5_FUN_SLT = 1	GPIOB5
ADC6	GPB4_FUN_SLT[1:0] = 01	GPIOB4
ADC5	GPF4_FUN_SLT = 1	GPIOF4
ADC4	GPB1_FUN_SLT = 1	GPIOB1
ADC3	GPB0_FUN_SLT = 1	GPIOB0
ADC2	GPC7_FUN_SLT = 1	GPIOC7
ADC1	GPC6_FUN_SLT = 1	GPIOC6
ADC0	GPC5_FUN_SLT = 1	GPIOC5

ADC VREF 复合功能设定表:

ADC VREF	缓存器设定	Shared with GPIO
VREF	GPA2_FUN_SLT[1:0] = 01	GPIOA2

石英晶体振荡器复合功能设定表:

CLKIO	缓存器设定	Shared with GPIO
MOSCI1	GPA5_FUN_SLT = 1	GPIOA5
MOSCO1	GPA5_FUN_SLT = 1	GPIOA4
MOSCO2	GPF1_FUN_SLT[1:0] = 10	GPIOF1
MOSCI2	GPF1_FUN_SLT[1:0] = 10	GPIOF0

注:

当 GPIOA5 设定为 MOSCI1 时, GPIOA4 的复合功能将失效, 并且强制将 GPIOA4 设定为 MOSCO1。
 当 GPIOF1 设定为 MOSCO2 时, GPIOF0 的复合功能将失效, 并且强制将 GPIOF0 设定为 MOSCI2。

UART 复合功能设定表:

UART	缓存器设定	Shared with GPIO
RXA	GPA7_FUN_SLT[1:0] = 01	GPIOA7
TXA	GPA7_FUN_SLT[1:0] = 01	GPIOA6
RXB	GPB3_FUN_SLT[1:0] = 10	GPIOB3
TXB	GPB3_FUN_SLT[1:0] = 10	GPIOB2

注:

当 GPIOA7 设定为 RXA 时, GPIOA6 的复合功能将失效, 并且强制将 GPIOA6 设定为 TXA。
 当 GPIOB3 设定为 RXB 时, GPIOB2 的复合功能将失效, 并且强制将 GPIOB2 设定为 TXB。

PWM 复合功能设定表:

PWM	缓存器设定	Shared with GPIO
PWM0A	GPA2_FUN_SLT[1:0] = 10	GPIOA2
PWM0B	GPA3_FUN_SLT = 1	GPIOA3
PWM0C	GPB4_FUN_SLT[1:0] = 10	GPIOB4
PWM1A	GPA1_FUN_SLT[1:0] = 10	GPIOA1
PWM1B	GPB7_FUN_SLT[1:0] = 10	GPIOB7

6.3 中断

WT56F108 提供六个 8052 向量中断源，即 8052 外部中断 INT0、8052 外部中断 INT1、8052 外部中断 INT3、计时/计数器中断 TF0、计时/计数器中断 TF1、串行口中断 (RI0/TI0)。

每个中断源都在特殊寄存器 (SFR) 中有自己的致能控制位，透过特殊寄存器 IE 选择致能或禁能。

当中断发生时，CPU 将会由主程序跳至中断程序向量，如下表所示，一旦多个中断同时发生，就从较高优先等级的中断先执行，再由 RETI 指令返回主程序。倘若有中断旗标位被设定，处理器将再进入中断处理程序。

8052 的 6 个中断向量表与优先权顺序:

Keil C 中断函数编号	中断源	中断向量地址	优先权顺序 (初始设定值)	开启中断设定
0	8052 外部中断 0	03H	1	IE.0 (EX0)
1	计时/计数器 0 中断	0BH	2	IE.1 (ET0)
2	8052 外部中断 1	13H	3	IE.2 (EX1)
3	计时/计数器 1 中断	1BH	4	IE.3 (ET1)
4	串行口 0 中断 (UART0)	23H	5	IE.4 (ES)
8	8052 外部中断 3	43H	9	XICON.6 (EX3)

中断致能寄存器 0

IE (8052 interrupt enable register, 包括 INT0/INT1) Address: A8H

复位值: 00h

7	6	5	4	3	2	1	0
EA	-	-	ES	ET1	EX1	ET0	EX0

位编号	位符号	说明
7	EA	1: 致能所有中断功能 0: 禁能所有中断功能
6-5	保留	
4	ES	1: 致能串行口 0 中断 0: 禁能串行口 0 中断
3	ET1	1: 致能计时/计数器 1 中断 0: 禁能计时/计数器 1 中断
2	EX1	1: 致能 8052 外部中断 1 中断 0: 禁能 8052 外部中断 1 中断
1	ET0	1: 致能计时/计数器 0 中断 0: 禁能计时/计数器 0 中断
0	EX0	1: 致能 8052 外部中断 0 中断 0: 禁能 8052 外部中断 0 中断

中断致能缓存器 1
XICON (8052 INT3 interrupt enable register) Address: C0H
复位值: 00h

7	6	5	4	3	2	1	0
PX3	EX3	IE3	-	-	-	-	-

位编号	位符号	说明
7	PX3	定义外部中断 3 之中断优先权 1: INT3 具有高优先权 0: INT3 不具有高优先权
6	EX3	1: 致能外部中断 3 中断 0: 禁能外部中断 3 中断
5	IE3	当 CPU 侦测到外部中断 3 中断时, IE3 会由硬件自动清为 0 1: 有外部中断 3 请求 0: 无外部中断 3 请求
4-0	保留	-

-: 未能使用。

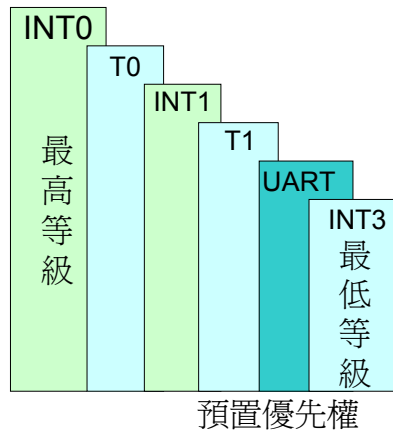
中断优先权缓存器
IP (8052 interrupt priority register) Address: B8H
复位值: 00h

7	6	5	4	3	2	1	0
-	-	-	PS	PT1	PX1	PT0	PX0

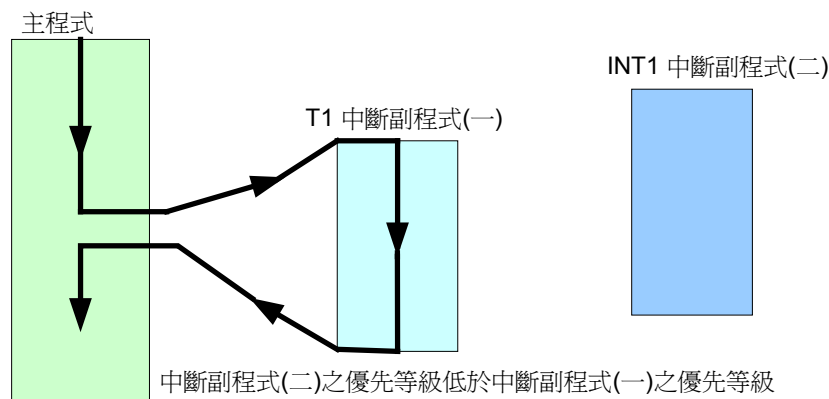
位编号	位符号	说明
7-5	保留	-
4	PS	定义串行口之中断优先权 1: 具有高优先权 0: 具有低优先权
3	PT1	定义计时/计数器 1 之中断优先权 1: 具有高优先权 0: 具有低优先权
2	PX1	定义外部中断 1 之中断优先权 1: 具有高优先权 0: 具有低优先权
1	PT0	定义计时/计数器 0 之中断优先权 1: 具有高优先权 0: 具有低优先权
0	PX0	定义外部中断 0 之中断优先权 1: 具有高优先权 0: 具有低优先权

-: 未能使用。

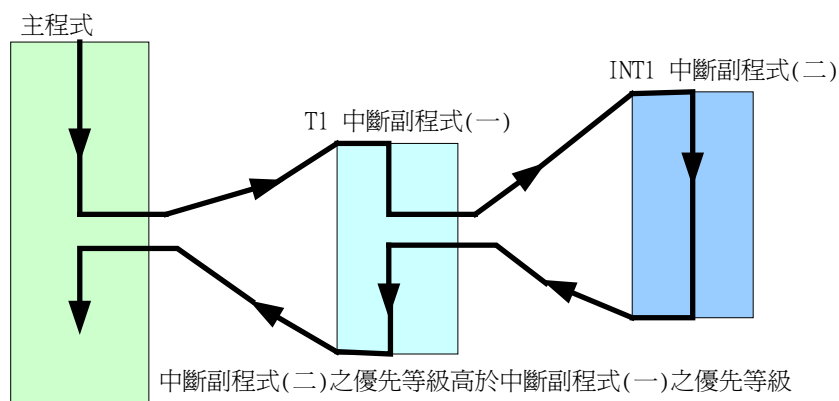
如下图所示，若都没有在中断优先级寄存器 (IP) 裡设定优先级，则中断的优先级为
「INT0 > T0 > INT1 > T1 > UART > INT3」



若将其中任一个中断设为高优先级，例如让 PT1 = 1，则中断的优先级变为
「T1 > INT0 > T0 > INT1 > UART > INT3」



若让 PT1 = 1、PX1 = 1，则中断的优先级变为「INT1 > T1 > INT0 > T0 > UART > INT3」，以此類推。如下图所示，分别是不同优先级下，程序执行的流程：

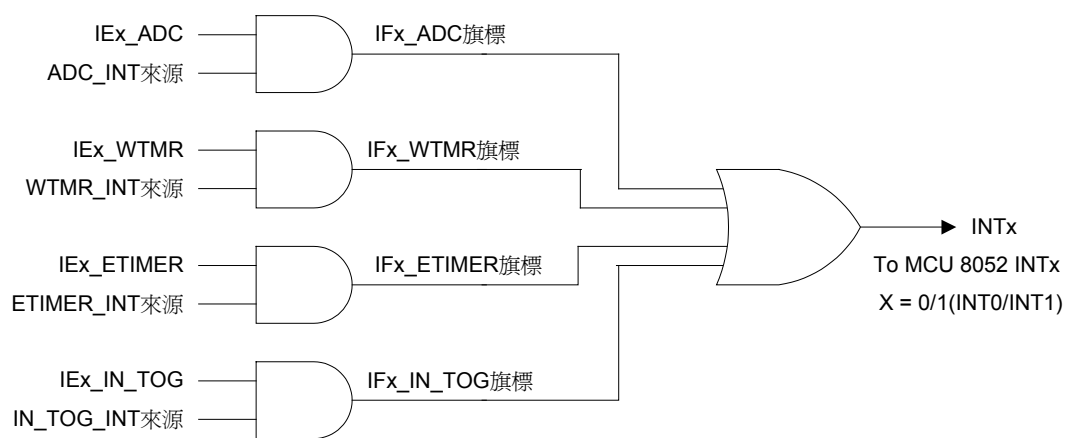


6.3.1 8052 外部中断 0/1

WT56F108 从 8052 的外部中断 0/1 衍生成四个周边中断如下:

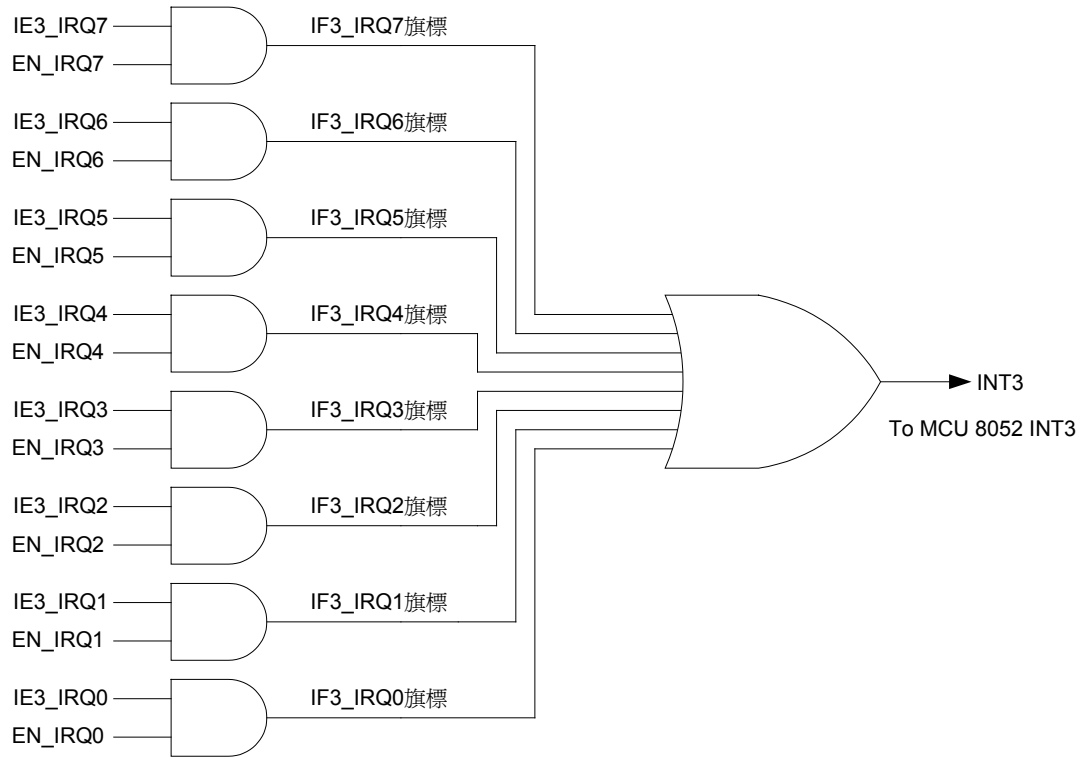
1. ADC 中断
2. 实时定时器中断
3. 增强型计时/计数器中断
4. 通用 I/O 端口输入触发中断

下图为 8052 外部中断 0/1 的中断来源示意图:



6.3.2 **8052 外部中断 3**

WT56F108 共有八根外部中断要求输入脚位，使用 8052 外部中断向量 3 来产生中断，示意图如下图所示 (详细请参考 6.5 章节)。



8052 外部中断 0 控制缓存器 IE0_CTL (外部内存地址: 0x30)
复位值: 00h

位	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
状态	-	-	读/写	-	-	读/写	读/写	读/写
名称	保留		IE0_ADC	保留		IE0_WTMR	IE0_ETIMER	IE0_IN_TOG

位编号	位符号	说明
7-6	保留	-
5	IE0_ADC	1: 致能 ADC 中断由 INT0 产生 0: 禁能 ADC 中断由 INT0 产生
4-3	保留	-
2	IE0_WTMR	1: 致能 Watch Timer 中断由 INT0 产生 0: 禁能 Watch Timer 中断由 INT0 产生
1	IE0_ETIMER	1: 致能 Enhanced Timer 中断由 INT0 产生 0: 禁能 Enhanced Timer 中断由 INT0 产生
0	IE0_IN_TOG	1: 致能 All-Input Toggle 中断由 INT0 产生 0: 禁能 All-Input Toggle 中断由 INT0 产生 GPIO 为 0x60, 0x61 所列出的 16 个 GPIO

-: 未能使用。

8052 外部中断 1 控制缓存器 IE1_CTL (外部内存地址: 0x31)
复位值: 00h

位	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
状态	-	-	读/写	-	-	读/写	读/写	读/写
名称	保留		IE1_ADC	保留		IE1_WTMR	IE1_ETIMER	IE1_IN_TOG

位编号	位符号	说明
7-6	保留	-
5	IE1_ADC	1: 致能 ADC 中断由 INT1 产生 0: 禁能 ADC 中断由 INT1 产生
4-3	保留-	-
2	IE1_WTMR	1: 致能 Watch Timer 中断由 INT1 产生 0: 禁能 Watch Timer 中断由 INT1 产生
1	IE1_ETIMER	1: 致能 Enhanced Timer 中断由 INT1 产生 0: 禁能 Enhanced Timer 中断由 INT1 产生
0	IE1_IN_TOG	1: 致能 All-Input Toggle 中断由 INT1 产生 0: 禁能 All-Input Toggle 中断由 INT1 产生 GPIO 为 0x60, 0x61 所列出的 16 个 GPIO

-: 未能使用。

8052 外部中断 3 控制缓存器 INT3_IRQ[7:0] (外部内存地址: 0x34)

复位值: 00h

位	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
状态	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
名称	IE3_IRQ[7:0]							

位编号	位符号	说明
7	IE3_IRQ7	1: 致能 IRQ7 中断由 INT3 产生 0: 禁能 IRQ7 中断由 INT3 产生
6	IE3_IRQ6	1: 致能 IRQ6 中断由 INT3 产生 0: 禁能 IRQ6 中断由 INT3 产生
5	IE3_IRQ5	1: 致能 IRQ5 中断由 INT3 产生 0: 禁能 IRQ5 中断由 INT3 产生
4	IE3_IRQ4	1: 致能 IRQ4 中断由 INT3 产生 0: 禁能 IRQ4 中断由 INT3 产生
3	IE3_IRQ3	1: 致能 IRQ3 中断由 INT3 产生 0: 禁能 IRQ3 中断由 INT3 产生
2	IE3_IRQ2	1: 致能 IRQ2 中断由 INT3 产生 0: 禁能 IRQ2 中断由 INT3 产生
1	IE3_IRQ1	1: 致能 IRQ1 中断由 INT3 产生 0: 禁能 IRQ1 中断由 INT3 产生
0	IE3_IRQ0	1: 致能 IRQ0 中断由 INT3 产生 0: 禁能 IRQ0 中断由 INT3 产生

8052 外部中断 0 (INT0) 旗标缓存器 IF0_FLAG (外部内存地址: 0x35)

复位值: 00h

位	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
状态	-	-	读	-	-	读	读	读
名称	保留		IF0_ADC	保留		IF0_WTMR	IF0_ETIMER	IF0_IN_TOG

位编号	位符号	说明
7-6	保留	-
5	IF0_ADC	1: ADC 中断事件旗标, ADC 转换后自动清除
4-3	保留	-
2	IF0_WTMR	1: Watch Timer 中断事件旗标, Watch Timer 中断清除, 参考 6.9 章节 0x7C
1	IF0_ETIMER	1: Enhanced Timer 中断事件旗标, Enhanced Timer 中断清除, 参考 6.12 章节 0xB2
0	IF0_IN_TOG	1: All-Input Toggle 中断事件旗标, Input Toggle 中断清除, 参考 6.7 章节 0x6A

-: 未能使用。

8052 外部中断 1 (INT1) 旗标缓存器 IF1_FLAG (外部内存地址: 0x36)

复位值: 00h

位	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
状态	-	-	读	-	-	读	读	读
名称	保留		IF1_ADC	保留		IF1_WTMR	IF1_ETIMER	IF1_IN_TOG

位编号	位符号	说明
7-6	保留	-
5	IF1_ADC	1: ADC 中断事件旗标, ADC 转换后自动清除
4-3	保留	-
2	IF1_WTMR	1: Watch Timer 中断事件旗标, Watch Timer 中断清除, 参考 6.9 章节 0x7C
1	IF1_ETIMER	1: Enhanced Timer 中断事件旗标, Enhanced Timer 中断清除, 参考 6.12 章节 0xB2
0	IF1_IN_TOG	1: All-Input Toggle 中断事件旗标, Input Toggle 中断清除, 参考 6.7 章节 0x6A

-: 未能使用。

8052 外部中断 3 (INT3) 旗标缓存器 IF3_IRQ[7:0] (外部内存地址: 0x39)

复位值: 00h

位	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
状态	读	读	读	读	读	读	读	读
名称	IF3_IRQ[7:0]							

位编号	位符号	说明
7	IF3_IRQ7	1: IRQ7 中断事件旗标, IRQ 中断清除, 参考 6.5 章节 0x42
6	IF3_IRQ6	1: IRQ6 中断事件旗标, IRQ 中断清除, 参考 6.5 章节 0x42
5	IF3_IRQ5	1: IRQ5 中断事件旗标, IRQ 中断清除, 参考 6.5 章节 0x42
4	IF3_IRQ4	1: IRQ4 中断事件旗标, IRQ 中断清除, 参考 6.5 章节 0x42
3	IF3_IRQ3	1: IRQ3 中断事件旗标, IRQ 中断清除, 参考 6.5 章节 0x42
2	IF3_IRQ2	1: IRQ2 中断事件旗标, IRQ 中断清除, 参考 6.5 章节 0x42
1	IF3_IRQ1	1: IRQ1 中断事件旗标, IRQ 中断清除, 参考 6.5 章节 0x42
0	IF3_IRQ0	1: IRQ0 中断事件旗标, IRQ 中断清除, 参考 6.5 章节 0x42

6.4 通用异步收发器 (UART)

WT56F108 有一个通用异步接收/传输器，即 UART。

作为标准 8052 的 UART，其传输速率可通过 SFR 中的串行传输速率寄存器来选择。

特殊功能寄存器 SBUF0 在接收跟传输时，是对映到两个单独寄存器，即一个传输缓冲区和一个接收缓冲区。

传送数据: 写入数据到 SBUF0 寄存器并设定这些数据在串行输出缓冲区，并开始传输。

读取数据: 读取 SBUF0 寄存器的数据及从串行接收缓冲区读取数据，串行口可同时传输和接收数据，它也可在接收时缓存一字节，如 CPU 在第一个字节传输完成之前读取第二个字节，以防接收数据丢失。

通用异步收发器之相关寄存器:

特殊寄存器名称	地址	说明
PCON	87H	8052 Power Control Register
SCON0	98H	Serial Port 0, Control Register
SBUF0	99H	Serial Port 0, Data Buffer
SBRG0H	9AH	Serial Baud Rate Generator 0, high byte
SBRG0L	9BH	Serial Baud Rate Generator 0, low byte

UART0 相关寄存器

PCON (8052 Power Control Register) Address: 87H

7	6	5	4	3	2	1	0
SMOD1	-	-	-	-	-	-	-

SMOD1: 串行口 0 (UART0) 双倍传输速率位。

∴ 未能使用。

SBUF0 (8052 UART0 buffer) Address: 99H

7	6	5	4	3	2	1	0
SBUF0.7	SBUF0.6	SBUF0.5	SBUF0.4	SBUF0.3	SBUF0.2	SBUF0.1	SBUF0.0

UART0 之串行数据缓冲区，用来存收从 UART0 所接收到的数据或等待传送之数据。

SBRG0H: Address: 9Ah

7	6	5	4	3	2	1	0
SBRG_EN	BRG_M[10]	BRG_M[9]	BRG_M[8]	BRG_M[7]	BRG_M[6]	BRG_M[5]	BRG_M[4]

用来规划 UART0 之传输速率，与 SBRG0L 搭配使用。

SBRG0L: Address: 9Bh

7	6	5	4	3	2	1	0
BRG_M[3]	BRG_M[2]	BRG_M[1]	BRG_M[0]	BRG_F[3]	BRG_F[2]	BRG_F[1]	BRG_F[0]

用来规划 UART0 之传输速率，与 SBRG0H 搭配使用。

SCON0 (8052 UART0 control register) Address: 98H

7	6	5	4	3	2	1	0
SM0_1	SM0_2	SM0_3	REN_0	TB8_0	RB8_0	TI_0	RI_0

位编号	位符号	说明
7-6	SM0_1, SM0_2	串行口 0 模式选择 00: 模式 0 01: 模式 1 10: 模式 2 11: 模式 3
5	SM0_3	多处理机通信致能位 模式 0 时, SM0_3 必须为 0; 此时将禁能多重处理器通讯功能。 模式 1、模式 2 或模式 3 时, 若 SM0_3 = 1, 将可执行多重处理器通讯功能。
4	REN_0	本位元为串行接收致能位, 须由软件清除禁止接收 REN_0 = 1, 开始接收。 REN_0 = 0, 停止接收。
3	TB8_0	模式 2 或模式 3 传送资料时, 本位元为第 9 传送位, 可用软件来设定或清除。
2	RB8_0	模式 0 时, 本位元无作用。 模式 1 时, 若 SM0_3 = 0, 则本位元为停止位。 模式 2 或模式 3 接收资料时, 本位元为第 9 个接收位。
1	TI_0	本位元为传送中断旗标, 当中断结束时, 本位元并不会恢复为 0, 必须由软件清除。 模式 0 时, 若完成传送第 8 位, 则本位元自动设定为 1, 并提出 TI_0 中断。 模式 1、模式 2 或模式 3 时, 若完成传送停止位, 则本位元自动设定为 1, 并提出 TI_0 中断。
0	RI_0	本位元为接收中断旗标, 当中断结束时, 本位元并不会恢复为 0, 必须由软件清除。 模式 0 时, 若完成接收第 8 位, 则本位元自动设定为 1, 并提出 RI_0 中断。 模式 1、模式 2 或模式 3 时, 若完成接收到停止位, 则本位元自动设定为 1, 并提出 RI_0 中断。

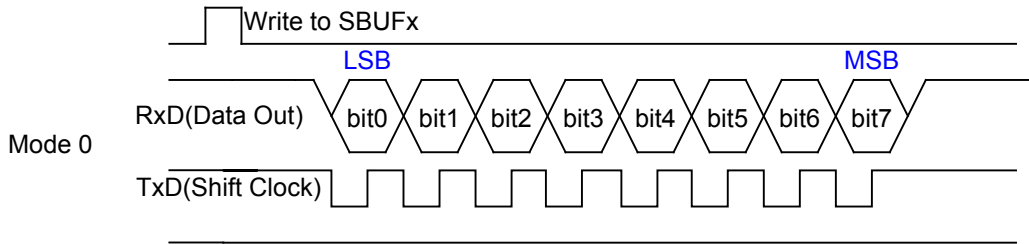
串行接口 0 可以由以下四种模式设定:

SM0_1	SM0_2	模式	功能	传输速率
0	0	0	移位寄存器	Fosc/12
0	1	1	8 位之 UART	软件规划
1	0	2	8 位之 UART	Fosc/32 或 Fosc/64
1	1	3	9 位之 UART	软件规划

*Fosc = MCU clock

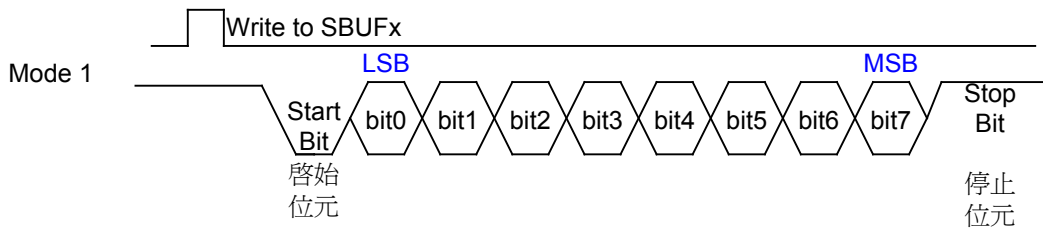
模式 0 (Mode 0)

模式 0 是以固定速率之移位式资料传输，其速率为系统时钟源的十二分之一 (即 $f_{OSC}/12$)，若在 12 MHz 下，则其速率为 1Mbps。在此模式下，不管是接收数据还是数据传送，CPU 的 Rx0 连接串行资料线，Tx0 连接移位脉波线。执行数据接收时，由 Tx0 接脚送出移位脉波，而由 Rx0 接脚收下串行资料；执行数据传送时，也是依据 Tx0 接脚所送出的移位脉波，而由 Rx0 接脚送出串行资料。



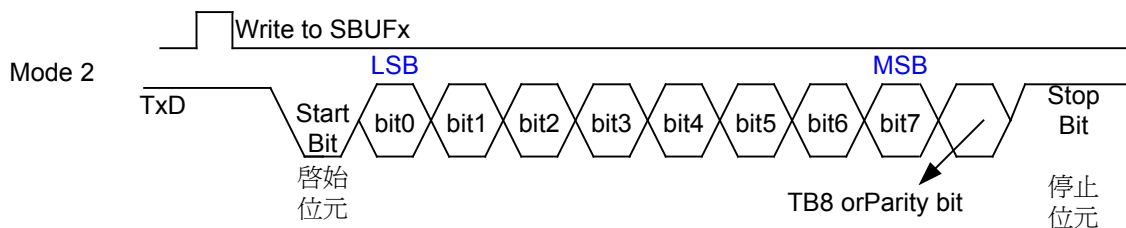
模式 1 (Mode 1)

模式 1 是以可变的速率进行串行数据传输，其速率可由 Timer 1 来控制。在此模式下，WT56F108 的 Rx0 接脚连接目的地的 TxD 接脚、WT56F108 的 Tx0 接脚连接目的地的 RxD 接脚。模式 1 的资料长度为 10 位，包括起始位 (start bit)、8 个位的资料，以及停止位 (stop bit)，其中第一个位就是低准位的起始位 (start bit = 0)，紧接着是由 bit 0 (即 LSB) 开始的 8 位资料，而接续于 bit 7 (MSB) 之后的是高准位的停止位 (stop bit = 1)。



模式 2 (Mode 2)

模式 2 是以 $f_{OSC}/32$ (SMOD = 1) 或 $f_{OSC}/64$ (SMOD = 0) 的速率进行串行数据传输，而其线路的连接，也是 WT56F108 的 Rx0 接脚连接目的地的 TxD 接脚、WT56F108 的 Tx0 接脚连接目的地的 RxD 接脚。模式 2 的资料是由 11 位所组成，包括起始位 (start bit)、8 个位的资料、同位位 (parity bit)，以及停止位 (stop bit)，其中第一个位就是低准位的起始位，紧接着是由 bit 0 (即 LSB) 开始的 8 位资料，而接续于 bit 7 之后的是同位位，最后则是高准位的停止位。在传送中，SCON0 中的 TB8_0 输出第 9 位；在接收中，SCON0 中的 RB8_0 将被影响。



模式 3 (Mode 3)

模式 3 是以可变的速率进行串行数据传输，其速率可由 Timer 1 来控制。除此之外，模式 3 与模式 2 几乎完全一样。

UART0 之串行传输速率表:

SBRG_EN (SBRG0H.7)	SMOD1 (PCON.7)	Baud Rate for UART0
0	0	$\frac{1}{32} \times \frac{f_{osc}}{12 \times (256 - TH1)}$
0	1	$\frac{1}{16} \times \frac{f_{osc}}{12 \times (256 - TH1)}$
1	0	$\frac{f_{osc}}{32 * (BRG_M[10:0] + \frac{BRG_F[3:0]}{16})}$
1	1	$\frac{f_{osc}}{16 * (BRG_M[10:0] + \frac{BRG_F[3:0]}{16})}$

当 SBRG_EN (SBRG0H.7) = 1 且 SMOD1(PCON.7) = 1

$$\text{UART0 之速率} = \frac{f_{osc}}{16 * (BRG_M[10:0] + \frac{BRG_F[3:0]}{16})}$$

传输速率支援表 :

12 MHz					
Bits/sec	Baud Rate Register	BRG_M	BRG_F	Actual	Error
600	1250	1250	0	600	0.0%
1200	625	625	0	1200	0.0%
2400	312.5	312	8	2400	0.0%
4800	156.25	156	4	4800	0.0%
9600	78.125	78	2	9600	0.0%
14400	52.083	52	1	14405	0.04%
19200	39.0625	39	1	19200	0.0%
38400	19.531	19	8	38461	0.16%
57600	13	13	0	57692	0.16%
115200	6.5	6	8	115384	0.16%
230400	3.25	3	4	230769	0.16%

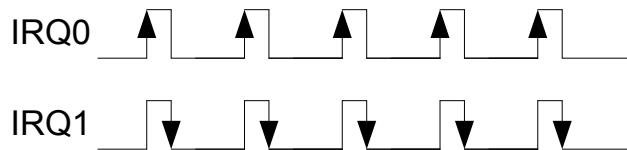
在 WT56F108 的 UART，可以选择切换不同的 GPIO，减少某些功能重复使用到相同的 GPIO。

UART	缓存器设定	输出脚位
RXA	外部内存地址: 0x25 GPA7_FUN_SLT[1:0] = 01	GPIOA7
TXA		GPIOA6
RXB	外部内存地址: 0x28 GPB3_FUN_SLT[1:0] = 10	GPIOB3
TXB		GPIOB2

6.5 外部中断要求 (IRQ)

- 支持八个输入中断，并内建数字滤波器 (数字滤波器的晶振来源为内部晶振 12 MHz)
- 支持单边正缘、负缘触发、正负缘同时触发

单边触发:



正负缘同时触发:



外部中断要求(IRQ)控制缓存器 **EN_IRQ[7:0]** (外部内存地址: **0x40**)

复位值: **00h**

位	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
状态	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
名称	EN_IRQ[7:0]							

位编号	位符号	说明
7-0	EN_IRQ[7:0]	外部中断要求致能设定，每个位对应至相关的 IRQ 脚位 1: 致能相对应脚位之外部中断要求 0: 禁能相对应脚位之外部中断要求

外部中断要求(IRQ)状态缓存器 **EVT_IRQ[7:0]**(外部内存地址: **0x41**)

复位值: **00h**

位	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
状态	读	读	读	读	读	读	读	读
名称	EVT_IRQ[7:0]							

位编号	位符号	说明
7-0	EVT_IRQ[7:0]	外部中断要求状态，每个位对应至相关的 IRQ 状态 1: 相对应之脚位发生中断触发 0: 相对应之脚位未发生中断触发

外部中断要求(IRQ)清除缓存器 CLR_IRQ[7:0] (外部内存地址: 0x42)
复位值: 00h

位	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
状态	写	写	写	写	写	写	写	写
名称	CLR_IRQ[7:0]							

位编号	位符号	说明
7-0	CLR_IRQ[7:0]	外部中断要求清除 1: 相对应位写 1 可清除此中断状态 0: 未动作

外部中断要求(IRQ)双向触发缓存器 IRQ_CHG[7:0] (外部内存地址: 0x43)
复位值: 00h

位	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
状态	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
名称	IRQ_CHG[7:0]							

位编号	位符号	说明
7-0	IRQ_CHG[7:0]	外部中断要求触发设定 1: 双边触发 0: 单边触发 (根据 IRQ_EDGE[7:0]设定正缘或负缘触发)

外部中断要求(IRQ)触发缘缓存器 IRQ_EDGE[7:0] (外部内存地址: 0x44)
复位值: 00h

位	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
状态	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
名称	IRQ_EDGE[7:0]							

位编号	位符号	说明
7-0	IRQ_EDGE[7:0]	外部中断要求触发缘设定 1: 负缘触发 0: 正缘触发

6.6 脉冲宽度调制 (PWM)

WT56F108 提供两组 16 位精度的脉冲宽度调制模块，可以产生周期和占空比。

- 输出频率共有 65535 阶；频率范围：6 MHz ~ 183.1 Hz (工作于 IRC 12 MHz)
- Duty、Period 和 Source clock 彼此间有密切的关系，关系如下：

$$\text{Source clock} = 2^{\text{Duty resolution}} \times \text{Period}$$

举例：Source clock 是 IRC 12 MHz，若 Duty 设为 10-bit 分辨率，则 Period 的范围会在 11.7 kHz 以内

- 输出型态：推拉输出 (push pull) 或开汲输出 (open drain)，可透过缓存器 GPIOx_TYP[x] (GPIOA2、GPIOA3、GPIOB4、GPIOA1、GPIOB7)来设定

PWM 控制缓存器 PWM_CTL (外部内存地址: 0x50)

复位值: 00h

位	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
状态	-	-	读/写	读/写	-	读/写	读/写	读/写
名称	保留		PWM_PLRTY[1:0]		保留	LBYTE_UPD_EN	PWM_EN[1:0]	

位编号	位符号	说明
7-6	保留	-
5-4	PWM_PLRTY[1:0]	Bit 5: 1: PWM1 负缘输出 0: PWM1 正缘输出 Bit 4: 1: PWM0 负缘输出 0: PWM0 正缘输出
3	保留	-
2	LBYTE_UPD_EN	1: 致能写入 PWM 周期或占空比控制低字节缓存器时才更新 PWM 输出 0: 禁能写入 PWM 周期或占空比控制低字节缓存器时才更新 PWM 输出
1	PWM_EN[1:0]	1: 致能 PWM1 功能 0: 禁能 PWM1 功能
0		1: 致能 PWM0 功能 0: 禁能 PWM0 功能

-: 未能使用。

PWM0 周期控制高字节缓存器 PWM0_PRD[15:8] (外部内存地址: 0x51)

复位值: 00h

位	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
状态	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
名称	PWM0_PRD[15:8]							

位编号	位符号	说明
7-0	PWM0_PRD[15:8]	PWM0_PRD[15:8]是设定 PWM0 的输出周期，搭配 PWM0_PRD[7:0]组成 16 位的周期调整值。 PWM0 周期: 时钟源/(PWM0_PRD[15:0]+1), 时钟源: 12 MHz IRC, DC ~ 16 MHz 石英晶体振荡器, 32 kHz IRC 和 32.768 kHz 石英晶体振荡器。

PWM0 周期控制低字节寄存器 PWM0_PRD[7:0] (外部内存地址: 0x52)
复位值: 01h

位	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
状态	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
名称	PWM0_PRD[7:0]							

位编号	位符号	说明
7-0	PWM0_PRD[7:0]	PWM0_PRD[7:0]是设定 PWM0 的输出周期，搭配 PWM0_PRD[15:8]组成 16 位的周期调整值。 PWM0 周期: 时钟源/(PWM0_PRD[15:0]+1), 时钟源: 12 MHz IRC, DC ~ 16 MHz 石英晶体振荡器, 32 kHz IRC 和 32.768 kHz 石英晶体振荡器。

PWM0 占空比控制高字节寄存器 PWM0_DUTY[15:8] (外部内存地址: 0x53)
复位值: 00h

位	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
状态	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
名称	PWM0_DUTY[15:8]							

位编号	位符号	说明
7-0	PWM0_DUTY[15:8]	设定 PWM0 的占空比输出 PWM0_DUTY[15:8]是设定 PWM0 的占空比，搭配 PWM0_DUTY[7:0]组成 16 位的占空比调整值。

注: 占空比输出的最大设定必须是合理的值。

PWM0 占空比控制低字节寄存器 PWM0_DUTY[7:0] (外部内存地址: 0x54)
复位值: 00h

位	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
状态	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
名称	PWM0_DUTY[7:0]							

位编号	位符号	说明
7-0	PWM0_DUTY[7:0]	设定 PWM0 的占空比输出 PWM0_DUTY[7:0]是设定 PWM0 的占空比，搭配 PWM0_DUTY[15:8]组成 16 位的占空比调整值。

注: 占空比输出的最大设定必须是合理的值。

PWM1 周期控制高字节寄存器 PWM1_PRD[15:8] (外部内存地址: 0x55)
复位值: 00h

位	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
状态	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
名称	PWM1_PRD[15:8]							

位编号	位符号	说明
7-0	PWM1_PRD[15:8]	PWM1_PRD[15:8]是设定 PWM1 的输出周期, 搭配 PWM1_PRD[7:0]组成 16 位的周期调整值。 PWM1 周期: 时钟源/(PWM1_PRD[15:0]+1), 时钟源: 12 MHz IRC, DC ~ 16 MHz 石英晶体振荡器, 32 kHz IRC 和 32.768 kHz 石英晶体振荡器。

PWM1 周期控制低字节寄存器 PWM1_PRD[7:0] (外部内存地址: 0x56)
复位值: 01h

位	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
状态	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
名称	PWM1_PRD[7:0]							

位编号	位符号	说明
7-0	PWM1_PRD[7:0]	PWM1_PRD[7:0]是设定 PWM1 的输出周期, 搭配 PWM1_PRD[15:8]组成 16 位的周期调整值。 PWM1 周期: 时钟源/(PWM1_PRD[15:0]+1), 时钟源: 12 MHz IRC, DC ~ 16 MHz 石英晶体振荡器, 32 kHz IRC 和 32.768 kHz 石英晶体振荡器。

PWM1 占空比控制高字节寄存器 PWM1_DUTY[15:8] (外部内存地址: 0x57)
复位值: 00h

位	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
状态	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
名称	PWM1_DUTY[15:8]							

位编号	位符号	说明
7-0	PWM1_DUTY[15:8]	设定 PWM1 的占空比输出 PWM1_DUTY[15:8]是设定 PWM1 的占空比, 搭配 PWM1_DUTY[7:0]组成 16 位的占空比调整值。

注: 占空比输出的最大设定必须是合理的值。

PWM1 占空比控制低字节寄存器 PWM1_DUTY[7:0] (外部内存地址: 0x58)
复位值: 00h

位	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
状态	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
名称	PWM1_DUTY[7:0]							

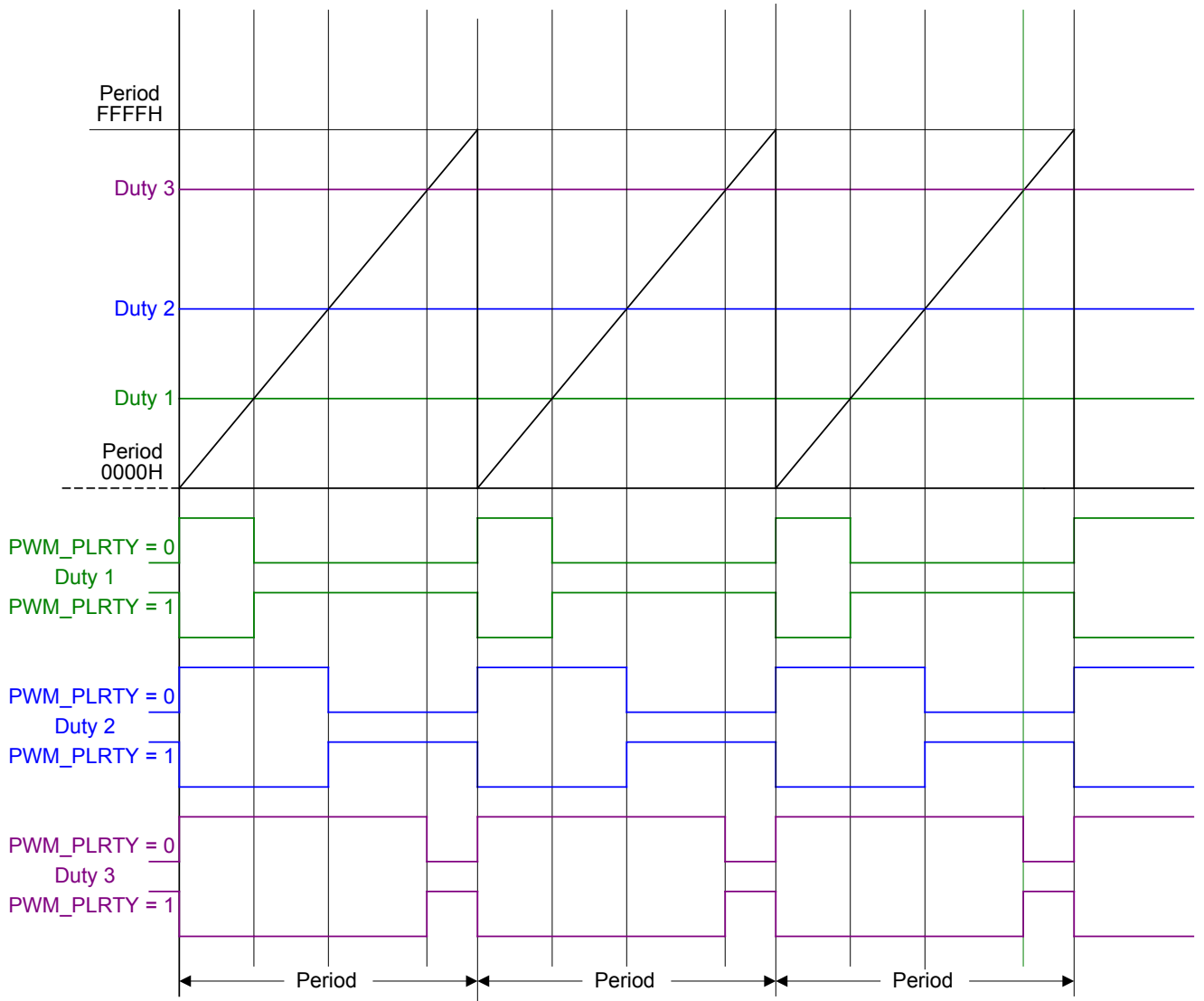
位编号	位符号	说明
7-0	PWM1_DUTY[7:0]	设定 PWM1 的占空比输出 PWM1_DUTY[7:0]是设定 PWM1 的占空比, 搭配 PWM1_DUTY[15:8]组成 16 位的占空比调整值。

注: 占空比输出的最大设定必须是合理的值。

PWM0/PWM1 Period 设定说明:

$$\text{Period} = \frac{\text{Source clock (if: IRC 12MHz)}}{\text{PWMx_PRD} + 1}$$

PWMx_PRD	PWM 输出频率
1	6 MHz (最大值)
2	4 MHz
3	3 MHz
11	1 MHz
23	500 kHz
59	200 kHz
119	100 kHz
239	50 kHz
599	20 kHz
1199	10 kHz
2399	5 kHz
2999	4 kHz
3999	3 kHz
5999	2 kHz
11999	1 kHz
23999	500 Hz
29999	400 Hz
39999	300 Hz
59999	200 Hz
65535	183.1 Hz (最小值)



6.7 电源管理

WT56F108 提供四种操作模式，如下：

- 高速正常模式 (Normal mode)
- 低速省电模式 (Green mode)
- 空闲模式 (Idle mode)
- 睡眠模式 (Sleep mode)

各种模式耗电流(@ 3V)

	8052	Peripheral Clock	XTAL (高频)	XTAL (32768Hz)	IRC (12MHz)	IRC (32K)	耗电流 @3V	Note
Normal 1	on	on	off	off	on	on	6mA	*1
Normal 2	on	on	off	on	on	on	6mA	*2
Normal 3	on	on	on	off	off	on	6.2mA	*3
Green 1	on	on	off	off	off	on	29uA	*4*6
Green 2	on	on	off	on	off	off	19uA	*5*6
Idle 1	off	on	off	off	on	on	1.4mA	*7*9*12
Idle 2	off	off	off	off	on	on	700uA	*8*9*12
Sleep 1	off	off	off	off	off	off	130uA	*10*12
Sleep 2	off	off	off	off	off	off	1uA	*11*12
Sleep 3	off	off	off	on	off	off	5uA	*13
Sleep 4	off	off	off	off	off	on	10uA	*14

注：

1. LCD 耗电流: No Load = 1.8uA @3V

2. LVR/LVDR 耗电流约 18uA@3V

*1 Normal 1 Mode: MCU 全部使用内部振荡器，故此模式最省成本，但 IRC 12 MHz 会受温度及电源电压影响，请参考 7.5 章节。

*2 Normal 2 Mode: 透过外部振荡器 32.768 kHz 来校正，IRC 12 MHz 可达到 ±1%。

*3 Normal 3 Mode: 此模式针对高频准确的需求，但因无外部振荡器 32.768 kHz，故要实现万年历或时钟功能仅能使用 8052 定时器。

*4 Green 1 Mode: 将 Source clock 选择内部 IRC 32 kHz，但是 IRC 32 kHz 的频率误差为±30%。

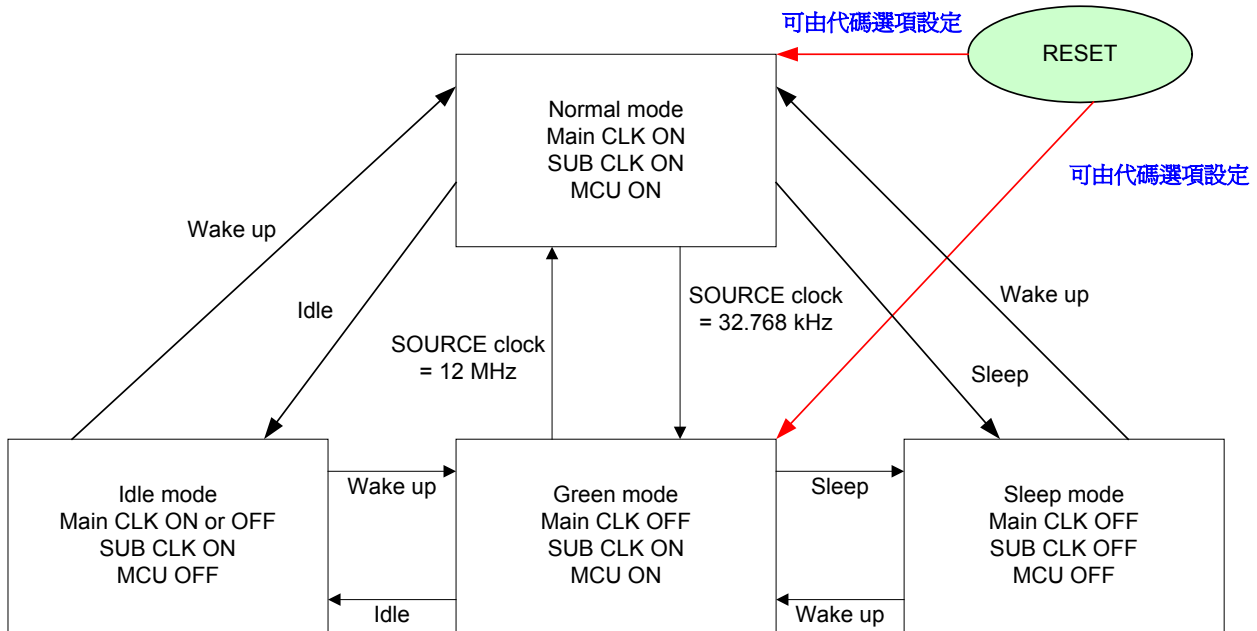
*5 Green 2 Mode: 将 Source clock 选择外部晶体振荡器 32.768 kHz 前，需手动开启外部晶体振荡器 32.768 kHz 的电源(CRY_12M_PD)，让外部晶体振荡器起振工作。因外部晶体振荡器 32.768 kHz 其频率误差很小，故可以透过实时定时器实现万年历或时钟功能。

*6 在 Green 1 及 Green 2 模式下要切回 Normal Mode 前需先开启 IRC_12M_PD2 或 CRY_12M_PD 才可以将 Source clock 选择到内部 IRC 12 MHz 或外部振荡器 12 MHz 工作。

*7 Idle 1 Mode: 致能 MCU_CLK_OFF 即进入 Idle 模式，此模式唤醒快速且支持最多的唤醒源，可参考下页唤醒源的示意图。

- *8 Idle 2 Mode: 致能 SYSTEM_CLK_OFF 即进入 Idle 模式，此模式关闭 Peripheral Clock，所以 MCU 无法使用 INT0/1/_WK 唤醒，详细可参考下页唤醒源的示意图。
- *9 Idle 1 和 Idle 2 Mode 的唤醒时间: Source clock 为 12 MHz 的唤醒时间 $4 * (1/12 \text{ MHz}) = 333\text{ns}$; Source clock 为 32 kHz 的唤醒时间 $4 * (1/32 \text{ kHz}) = 125\text{us}$ 。
- *10 Sleep 1 Mode.: 此模式为针对 Source clock 在 IRC 12 MHz 下致能 IRC12M_CLK_OFF，让 MCU 进入睡眠模式，且支持快速唤醒，唤醒时间为 $\text{start up} + 12 * (1/12 \text{ MHz}) = 1\text{us}$ ，至于唤醒源可参考下页唤醒源的示意图。
- *11 Sleep 2 Mode.: 致能 SOURCE_CLK_OFF 即进入 Sleep 模式，唤醒时间: Source clock 为 IRC 12 MHz 的唤醒时间 $\text{start up} + 132 * (1/12 \text{ MHz}) = 21\text{us}$; Source clock 为外部晶振 12 MHz 的唤醒时间 $16 * 1024 * (1/12 \text{ MHz}) = 1365\text{us}$ ，至于唤醒源可参考下页唤醒源的示意图。
- *12 在 Idle 及 Sleep 模式下采用实时定时器定时唤醒，需开启振荡器电源开关 (IRC_32K_PD 或 CRY_12M_PD) 来当作实时定时器定时的时钟源，此时的耗电流也会增加。
- *13 在 Sleep 模式下采用实时定时器定时唤醒，并且开启外部振荡器电源开关(CRY_12M_PD)来当作实时定时器定时的时钟源。
- *14 在 Sleep 模式下采用实时定时器定时唤醒，并且开启内部振荡器电源开关(IRC_32K_PD)来当作实时定时器定时的时钟源。

下图为 **MCU** 工作模式图:



WT56F108 提供多种方式可唤醒，让 WT56F108 从 Sleep/Idle 模式回到 Normal 模式。

下图是各模式下唤醒源的示意图:

SOURCE		Idle 1	Idle 2	Sleep Mode
SOURCE		MCU_CLK_OFF	SYSTEM_CLK_OFF	SOURCE_CLK_OFF IRC12M_CLK_OFF
NRST		●	●	●
GPIOx_WK[x]		●	●	●
INT0/1_WK	IE0/1_ADC			
	IE0/1_WTMR			
	IE0/1_ETIMER	●		
	IE0/1_IN_TOG	●	●	●
INT3_WK	IRQ[7:0]	●		
ADC_WK		●	●	●
WTMR_WK		●	●	●

注:

- 表示支持唤醒
- GPIOx_WK[x] 及 IE0/1_IN_TOG: 仅支持 16 根通用 I/O pin Toggle (GPIOA7、A6、A3、A2、A1、A0、B7、B5、B4、B3、B2、E7、E6、E3、E2、E0)
- ADC_WK: 针对参考源来作比较触发唤醒
- WTMR_WK: 需开启副晶振 (IRC 32 kHz 或 Ext 32 kHz) 及副晶振荡器电源开关来当作实时定时器定时的时钟源

ISP 时钟源控制寄存器 ISP_CHG_CTL (外部内存地址: 0x04)

复位值: 00h

位	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
状态	读/写	-	读/写	读	-	-	-	-
名称	ISP_CHG_12M	保留	UART_ISP_CHG	ISP_CHG_FLAG	保留			

位编号	位符号	说明
7	ISP_CHG_12M	当 MCU 在低速省电及睡眠模式, ISP 脚位自动开启内部 12 MHz RC 振荡器 1: 致能 0: 禁能
6	保留	-
5	UART_ISP_CHG	UART 脚位 (SWUT) 触发 ISP 时钟源为内部 12 MHz RC 振荡器 1: 致能 0: 禁能
4	ISP_CHG_FLAG	ISP_CHG_FLAG = 1: MCU 被 SWUT 脚位强制唤醒, 自动开启内部 12 MHz RC 振荡器并且将 SOURCE clock 切换为 12 MHz。 清除 ISP_CHG_FLAG, 需将 ISP_CHG_12M 位设定为 0
3-2	保留	-

-: 未能使用。

注: 当 Source clock 非 12 MHz 的应用时, 请将下述强制触发 SWUT 设定程序加到程序内, 可让 MCU 重复烧录。非 12 MHz 模式包括 Green、Sleep 模式或使用外部振荡器 (非 12 MHz), 可以致能 ISP_CHG_12M 及 UART_ISP_CHG 位让 MCU 透过 SWUT 脚位触发将 SOURCE clock 及 ISP clock 切到内部 12 MHz RC 振荡器, 这时 MCU 才能接收到正确的 ISP command。

强制触发 SWUT 设定程序:

程序初始化致能 ISP_CHG_12M 及 UART_ISP_CHG 位。

```
Risp_CHG_CTL = 0Xa0;
```

2. 程序主循环判断 ISP_CHG_FLAG 是否被触发, 并且针对 Sleep mode 增加一个软件唤醒机制, 可参考范例程序。

```
Void DRV_CheckSwutTriggerWakeup(void)
```

```
{
//If enable Risp_CHG_CTL of bit 7 and Bit.
//When Swut pin have hi to low(2V) level, Mcu will change source clock to IRC 12 MHz
if(Risp_CHG_CTL & 0x10)
{
DRV_SoftwareWakeup();
//need delay 100ms(minimum) to wait ISP command, Don't remove this delay command
DelayWhile(100); //This time MCU change source clock to IRC 12 MHz
Risp_CHG_CTL = 0x00; //Disable ISP change clock. MCU go back to original setting
Risp_CHG_CTL = 0Xa0; //Enable ISP change clock
}
}
```

以下为 Code Option 设定通用 I/O 复合功能选项所对映的缓存器，包括晶振脚位、晶振源的选项设定。

系统时钟源控制缓存器 SOURCE_CLK_SLT (外部内存地址: 0x05)
复位值: A1h

位	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
状态	-	-	-	-	读/写	读/写	读/写	读/写
名称	保留				SOURCE_CLK_SLT[1:0]		MCU_CLK_SLT[1:0]	

位编号	位符号	说明
7-4	-	必须等于"1010"，否则位[3:0]无法写入
3-2	SOURCE_CLK_SLT[1:0]	选择 SOURCE clock 来源 00: 内部 12 MHz RC 振荡器 (默认值) 01: 外部 DC ~ 16 MHz 石英晶体振荡器 10: 内部 32 kHz RC 振荡器 11: 保留 默认值可由 6.15 代码选项选择
1-0	MCU_CLK_SLT[1:0]	MCU clock 设定 00: MCU clock and System clock = SOURCE clock 01: MCU clock and System clock = SOURCE clock / 2 (默认值) 10: MCU clock and System clock = SOURCE clock / 4 11: MCU clock and System clock = SOURCE clock / 8

-: 未能使用。

省电控制缓存器 POWER_SAVE_CTL (外部内存地址: 0x06)
复位值: 50h

位	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
状态	-	-	-	-	读/写	读/写	读/写	读/写
名称	保留				MCU_CLK_OFF	SYSTEM_CLK_OFF	SOURCE_CLK_OFF	IRC12M_CLK_OFF

位编号	位符号	说明
7-4	-	必须等于"0101"，否则位[3:0]无法写入
3	MCU_CLK_OFF	1: MCU clock 关闭 (包含 MCU 与部份周边硬件), MCU 需等待 3~4 个 MCU clock 才可工作 0: MCU clock 开启
2	SYSTEM_CLK_OFF	1: MCU clock 关闭 (包含 MCU 与全部周边硬件), MCU 需等待 3~4 个 MCU clock 才可工作 0: MCU clock 开启
1	SOURCE_CLK_OFF (bias OFF)	1: SOURCE clock 关闭 SOURCE clock 来源: (MCU clock 全部关闭且 bias OFF) 为外部 12 MHz 或 32.768 kHz 石英晶体振荡器, MCU 需等待 16*1024 个 SYSTEM clock 才可工作 为内部 12 MHz, MCU 需等待 131~132 个 SYSTEM clock 才可工作 为内部 32 kHz RC 振荡器, MCU 需等待 8 个 SYSTEM clock 才可工作 0: MCU clock 开启
0	IRC12M_CLK_OFF (bias ON)	1: 内部 12 MHz RC 振荡器关闭但 bias ON, MCU 需等待 11~12 个 IRC 12M clock 才可工作 0: MCU clock 开启

-: 未能使用。

注: 请参考 3.1 章节系统时钟方块图。

时钟源开关控制寄存器 IRC_12M_PD (外部内存地址: 0x07)

复位值: A2h

位	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
状态	-	-	-	读/写	读/写	读/写	读/写	-
名称	保留			IRC_12M_PD1	IRC_12M_PD2	IRC_32K_PD	CRY_12M_PD	保留

位编号	位符号	说明
7-5	-	必须等于"101", 否则位[4:0]无法写入
4	IRC_12M_PD1	1: 内部 12 MHz RC 振荡器部份电源关闭 (默认值不关闭) 0: 不关闭 默认值可由 6.15 代码选项选择
3	IRC_12M_PD2	1: 内部 12 MHz RC 振荡器全部电源关闭 (默认值不关闭) 0: 不关闭 默认值可由 6.15 代码选项选择
2	IRC_32K_PD	1: 内部 32 kHz RC 振荡器电源关闭 (默认值不关闭) 0: 不关闭 默认值可由 6.15 代码选项选择
1	CRY_12M_PD	1: 外部 12 MHz ~ 32KHz 石英晶体振荡器电源关闭 (默认值关闭) 0: 不关闭 默认值可由 6.15 代码选项选择
0	保留	-

-: 未能使用。

振荡器驱动控制寄存器 CRY_12M_DR[2:0] (外部内存地址: 0x08)

复位值: 58h

位	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
状态	-	-	-	-	读/写	读/写	读/写	读/写
名称	保留				CRY_12M_DR[2:0]			SLT_CRYSTAL

位编号	位符号	说明
7-4	-	必须等于"0101", 否则位[3:0]无法写入
3-1	CRY_12M_DR[2:0]	外部石英晶体振荡器驱动能力设定 000: 频率为 32.768 kHz 之晶体振荡器 (VDD > 2.4V) 001: 频率为 32.768 kHz 之晶体振荡器 010: 频率为 100 kHz 之晶体振荡器 100: 频率为 1 MHz ~ 12 MHz 之晶体振荡器 (默认值) 110: 频率为 12 MHz ~ 16 MHz 之晶体振荡器 默认值可由 6.15 代码选项选择
0	SLT_CRYSTAL	晶体振荡器输入脚位选择 1: 晶体振荡器的第二组输入脚位, MOSCI2(GPIOF0)、MOSCO2(GPIOF1) 0: 晶体振荡器的路径 1 输入脚位, MOSCI1(GPIOA5)、MOSCO1(GPIOA4) 默认值可由 6.15 代码选项选择

-: 未能使用。

通用 I/O 端口唤醒控制寄存器 1 GPIO_WK[15:8] (外部内存地址: 0x60)
复位值: 00h

位	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
状态	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
名称	GPIO_WK[15:8]							

位编号	位符号	说明
7-0	GPIO_WK[15:8]	通用 I/O 端口唤醒 MCU 致能设定 Bit 7 = 1: 致能通用 I/O 端口 A7 唤醒 MCU 之功能, 为"0" 禁能 Bit 6 = 1: 致能通用 I/O 端口 A6 唤醒 MCU 之功能, 为"0" 禁能 Bit 5 = 1: 致能通用 I/O 端口 A3 唤醒 MCU 之功能, 为"0" 禁能 Bit 4 = 1: 致能通用 I/O 端口 A2 唤醒 MCU 之功能, 为"0" 禁能 Bit 3 = 1: 致能通用 I/O 端口 A1 唤醒 MCU 之功能, 为"0" 禁能 Bit 2 = 1: 致能通用 I/O 端口 A0 唤醒 MCU 之功能, 为"0" 禁能 Bit 1 = 1: 致能通用 I/O 端口 B7 唤醒 MCU 之功能, 为"0" 禁能 Bit 0 = 1: 致能通用 I/O 端口 B5 唤醒 MCU 之功能, 为"0" 禁能

通用 I/O 端口唤醒控制寄存器 2 GPIO_WK[7:0] (外部内存地址: 0x61)
复位值: 00h

位	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
状态	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
名称	GPIO_WK[7:0]							

位编号	位符号	说明
7-0	GPIO_WK[7:0]	通用 I/O 端口触发唤醒 MCU 致能设定 Bit 7 = 1: 致能通用 I/O 端口 B4 触发唤醒 MCU 之功能, 为"0"禁能 Bit 6 = 1: 致能通用 I/O 端口 B3 触发唤醒 MCU 之功能, 为"0"禁能 Bit 5 = 1: 致能通用 I/O 端口 B2 触发唤醒 MCU 之功能, 为"0"禁能 Bit 4 = 1: 致能通用 I/O 端口 E7 触发唤醒 MCU 之功能, 为"0"禁能 Bit 3 = 1: 致能通用 I/O 端口 E6 触发唤醒 MCU 之功能, 为"0"禁能 Bit 2 = 1: 致能通用 I/O 端口 E3 触发唤醒 MCU 之功能, 为"0"禁能 Bit 1 = 1: 致能通用 I/O 端口 E2 触发唤醒 MCU 之功能, 为"0"禁能 Bit 0 = 1: 致能通用 I/O 端口 E0 触发唤醒 MCU 之功能, 为"0"禁能

周边中断唤醒控制寄存器 PERIPHERAL_WK(外部内存地址: 0x64)
复位值: 00h

位	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
状态	读/写	-	读/写	读/写	读/写	-	读/写	-
名称	INT_WK[3:0]			ADC_WK		保留	WTMR_WK	保留

位编号	位符号	说明
7-4	INT_WK[3:0]	外部 8052 INT0/1/3 唤醒 MCU 致能设定 Bit 7 = 1: 致能 8052 INT3 唤醒 MCU 之功能, 为"0"禁能 Bit 6: 保留 Bit 5 = 1: 致能 8052 INT1 唤醒 MCU 之功能, 为"0"禁能 Bit 4 = 1: 致能 8052 INT0 唤醒 MCU 之功能, 为"0"禁能
3	ADC_WK	ADC 唤醒 MCU 致能设定 1: 致能 ADC 完成后唤醒 MCU 之功能 0: 禁能 ADC 完成后唤醒 MCU 之功能
2	保留	-

位编号	位符号	说明
1	WTMR_WK	实时定时器唤醒 MCU 致能设定 1: 致能实时定时器触发后唤醒 MCU 之功能 0: 禁能实时定时器触发后唤醒 MCU 之功能
0	保留	-

-: 未能使用。

通用 I/O 端口唤醒旗标缓存器 1 GPIO_TOG[15:8] (外部内存地址: 0x65)
复位值: 00h

位	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
状态	读	读	读	读	读	读	读	读
名称	GPIO_TOG[15:8]							

位编号	位符号	说明
7-0	GPIO_TOG[15:8]	通用 I/O 端口触发唤醒旗标, 若产生唤醒, 则旗标位 = 1 Bit 7: I/O 端口 A7 唤醒旗标 Bit 6: I/O 端口 A6 唤醒旗标 Bit 5: I/O 端口 A3 唤醒旗标 Bit 4: I/O 端口 A2 唤醒旗标 Bit 3: I/O 端口 A1 唤醒旗标 Bit 2: I/O 端口 A0 唤醒旗标 Bit 1: I/O 端口 B7 唤醒旗标 Bit 0: I/O 端口 B5 唤醒旗标

通用 I/O 端口唤醒旗标缓存器 2 GPIO_TOG[7:0] (外部内存地址: 0x66)
复位值: 00h

位	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
状态	读	读	读	读	读	读	读	读
名称	GPIO_TOG[7:0]							

位编号	位符号	说明
7-0	GPIO_TOG[7:0]	通用 I/O 端口触发唤醒旗标, 若产生唤醒, 则旗标位 = 1 Bit 7: I/O 端口 B4 唤醒旗标 Bit 6: I/O 端口 B3 唤醒旗标 Bit 5: I/O 端口 B2 唤醒旗标 Bit 4: I/O 端口 E7 唤醒旗标 Bit 3: I/O 端口 E6 唤醒旗标 Bit 2: I/O 端口 E3 唤醒旗标 Bit 1: I/O 端口 E2 唤醒旗标 Bit 0: I/O 端口 E0 唤醒旗标

周边中断唤醒旗标缓存器 PERIPHERAL_TOG (外部内存地址: 0x69)
复位值: 00h

位	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
状态	读	-	读	读	读	-	读	-
名称	INT_WK_EVT[3:0]			ADC_TOG	保留	WTMR_EVT	保留	

位编号	位符号	说明
7-4	INT_WK_EVT[3:0]	中断唤醒旗标 Bit 7 = 1: MCU 是由 INT3 中断唤醒 Bit 6: 保留 Bit 5 = 1: MCU 是由 INT1 中断唤醒 Bit 4 = 1: MCU 是由 INT0 中断唤醒
3	ADC_TOG	ADC 触发 (唤醒) 旗标 1: ADC 发生触发 (唤醒) 0: ADC 未发生触发 (唤醒)
2	保留	-
1	WTMR_EVT	实时定时器触发 (唤醒) 旗标 1: 实时定时器发生触发 (唤醒) 0: 实时定时器未发生触发 (唤醒)
0	保留	-

-: 未能使用。

唤醒清除缓存器 CLR_IN_TOG (外部内存地址: 0x6A)
复位值: 00h

位	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
状态	写	-	-	-	-	-	-	读
名称	CLR_IN_TOG	保留						IN_TOG

位编号	位符号	说明
7	CLR_IN_TOG	1: 清除所有输入触发唤醒
6-1	保留	-
0	IN_TOG	1: 任一的触发唤醒旗标有被设起来

-: 未能使用。

进入睡眠模式及唤醒的设定程序:

1. 设定 RST_NDF = 1
2. 禁能看门狗定时器 (DIS_WDT[7:5] = 101)
3. 选择唤醒的来源

SOURCE		Idle 1	Idle 2	Sleep Mode
		MCU_CLK_OFF	SYSTEM_CLK_OFF	SOURCE_CLK_OFF IRC12M_CLK_OFF
NRST		●	●	●
GPIOx_WK[x]		●	●	●
INT0/1_WK	IE0/1_ADC			
	IE0/1_WTMR			
	IE0/1_ETIMER	●		
	IE0/1_IN_TOG	●	●	●
INT3_WK	IRQ[7:0]	●		
ADC_WK		●	●	●
WTMR_WK		●	●	●

4. 清除所有输入触发唤醒 (CLR_IN_TOG = 1)
5. 将 SOURCE clock 选择内部 12 MHz RC 振荡器 (SOURCE_CLK_SLT[1:0] = 00)
6. 进入睡眠电模式 (SOURCE_CLK_OFF = 1)
7. 等待唤醒触发

SOURCE clock 为 IRC 12M, 需要等待 132 clock 才可回主程序工作

SOURCE clock 为 Crystal, 需要等待 16 x 1024 clock 才可回主程序工作

6.8 12 MHz RC 振荡器校正

WT56F108 内建 12 MHz RC 振荡器，可减少外挂石英晶体振荡器的成本，但如果要较精确的系统时钟，除了利用外部石英晶体振荡器 12 MHz 之外，使用 32.768 kHz (石英晶体振荡器) 来校正内部 RC 12 MHz 振荡器，也是一种较佳的选择 (校正可以达到±2% 在-40°C ~ +105°C)。

内部振荡调整缓存器 RC_LADJ (外部内存地址: 0x70)

复位值: 40h

位	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
状态	-	读/写	读/写	读/写	读/写	读/写	读/写	读/写
名称	保留	RC_LADJ [6:0]						

位编号	位符号	说明
7	保留	-
6-0	RC_LADJ[6:0]	内部 RC 振荡频率每一阶 0.5%调整 (默认值'40H'), 共有 127 阶

-: 未能使用。

注: 内部振荡调整缓存器 RC_LADJ[6:0]直接调整 IRC 12 MHz 的控制电路。

内部振荡计数数据高字节缓存器 RC12M_CNT[9:2] (外部内存地址: 0x71)

复位值: 00h

位	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
状态	读	读	读	读	读	读	读	读
名称	RC12M_CNT[9:2]							

位编号	位符号	说明
7-0	RC12M_CNT[9:2]	内部 12 MHz RC 振荡器的计数值 RC12M_CNT [9:2], 搭配 RC12M_CNT[1:0] 组成 10 位计数值

内部振荡计数数据低字节缓存器 RC12M_CNT[1:0] (外部内存地址: 0x72)

复位值: 00h

位	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
状态	-	-	-	-	-	-	读	读
名称	保留						RC12M_CNT[1:0]	

位编号	位符号	说明
7-2	保留	-
1-0	RC12M_CNT[1:0]	内部 12 MHz RC 振荡器的计数值 RC12M_CNT[1:0], 搭配 RC12M_CNT[9:2]组成 10 位计数值

-: 未能使用。

内部振荡校正控制缓存器 RC_CALIB_EN (外部内存地址: 0x73)

复位值: 00h

位	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
状态	读/写	-	读/写	-	-	-	-	-
名称	RC_CALIB_EN	保留	AUTO_CAL_EN	保留				

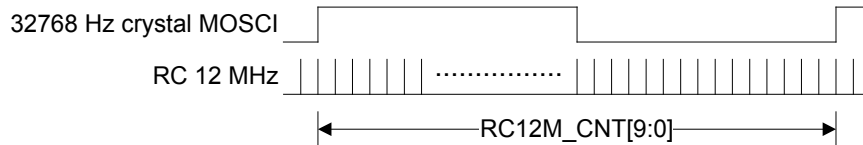
位编号	位符号	说明
7	RC_CALIB_EN	1: 致能 RC 振荡器校正功能
6	保留	-
5	AUTO_CAL_EN	1: 致能 H/W 自动更正功能
4-0	保留	-

-: 未能使用。

注:

手动校正: 致能 RC_CALIB_EN, 并且搭配 Firmware 调整。

自动更正: 致能 RC_CALIB_EN 及 AUTO_CAL_EN。



校正原理:

当外部采用 32.768 kHz 振荡器, 可利用内部 RC 12 MHz 在一个精准的 32.768 kHz 的固定宽度计数个数, 所得到的计数值, 再经由控制内部振荡调整缓存器 RC_LADJ[6:0]去作补偿, 在室温下达到 $\pm 1\%$ 的标准。

校正调整的范围:

目前内部 RC 频率 \pm (内部 RC 频率 * 0.005); RC_LADJ[6:0]共有 0 ~ 127。

RC12M_CNT[9:0]	外挂 32.768 kHz 取样 (Hz)	目标值 (Hz)	误差%
360	11796480	12000000	+1.70
361	11829248	12000000	+1.42
362	11862016	12000000	+1.15
363	11894784	12000000	+0.88
364	11927552	12000000	+0.60
365	11960320	12000000	+0.33
366	11993088	12000000	+0.06
367	12025856	12000000	-0.22
368	12058624	12000000	-0.49
369	12091392	12000000	-0.76
370	12124160	12000000	-1.03

注:

- WT56F108 从睡眠中被唤醒时, RC 振荡器校正功能至少需要等待 83.3ns (在 12 MHz), 才可以正常工作。
- 当致能 RC 振荡器校正功能后, 必须读取 RC12M_CNT[9:2]及 RC12M_CNT[1:0]缓存器 2 次, 并且确认数据相同才可进行校正。
- 当 RC12M_CNT[9:0] 内部振荡计数数据缓存器为 511 (0x1FF), 表示没有外部振荡器或没有致能外部振荡器。
- 当系统复位时, WT56F108 会自动加载 RC 12 MHz 振荡器的校正值得到内部振荡调整缓存器 (外部内存地址: 0x70)。
- 当致能 AUTO_CAL_EN 且 MCU 的外部 32.768 kHz 振荡器也启振, MCU 会每 30.5us 自动更正一次。
(条件: CRY_12M_PD、IRC_12M_PD1 及 IRC_12M_PD2 不可关闭)。

6.9 看门狗定时器与实时定时器

6.9.1 看门狗定时器 (WDT)

看门狗定时器可迅速发现 CPU 的故障，比如由噪声或、电源干扰，或断电等导致软件死循环，进而使 CPU 恢复正常状态。当看门狗定时器的内部计数器溢出时会产生复位讯号，并将 CPU 复位。

看门狗定时器不同于通用的 8052 的定时器 0/1，为了防止看门狗定时器产生复位，可以透过软件定时清除看门狗计数器。当不可预料的复位发生时，用户应该检查复位旗标缓存器的 WDT_RST_FLG 位，来判断上次是否是由看门狗产生的复位。

- 看门狗定时器的时钟来源: 内部 32 kHz 或 外部 32.768 kHz 石英晶体振荡器
- 重置时间: 16 ms、32 ms、1.024 S、2.048 S

看门狗定时控制缓存器 WDT_CTL (外部内存地址: 0x78)

复位值: 02h

位	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
状态	读/写	读/写	读/写	-	-	-	读/写	读/写
名称	DIS_WDT[2:0]			保留			WDT_TM_SLT[1:0]	

位编号	位符号	说明
7-5	DIS_WDT[2:0]	看门狗定时器开关 101: 禁能看门狗定时器同时清除计数 其它值: 致能看门狗定时器，同时也会依照 WDT_TM_SLT[1:0] 的设定，来重新计数看门狗定时器。
4-2	保留	-
1-0	WDT_TM_SLT[1:0]	看门狗复位时间设定 当看门狗使用内部 RC 32 kHz 振荡器: 00: 16 ms 01: 32 ms 10: 1.024 s 11: 2.048 s 当看门狗使用外部 32.768 kHz 石英晶体振荡器: 00: 15.625 ms 01: 31.25 ms 10: 1 s 11: 2 s

-: 未能使用。

注意:

1. 内部 32 kHz RC 振荡器的频率误差约为 ±30%。
2. 看门狗定时器的时钟源可由系统控制缓存器 (外部内存地址: 0x01) 的 WDT_CLK_SLT 来选择，细节描述在后。

系统控制寄存器 SYS_CTL (外部内存地址: 0x01)
复位值: 80h

位	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
状态	读/写	读/写	读/写	-	-	-	读/写	读/写
名称	RST_NDF	LVR_PD	EN_PC_OVL_RST	保留			WDT_CLK_SLT	WTMR_CLK_SLT

位编号	位符号	说明
7	RST_NDF	1: NRST 脚位没有数字滤波功能 0: NRST 脚位有数字滤波功能 (4 个 clock)
6	LVR_PD	1: 关闭低压复位电源 0: 开启低压复位电源
5	EN_PC_OVL_RST	1: 致能程序计数器溢位复位 0: 禁能程序计数器溢位复位
4-2	保留	-
1	WDT_CLK_SLT	1: 看门狗定时器使用外部 12 MHz ~32.768 kHz 石英晶体振荡器 0: 看门狗定时器使用内部 32 kHz RC 振荡器
0	WTMR_CLK_SLT	1: 实时定时器使用外部 12 MHz ~32.768 kHz 石英晶体振荡器 0: 实时定时器使用内部 32 kHz RC 振荡器

-: 未能使用。

注: 当 WDT_CLK_SLT = 1 或 WTMR_CLK_SLT = 1 时, 必须同时致能 EN_CRY_DIV 并且设定 CRY_DIV[9:0], 让看门狗定时器及实时定时器使用准确的时钟源 32 kHz。

外部时钟源除频控制寄存器 1 CRY_DIV[9:8] (外部内存地址: 0x09)
复位值: 01H

位	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
状态	读/写	-	-	-	-	-	读/写	读/写
名称	EN_CRY_DIV	保留					CRY_DIV[9:8]	

位编号	位符号	说明
7	EN_CRY_DIV	1: 致能外部石英晶体振荡器之时钟源除频 0: 禁能外部石英晶体振荡器之时钟源除频
6-2	保留	-
1-0	CRY_DIV[9:8]	外部石英晶体振荡器之时钟源除频数据[9:8], 搭配 CRY_DIV[7:0] 组成 10 位除频数据

-: 未能使用。

外部时钟源除频控制寄存器 2 CRY_DIV[7:0] (外部内存地址: 0x0A)
复位值: 76H

位	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
状态	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
名称	CRY_DIV[7:0]							

位编号	位符号	说明
7-0	CRY_DIV[7:0]	外部石英晶体振荡器之时钟源除频数据[7:0], 搭配 CRY_DIV[9:8] 组成 10 位除频数据

举例:

当外部为 12 MHz 石英晶振荡器，且看门狗定时器及实时定时器要使用频率误差较低的时钟源，须致能外部时钟源除频控制缓存器及除频数据。

1. 设定除频数据: $CRY_DIV[9:0] = 374$, $12\text{ MHz} / (CRY_DIV[9:0] + 1) = 12\text{ MHz} / 375 = 32\text{ kHz}$
2. 致能外部石英晶体振荡器之时钟源除频: $EN_CRY_DIV = 1$

6.9.2 实时定时器 (Watch Timer)

实时定时器的应用功能包括: 定时中断、定时唤醒、LCD 显示频率...等功能。

- 实时定时器的时钟源为 32 kHz 内部 RC 振荡器或 32.768 kHz 外部振荡器。利用此时钟源, 可以产生八组基准时间
- 实时定时器也可以作为液晶驱动器的显示频率源, 共有五段频率可选择 (请参考液晶驱动器章节)

实时定时器控制寄存器 WTMR_CTL (外部内存地址: 0x7C)

复位值: 80h

位	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
状态	读/写	读	写	-	-	-	-	-
名称	DIS_WTMR	WTMR_EVT	CLR_WTMR_EVT	保留				

位编号	位符号	说明
7	DIS_WTMR	1: 禁能实时定时器 0: 致能实时定时器
6	WTMR_EVT	1: 表示产生实时定时器事件 (实时定时器计数到 WTMR_SLT [2:0] 的设定时间) 0: 硬件自动设定为 0, 当 CLR_WTMR_EVT = 1
5	CLR_WTMR_EVT	1: 清除实时定时器事件, 使 WTMR_EVT = 0
4-0	保留	-

-: 未能使用。

实时定时器速度选择寄存器 WTMR_SLT[2:0] (外部内存地址: 0x7D)

复位值: 00h

位	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
状态	-	-	-	-	-	读/写	读/写	读/写
名称	保留					WTMR_SLT[2:0]		

位编号	位符号	说明
7-3	保留	-
2-0	WTMR_SLT[2:0]	实时定时器时间基础选择位 (若要精准, 建议采用 32.768 kHz 外部石英晶体振荡器) 000: watch time = 3.91 ms 001: watch time = 31.25 ms 010: watch time = 62.50 ms 011: watch time = 125 ms 100: watch time = 0.25 s 101: watch time = 0.5 s 110: watch time = 1 S 111: watch time = 2 S

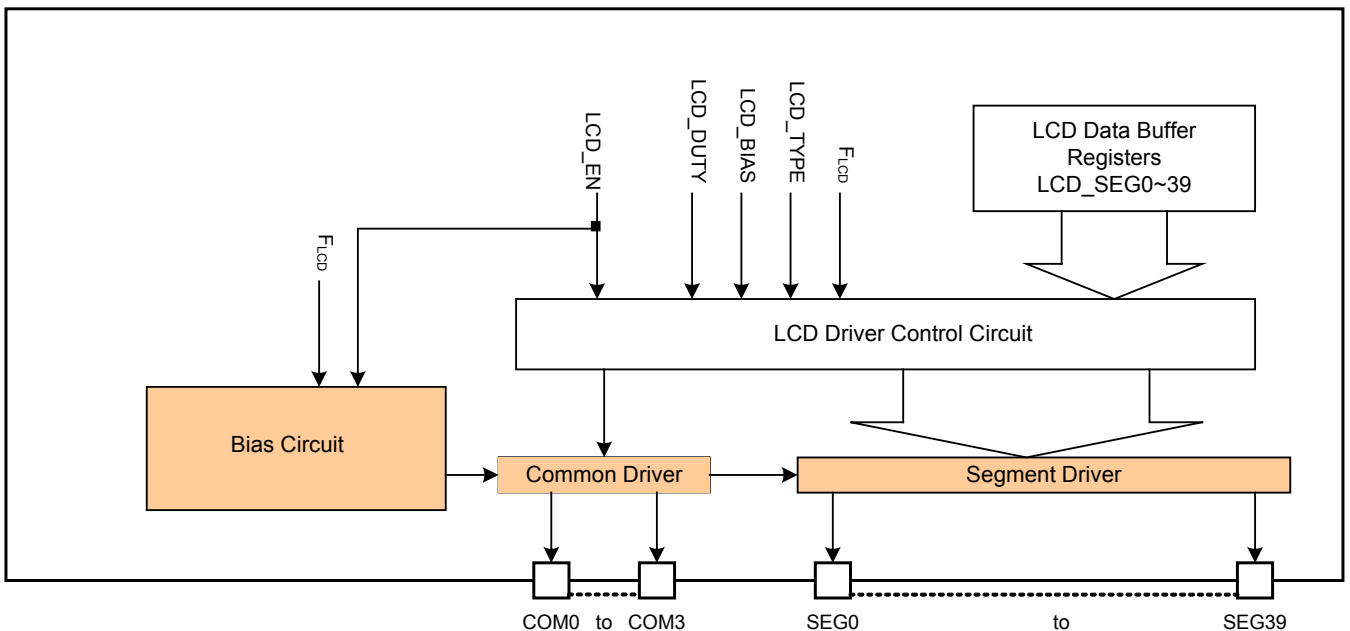
-: 未能使用。

6.10 液晶驱动器 (LCD driver)

WT56F108 带有 LCD 驱动与控制电路可以直接驱动 LCD 显示屏，LCD 系统时钟源可以选择内部 RC 32 kHz 或外部 32.768 kHz 晶振。

WT56F108 液晶驱动器模式特点如下：

- 内建 LCD 偏置电压电路，共有两组偏置可选择: 1/2、1/3 Bias
- 内部缓存器可调整占空比: 1/2、1/3、1/4 Duty
- 占空比/偏置/显示频率，都可以透过软件设定
- 致能 LCD 功能时，需将 Segment 和 COM 相对应的通用 IO 端口设置为输入
- 液晶驱动器的显示频率源为实时定时器，可参考 6.9.2 章节“实时定时器”



液晶驱动器控制寄存器 1 LCD_CTL1 (外部内存地址: 0xA8)

复位值: 00h

位	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
状态	读/写	读/写	-	-	-	-	-	-
名称	LCD_EN	LCD_TYPE	保留					

位编号	位符号	说明
7	LCD_EN	液晶驱动器电源控制 (在设定液晶驱动器相关缓存器时，须先关闭 LCD 电源) 1: 开启液晶驱动器电源 0: 关闭液晶驱动器电源
6	LCD_TYPE	LCD 驱动波形选择 1: B type 驱动波形 0: A type 驱动波形
5-0	保留	-

-: 未能使用

液晶驱动器控制寄存器 2 LCD_CTL2 (外部内存地址: 0xA9)
复位值: 00h

位	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
状态	读/写	读/写	读/写	读/写	读/写	读/写	-	-
名称	LCD_CLK[2:0]			LCD_BIAS	LCD_DUTY[1:0]		保留	

位编号	位符号	说明
7-5	LCD_CLK[2:0]	液晶驱动扫描频率设定, 若 LCD 系统时钟源选择外部 32.768 kHz 晶振时, 当设定 LCD_CLK[2:0] = 000, 扫描频率为 2048 Hz (详细请参考设定液晶驱动器的画面频率表)。 000 = $fs/2^4$ (if $fs = 32.768\text{ kHz}$, $lcd_clk = 2048\text{ Hz}$) 001 = $fs/2^5$ 010 = $fs/2^6$ 011 = $fs/2^7$ 1xx = $fs/2^8$
4	LCD_BIAS	液晶驱动器偏压 (bias) 设定 1: 1/3 0: 1/2
3-2	LCD_DUTY[1:0]	液晶驱动器占空比 (duty) 设定 00: static (1/2 duty and bias = VLCD) 01: 1/3 duty 1x: 1/4 duty
1-0	保留	-

-: 未能使用

液晶驱动器段输出致能寄存器 1 LCD_SEG_EN[7:0] (外部内存地址: 0xAB)
复位值: 00h

位	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
状态	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
名称	LCD_SEG_EN[7:0]							

位编号	位符号	说明
7-0	LCD_SEG_EN[7:0]	SEGDx 输出致能设定; 1: SEGDx 输出 0000_0001: 致能 SEG D0 数据输出 0000_0011: 致能 SEG D1~0 数据输出 0111_1111: 致能 SEG D6~0 数据输出 1111_1111: 致能 SEG D7~0 数据输出

液晶驱动器段输出致能寄存器 2 LCD_SEG_EN[15:8] (外部内存地址: 0xAC)
复位值: 00h

位	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
状态	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
名称	LCD_SEG_EN[15:8]							

位编号	位符号	说明
7-0	LCD_SEG_EN[15:8]	SEGDx 输出致能设定; 1: SEGDx 输出 0000_0001: 致能 SEGD8 数据输出 0000_0011: 致能 SEGD9~8 数据输出 0111_1111: 致能 SEGD14~8 数据输出 1111_1111: 致能 SEGD15~8 数据输出

液晶驱动器段输出致能缓存器 3 LCD_SEG_EN[23:16] (外部内存地址: 0xAD)
复位值: 00h

位	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
状态	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
名称	LCD_SEG_EN[23:16]							

位编号	位符号	说明
7-0	LCD_SEG_EN[23:16]	SEGDx 输出致能设定; 1: SEGDx 输出 0000_0001: 致能 SEGD16 数据输出 0000_0011: 致能 SEGD17~16 数据输出 0111_1111: 致能 SEGD22~16 数据输出 1111_1111: 致能 SEGD23~16 数据输出

液晶驱动器段输出致能缓存器 4 LCD_SEG_EN[31:24] (外部内存地址: 0xAE)
复位值: 00h

位	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
状态	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
名称	LCD_SEG_EN[31:24]							

位编号	位符号	说明
7-0	LCD_SEG_EN[31:24]	SEGDx 输出致能设定; 1: SEGDx 输出 0000_0001: 致能 SEGD24 数据输出 0000_0011: 致能 SEGD25~24 数据输出 0111_1111: 致能 SEGD30~24 数据输出 1111_1111: 致能 SEGD31~24 数据输出

液晶驱动器段输出致能缓存器 5 LCD_SEG_EN[39:32] (外部内存地址: 0xAF)
复位值: 00h

位	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
状态	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
名称	LCD_SEG_EN[39:32]							

位编号	位符号	说明
7-0	LCD_SEG_EN[39:32]	SEGDx 输出致能设定; 1: SEGDx 输出 0000_0001: 致能 SEGD32 数据输出 0000_0011: 致能 SEGD33~32 数据输出 0111_1111: 致能 SEGD38~32 数据输出 1111_1111: 致能 SEGD39~32 数据输出

注: 若与 SEG 复用的 GPIO 没使用到 SEG 时, 则利用此致能缓存器 LCD_SEG_EN[39:0], 可以让 LCD SEG 对映输出脚为输出 Tri-state。

液晶驱动器显示数据缓存器 0~39 LCD_SEG Dx[7:0] (外部内存地址: 0x80 ~ 0xA7)

复位值: 00h

下面为 LCD 显示数据缓存器对映表:

4 COM LCD (COM0~3, SEG0~39)

地址	缓存器名称	7	6	5	4	3	2	1	0
						COM3	COM2	COM1	COM0
\$80H	LCD_SEG D0[3:0]					SEG0	SEG0	SEG0	SEG0
\$81H	LCD_SEG D1[3:0]					SEG1	SEG1	SEG1	SEG1
\$82H	LCD_SEG D2[3:0]					SEG2	SEG2	SEG2	SEG2
\$83H	LCD_SEG D3[3:0]					SEG3	SEG3	SEG3	SEG3
\$84H	LCD_SEG D4[3:0]					SEG4	SEG4	SEG4	SEG4
\$85H	LCD_SEG D5[3:0]					SEG5	SEG5	SEG5	SEG5
\$86H	LCD_SEG D6[3:0]					SEG6	SEG6	SEG6	SEG6
\$87H	LCD_SEG D7[3:0]					SEG7	SEG7	SEG7	SEG7
\$88H	LCD_SEG D8[3:0]					SEG8	SEG8	SEG8	SEG8
\$89H	LCD_SEG D9[3:0]					SEG9	SEG9	SEG9	SEG9
\$8AH	LCD_SEG D10[3:0]					SEG10	SEG10	SEG10	SEG10
\$8BH	LCD_SEG D11[3:0]					SEG11	SEG11	SEG11	SEG11
\$8CH	LCD_SEG D12[3:0]					SEG12	SEG12	SEG12	SEG12
\$8DH	LCD_SEG D13[3:0]					SEG13	SEG13	SEG13	SEG13
\$8EH	LCD_SEG D14[3:0]					SEG14	SEG14	SEG14	SEG14
\$8FH	LCD_SEG D15[3:0]					SEG15	SEG15	SEG15	SEG15
\$90H	LCD_SEG D16[3:0]					SEG16	SEG16	SEG16	SEG16
\$91H	LCD_SEG D17[3:0]					SEG17	SEG17	SEG17	SEG17
\$92H	LCD_SEG D18[3:0]					SEG18	SEG18	SEG18	SEG18
\$93H	LCD_SEG D19[3:0]					SEG19	SEG19	SEG19	SEG19
\$94H	LCD_SEG D20[3:0]					SEG20	SEG20	SEG20	SEG20
\$95H	LCD_SEG D21[3:0]					SEG21	SEG21	SEG21	SEG21
\$96H	LCD_SEG D22[3:0]					SEG22	SEG22	SEG22	SEG22
\$97H	LCD_SEG D23[3:0]					SEG23	SEG23	SEG23	SEG23
\$98H	LCD_SEG D24[3:0]					SEG24	SEG24	SEG24	SEG24
\$99H	LCD_SEG D25[3:0]					SEG25	SEG25	SEG25	SEG25
\$9AH	LCD_SEG D26[3:0]					SEG26	SEG26	SEG26	SEG26
\$9BH	LCD_SEG D27[3:0]					SEG27	SEG27	SEG27	SEG27
\$9CH	LCD_SEG D28[3:0]					SEG28	SEG28	SEG28	SEG28
\$9DH	LCD_SEG D29[3:0]					SEG29	SEG29	SEG29	SEG29
\$9EH	LCD_SEG D30[3:0]					SEG30	SEG30	SEG30	SEG30
\$9FH	LCD_SEG D31[3:0]					SEG31	SEG31	SEG31	SEG31

地址	缓存器名称	7	6	5	4	3	2	1	0
						COM3	COM2	COM1	COM0
\$A0H	LCD_SEG32[3:0]					SEG32	SEG32	SEG32	SEG32
\$A1H	LCD_SEG33[3:0]					SEG33	SEG33	SEG33	SEG33
\$A2H	LCD_SEG34[3:0]					SEG34	SEG34	SEG34	SEG34
\$A3H	LCD_SEG35[3:0]					SEG35	SEG35	SEG35	SEG35
\$A4H	LCD_SEG36[3:0]					SEG36	SEG36	SEG36	SEG36
\$A5H	LCD_SEG37[3:0]					SEG37	SEG37	SEG37	SEG37
\$A6H	LCD_SEG38[3:0]					SEG38	SEG38	SEG38	SEG38
\$A7H	LCD_SEG39[3:0]					SEG39	SEG39	SEG39	SEG39

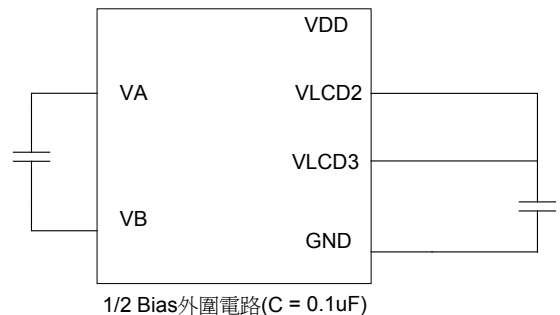
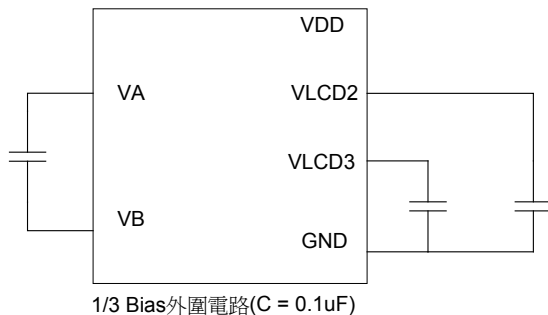
液晶驱动器驱动偏置表:

LCD Power Supply	1/2	1/3
$V_{LCD} = VDD$	V_{LCD}	V_{LCD}
VLCD2	-	$2/3 V_{LCD}$
VLCD3	$1/2 V_{LCD}$	$1/3 V_{LCD}$
VSS	VSS	VSS

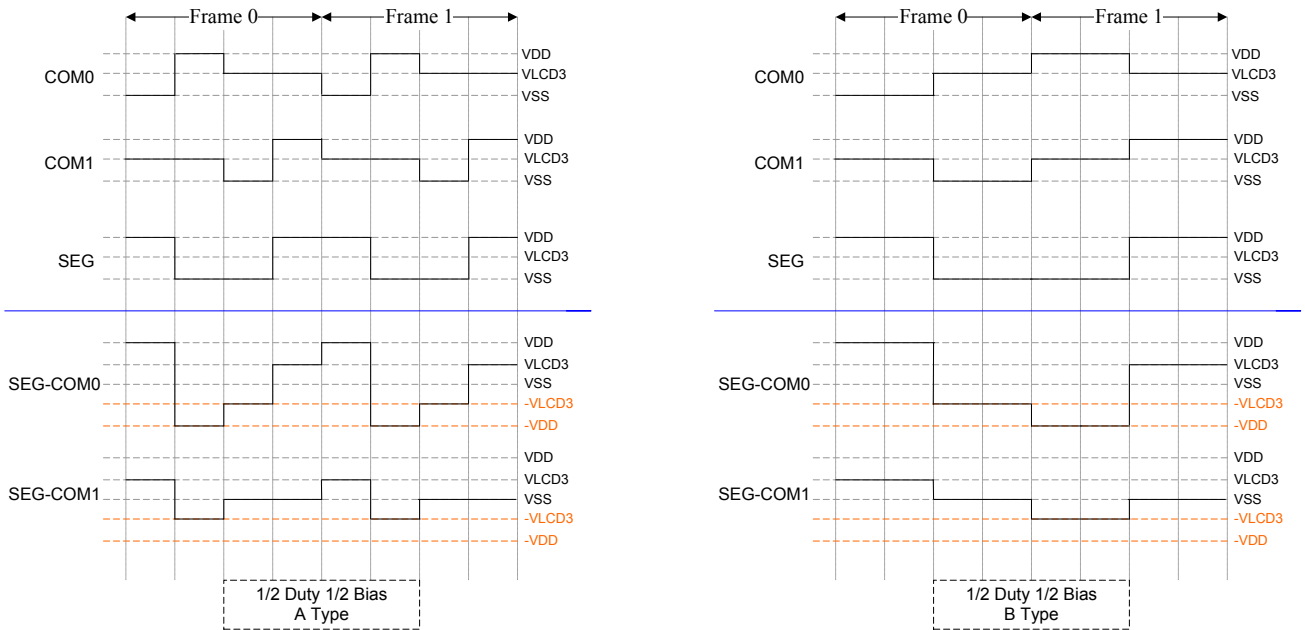
设定液晶驱动器的画面频率表:

LCD_Frame (LCD_CLK[2:0])	LCD_CLK (Hz)	Frame Frequency (Hz)		
	Clock	Static(1/2 Duty)	1/3 Duty	1/4 Duty
000	2048	1024	683	512
001	1024	512	341	256
010	512	256	171	128
011	256	128	85	64
1xx	128	64	43	32

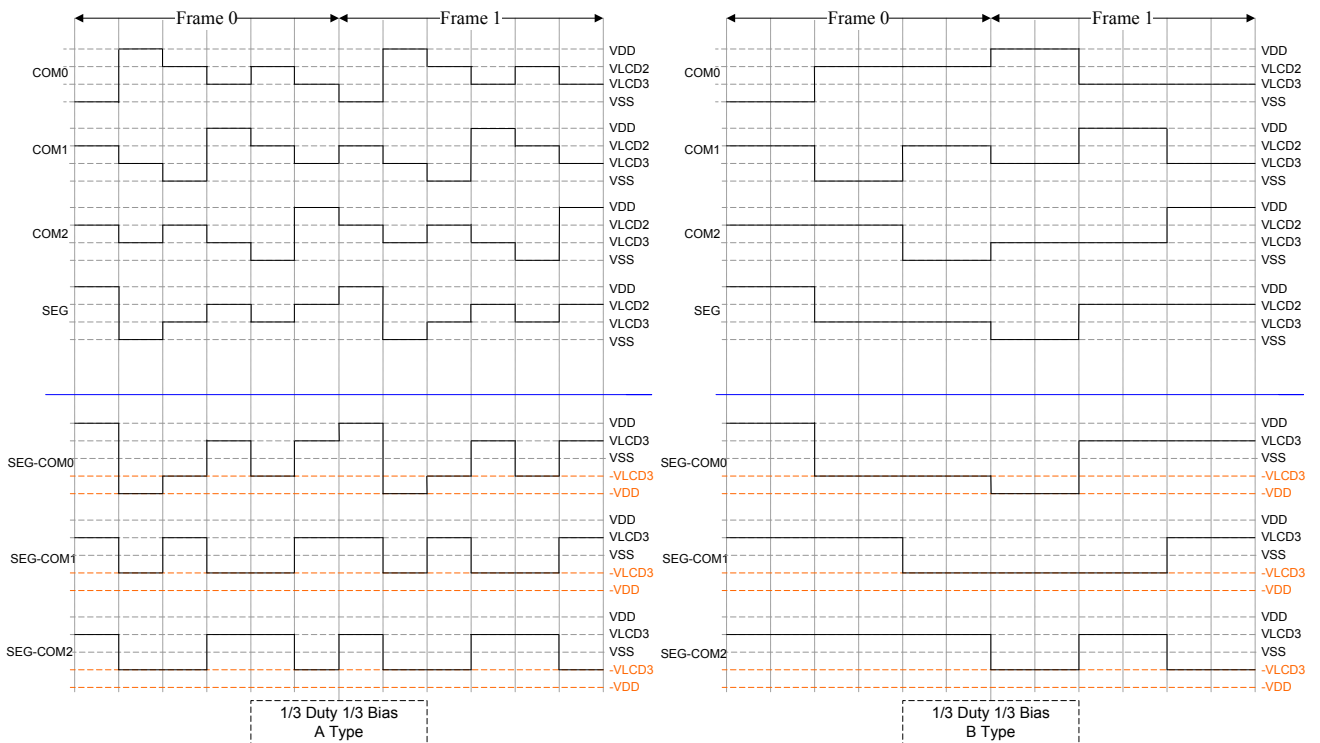
Boost 升压电路的电容接法 (Boost circuits connection for LCD voltage)

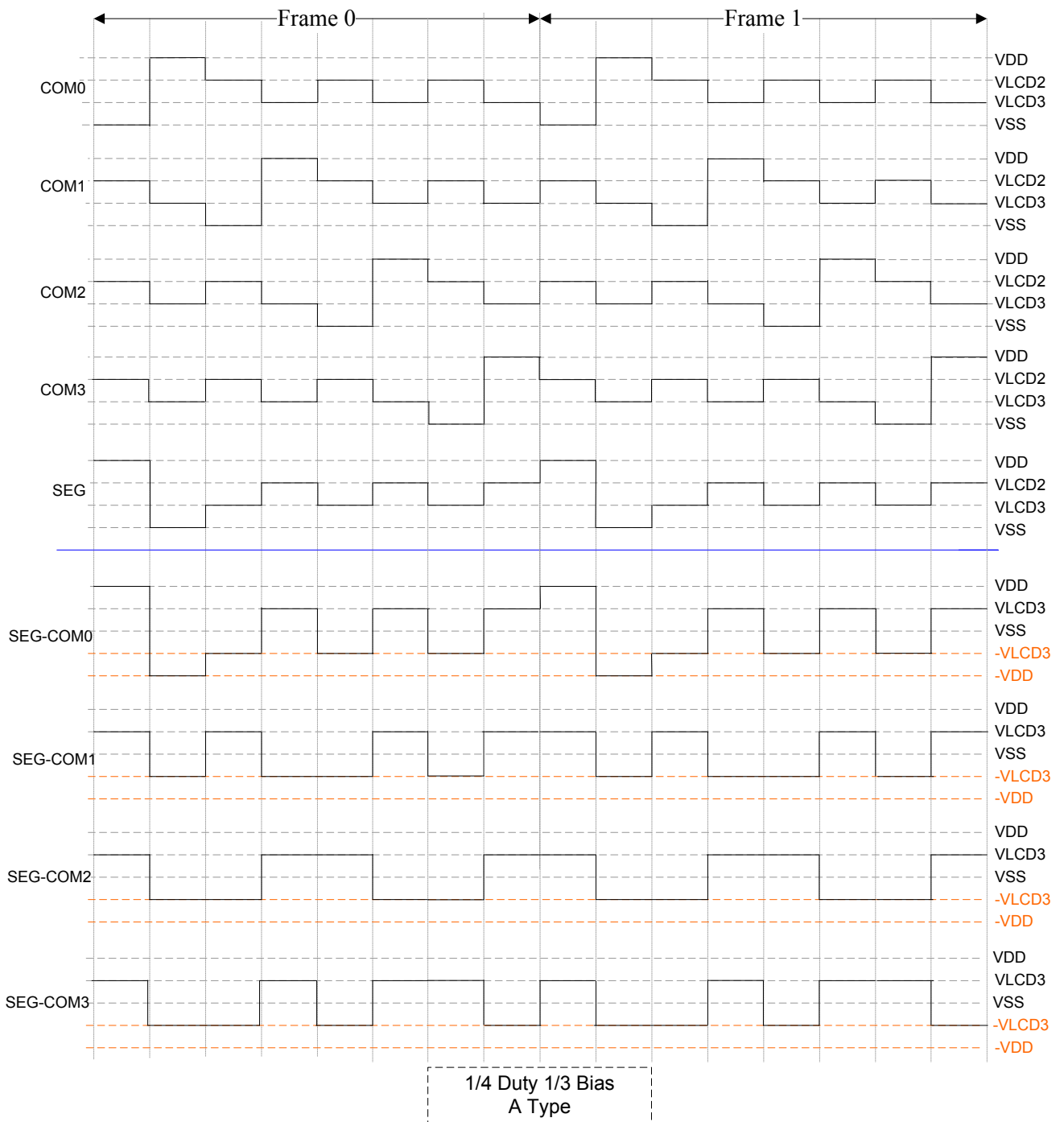


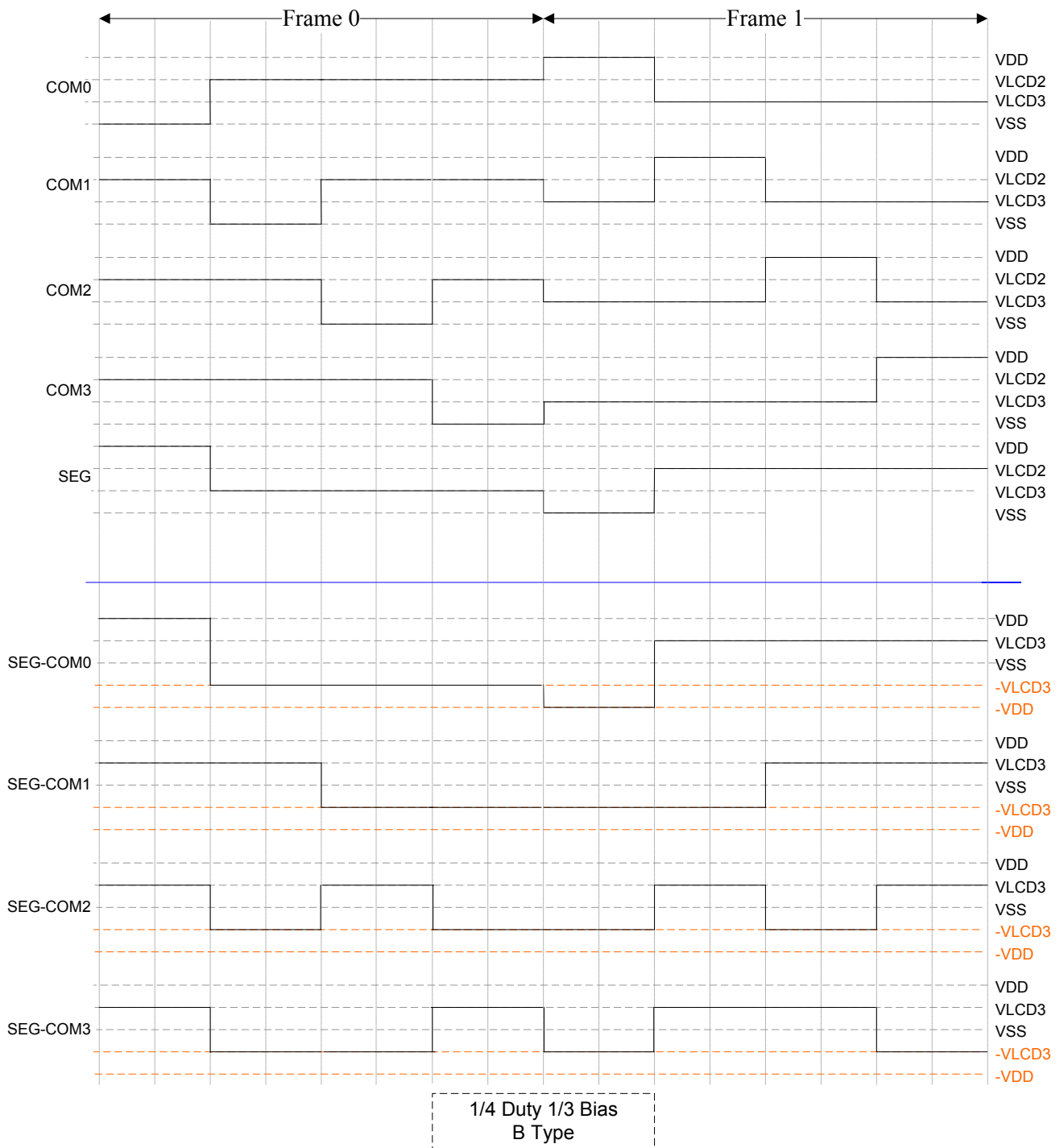
1/2 Duty, 1/2 Bias 的 LCD 驱动波形



1/3 Duty, 1/3 Bias 的 LCD 驱动波形







6.11 增强型计时/计数器 (Enhanced Timer/Counter)

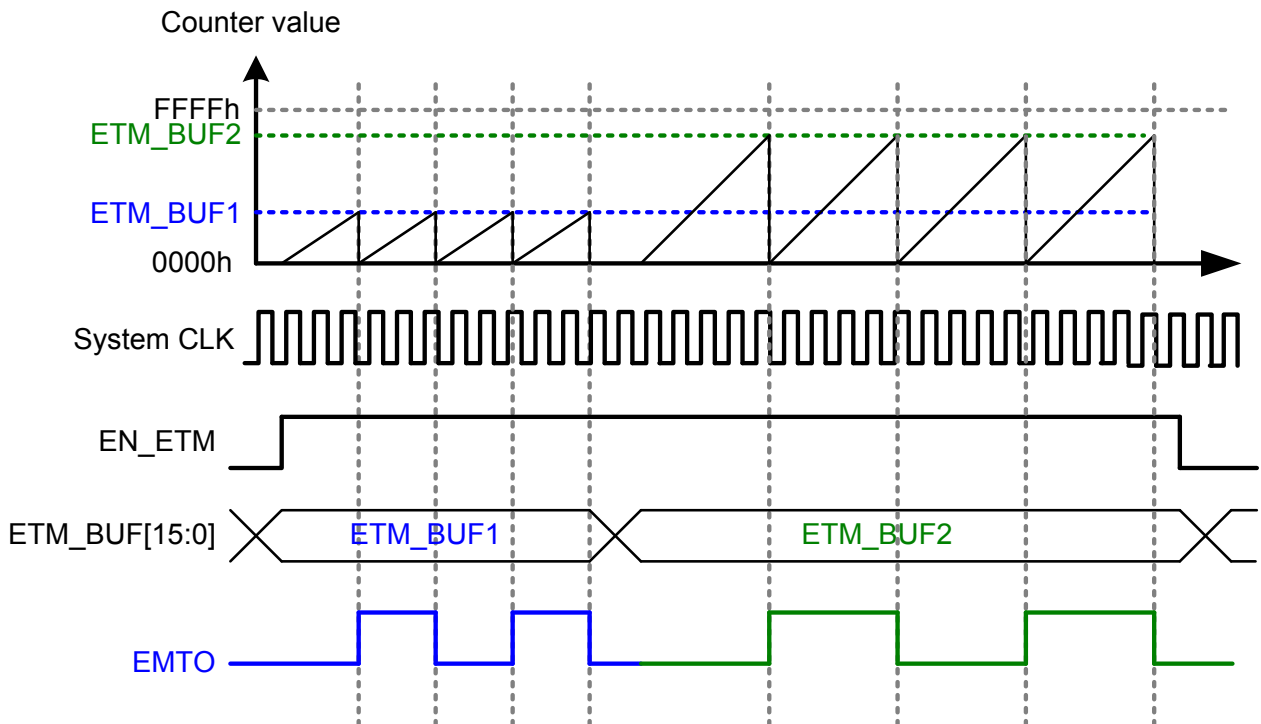
增强型计时/计数器的时钟源有内部时钟源或是由外部输入，可由缓存器设定。

增强型计时/计数器主要可分两个模式: 1. 比较模式 2. 捕捉模式;且它也提供三种捕捉匹配条件的选择: 高准位、低准位及周期的捕捉模式。

1. 比较模式:

增强型计时/计数器内部有一个 16 位计数器及一个 16 位增强型缓冲器 (ETM_BUF[15:0]),当致能增强型计时/计数器 (EN_ETM = 1) 并且设定为比较模式后 (ETM_MODE[1:0] = 00), 定时器会依据时钟源进行计数, 当计数器与增强型缓冲器的数据匹配时会产生中断。每次的匹配发生会将 ETMO (通用 I/O 端口 A0) 触发输出, 且会自动清除内部 16 位计数器的计数值, 请参考下图。

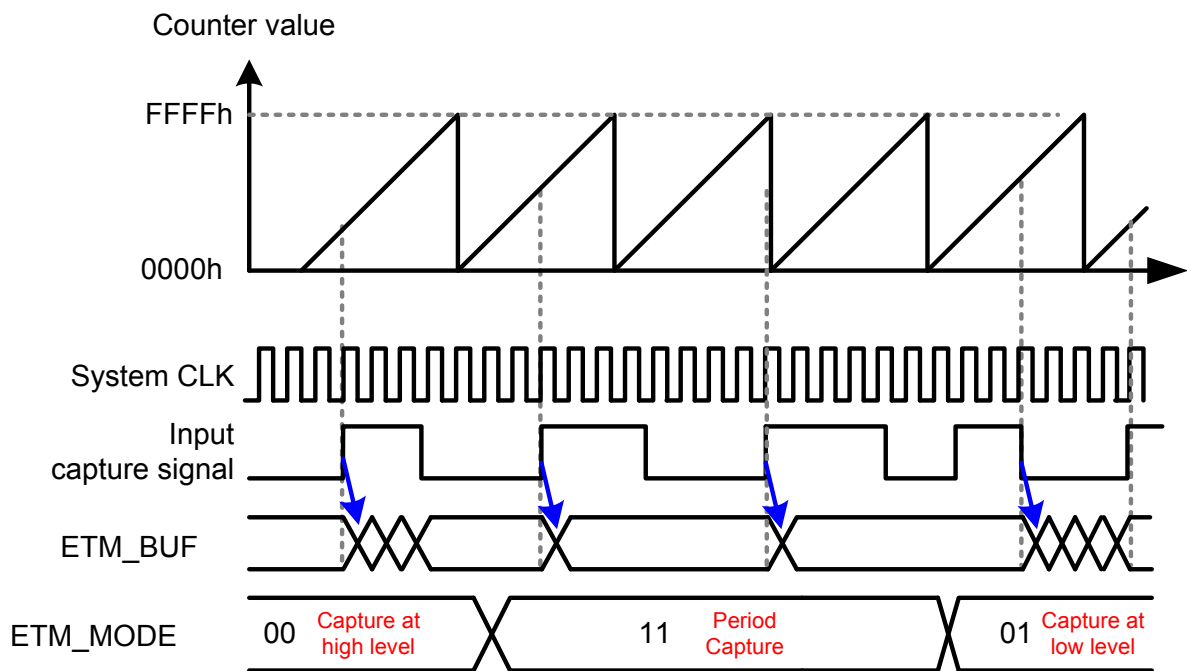
比较模式操作图:



2. 捕捉模式:

增强型计时/计数器设定为捕捉模式 (ETM_MODE[1:0] = 01、10、11), 然后致能增强型计时/计数器 (EN_ETM = 1), 此时开始捕捉, 当输入端的状态变化与所设定的捕捉条件匹配时, 会清除内部 16 位计数器并重新计数后, 再将计数值自动载到 16 位增强型缓冲器 (ETM_BUF[15:0]), 此时软件可由增强型计时/计数器数据缓冲寄存器 (缓存器 B3H 及 B4H) 读取计数值, 同时会产生捕捉中断、捕捉旗标和输出 ETMO, 请参考下图。

捕捉模式操作图:



增强型计时/计数器控制寄存器 **ETM_CTL1** (外部内存地址: **0xB0**)

复位值: **00h**

位	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
状态	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
名称	EN_ETM	ETM_MODE[1:0]	ETM_SOURCE[2:0]			ETM_CLK_PSCAL[1:0]		

位编号	位符号	说明
7	EN_ETM	1: 致能增强型计时/计数器
6-5	ETM_MODE[1:0]	00: 比较模式 (SOURCE clock = 12 MHz) 01: 捕捉计数模式, 捕捉高准位的间隔 10: 捕捉计数模式, 捕捉低准位的间隔 11: 捕捉计数模式, 捕捉周期间隔 (根据 ETM_IN_PSCAL[1:0] 的设定去捕捉)
4-2	ETM_SOURCE[2:0]	比较模式: 设定内部 16 位计数器之时钟源选择 000: 增强型计时/计数器时钟源 = SOURCE clock 001: 增强型计时/计数器时钟源 = SOURCE clock / 12 100: 增强型计时/计数器输入的外部时钟源通道为 ETMIA (GPIOA7)

位编号	位符号	说明
		101: 增强型计时/计数器输入的外部时钟源通道为 ETMIB (GPIOA3) 110: 增强型计时/计数器输入的外部时钟源通道为 ETMIC (GPIOA1) 其它值: 增强型计时/计数器时钟源 = SOURCE clock 捕捉模式: 设定增强型计时/计数器时钟源及捕捉通道 000: 增强型计时/计数器时钟源 = SOURCE clock, 捕捉通道为 ETMIA (GPIOA7) 001: 增强型计时/计数器时钟源 = SOURCE clock, 捕捉通道为 ETMIB (GPIOA3) 010: 增强型计时/计数器时钟源 = SOURCE clock, 捕捉通道为 ETMIC (GPIOA1) 100: 增强型计时/计数器时钟源 = SOURCE clock / 12, 捕捉通道为 ETMIA (GPIOA7) 101: 增强型计时/计数器时钟源 = SOURCE clock / 12, 捕捉通道为 ETMIB (GPIOA3) 110: 增强型计时/计数器时钟源 = SOURCE clock / 12, 捕捉通道为 ETMIC (GPIOA1)
1-0	ETM_IN_PSCAL [1:0]	设定输入信道周期预除器 00: 输入周期除以 1 01: 输入周期除以 4 10: 输入周期除以 8 11: 输入周期除以 16

注: 当设定增强型计时/计数器输入的外部时钟源通道为GPIOA7、GPIOA3、GPIOA1 其中一个, 必须将GPIO 的复合功能设定为 GPIO 且 I/O 端口为输入状态。

增强型计时/计数器中断缓存器 ETM_INT 外部内存地址: 0xB2)
复位值: 00h

位	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
状态	读/写	读/写	读/写	写	读	读	读	-
名称	EN_CAPINT	EN_OVRINT	EN_CMPINT	CLR_FLAG	CAPF	OVRF	CPMF	保留

位编号	位符号	说明
7	EN_CAPINT	1: 致能输入捕捉中断 0: 禁能输入捕捉中断
6	EN_OVRINT	1: 致能溢位中断 0: 禁能溢位中断
5	EN_CMPINT	1: 致能比较匹配时产生中断 0: 禁能比较匹配时产生中断
4	CLR_FLAG	1: 清除增强型计时/计数器的所有旗标
3	CAPF	输入捕捉旗标
2	OVRF	溢位旗标 当内部 16 位计数器产生溢位时, OVRF = 1
1	CPMF	比较匹配旗标 当内部 16 位计数器与 ETM_BUF 的数据相同时, CPMF = 1
0	保留	-

-: 未能使用

增强型计时/计数器数据缓冲低字节寄存器 ETM_BUF[7:0] (外部内存地址: 0xB3) 复位值: 00h

位	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
状态	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
名称	ETM_BUF[7:0]							

位编号	位符号	说明
7-0	ETM_BUF[7:0]	搭配 ETM_BUF[15:8], 组成 16 位计数值 读取: 在捕捉模式下, 捕捉到输入讯号的计数值 写入: 在比较模式下, 作为与内部 16 位计数器的比较值

增强型计时/计数器数据缓冲高字节寄存器 ETM_BUF[15:8] (外部内存地址: 0xB4) 复位值: 80h

位	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
状态	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
名称	ETM_BUF[15:8]							

位编号	位符号	说明
7-0	ETM_BUF[15:8]	搭配 ETM_BUF[7:0], 组成 16 位计数值 读取: 在捕捉模式下, 捕捉到输入讯号的计数值 写入: 在比较模式下, 作为与内部 16 位计数器的比较值

注: 在捕捉模式下, ETM_BUF[15:8]与 ETM_BUF[7:0]组成 16 位计数值, 实际应用时必须将计数值加 1 才是真正的计数值。

说明 1:

因捕捉源的内部有经过滤波器, 所以输入讯号高电平的脉波宽度与低电平脉波宽度须大于四个 SYSTEM Clock 的宽度。

说明 2:

ETM_IN_PSCAL[1:0] = 00: 选择捕捉输入源一个周期, 则有效捕捉讯号精准度 (Capture effective Resolution) 为 $1 / 12 \text{ MHz} / 1 = 83.333 \text{ ns}$

ETM_IN_PSCAL[1:0] = 11: 选择捕捉输入源 16 个周期, 则有效捕捉讯号精准度 (Capture effective Resolution) 为 $1 / 12 \text{ MHz} / 16 = 5.208 \text{ ns}$

当选择捕捉 16 个周期可以让增强型计时/计数器得到更多的有效位数, 减少捕捉的误差。

6.12 模/数转换器 (ADC)

WT56F108 内建 12 信道 10 位模/数转换器，提供两种转换模式 (单一 Single、电压比较) 与四种转换速率 (2 MHz、1 MHz、500 kHz、125 kHz) 的选择。参考电压源 VREF 有两个选择: 电源电压 VDD、外接基准电压 VREF。模/数转换器的转换时间为 14 us (取样时间 4 us + 转换时间 10 us) 基于 1 MHz 转换速率。

单一转换模式 (Single Mode):

首先要开启模/数转换器电源 (ADC 控制缓存器中 ADC_PD = 0)，并且把模/数转换器控制缓存器 ADC_SINGLE_CVT = 1 开始转换; ADC_SINGLE_CVT = 0 转换结束。当转换完成时，更新模/数转换器数据缓存器，模/数转换器中断控制缓存器中的 EN_ADFINSH_INT 位为 1，并产生一个中断事件 (如果模/数转换器的中断被致能)。

电压比较模式 (Comparator Mode):

当开启模/数转换器电源 (ADC 控制缓存器中 ADC_PD = 0)，且启动比较功能 (模/数转换器控制缓存器中 EN_ADC_CMP = 1) 时，可以对模拟输入 (ADC_IN) 进行 AD 转换并与电压比较数据缓存器 (ADC_CMP_V) 中的数据比较。当相应的电压仿真输入的数字值大于 (ADC_BIG = 0) 或小于 (ADC_BIG = 1) 模/数转换器电压比较数据缓存器 (ADC_CMP_V) 中的设定值时，会产生模/数转换器中断，模/数转换器集成数字电压比较功能，能在睡眠模式下工作，并且可以将 WT56F108 唤醒。另外搭配 ADCMP_TM 可以选择 ADC 开启时间方式，达到省电目的。

模/数转换器控制缓存器 ADC_CTL (外部内存地址: 0xD0)

复位值: 80h

位	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
状态	读/写	读/写	-	-	读/写	读/写	-	读/写
名称	ADC_PD	ADC_SINGLE_CVT	保留		EN_ADC_CMP	EN_ADC_FLT	保留	ADC_BIG

位编号	位符号	说明
7	ADC_PD	模/数转换器电源控制 1: 关闭模/数转换器电源 0: 开启模/数转换器电源
6	ADC_SINGLE_CVT	模/数转换器开始转换位 (单一转换模式) 1: 开始转换 1 => 0: 转换完成 (硬件会自动清除为"0")
5-4	保留	-
3	EN_ADC_CMP	1: 致能模/数转换器比较器模式 (电压比较模式)
2	EN_ADC_FLT	1: 致能模/数转换器滤波器 (需要等待 332 ns) 0: 不开启滤波功能
1	保留	-
0	ADC_BIG	模/数转换器数据比较旗标 1: 当 Vin < ADC_CMP_V[9:0] 所设定数据 0: 当 Vin > ADC_CMP_V[9:0] 所设定数据 Vin: 由 EN_AD[3:0] 所选择的通道

注: ADC 转换模式在同一时间只可以致能一种转换模式，否则会造成 ADC 工作异常。

模/数转换器设定控制寄存器 ADC_SEL (外部内存地址: 0xD1)
复位值: 40h

位	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
状态	读/写	读/写	读/写	-	-	-	-	读/写
名称	ADC_CLK_SEL[1:0]		ADCMP_TM	保留				ADC_VREF_SEL

位编号	位符号	说明
7-6	ADC_CLK_SEL[1:0]	模/数转换器转换频率选择 00: 2 MHz 01: 1 MHz 10: 500 kHz 11: 125 kHz
5	ADCMP_TM	1: 模/数转换器是根据实时定时器, 固定每 32ms 开启 32us 电压比较功能, 达到省电目的 0: 模/数转换器一直打开来做电压比较功能
4-1	保留	-
0	ADC_VREF_SEL	模/数转换器参考电压脚位选择 1: VREF pin 0: VDD

-: 未能使用

模/数转换器中断控制寄存器 ADC_INT (外部内存地址: 0xD2)
复位值: 00h

位	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
状态	读/写	读/写	-	-	读	读	读	-
名称	EN_ADCMP_INT	EN_ADFINSH_INT	保留		ADCMP_FLG	ADFINSH_FLG	ADCMP_FLG	保留

位编号	位符号	说明
7	EN_ADCMP_INT	1: 致能模/数转换器电压比较中断 0: 禁能模/数转换器电压比较中断
6	EN_ADFINSH_INT	1: 致能模/数转换器转换完成后产生中断 0: 禁能模/数转换器转换完成后产生中断
5-4	保留	-
3	ADCMP_EDG_FLG	ADC 电压比较模式旗标, 根据模/数转换器控制寄存器的 ADC_BIG 位所选择条件成立时 ADCMP_EDG_FLG = 1
2	ADFINSH_FLG	ADC 转换完成中断旗标 (单一模式在完成转换, 此旗标 ADFINSH_FLG = 1)
1	ADCMP_FLG	模/数转换器数据比较旗标 1: 当 $V_{in} > ADC_CMP_V[9:0]$ 0: 当 $V_{in} < ADC_CMP_V[9:0]$ V_{in} : 由 EN_AD[3:0] 所选择的通道
0	保留	-

-: 未能使用

注: 当读取 AD_DATA[9:0] 时, 硬件会自动清除 ADCMP_EDG_FLG 与 ADFINSH_FLG 旗标。

模/数转换器信道控制缓存器 ADC_ENCH (外部内存地址: 0xD3)

复位值: 00h

位	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
状态	-	-	-	-	读/写	读/写	读/写	读/写
名称	保留				EN_AD[3:0]			

位编号	位符号	说明
7-4	保留	-
3-0	EN_AD[3:0]	模/数转换器通道选择 0000: 选择通道 CH0 0001: 选择通道 CH1 0010: 选择通道 CH2 0011: 选择通道 CH3 0100: 选择通道 CH4 0101: 选择通道 CH5 0110: 选择通道 CH6 0111: 选择通道 CH7 1000: 选择通道 CH8 1001: 选择通道 CH9 1010: 选择通道 CH10 1011: 选择通道 CH11 11xx: 保留

-: 未能使用

模/数转换器电压比较数据高字节缓存器 ADC_CMP_V[9:2] (外部内存地址: 0xD4)

复位值: 80h

位	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
状态	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
名称	ADC_CMP_V[9:2]							

位编号	位符号	说明
7-0	ADC_CMP_V[9:2]	ADC_CMP_V[9:2] 唤醒电压值设定, 搭配 ADC_CMP_V[1:0]组成 10 位数据

模/数转换器电压比较数据低字节缓存器 ADC_CMP_V[1:0] (外部内存地址: 0xD5)

复位值: 00h

位	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
状态	-	-	-	-	-	-	读/写	读/写
名称	保留						ADC_CMP_V[1:0]	

位编号	位符号	说明
7-2	保留	-
1-0	ADC_CMP_V[1:0]	ADC_CMP_V[1:0]唤醒电压值设定, 搭配 ADC_CMP_V[9:2]组成 10 位数据

-: 未能使用

模/数转换器转换数据高字节寄存器 AD_DATA[9:2] (外部内存地址: 0xD6)

复位值: 00h

位	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
状态	读	读	读	读	读	读	读	读
名称	AD_DATA[9:2]							

位编号	位符号	说明
7-0	AD_DATA[9:2]	AD_DATA[9:2]转换数据值设定, 搭配 AD_DATA[1:0]组成 10 位数据

模/数转换器转换数据低字节寄存器 AD_DATA[1:0] (外部内存地址: 0xD7)

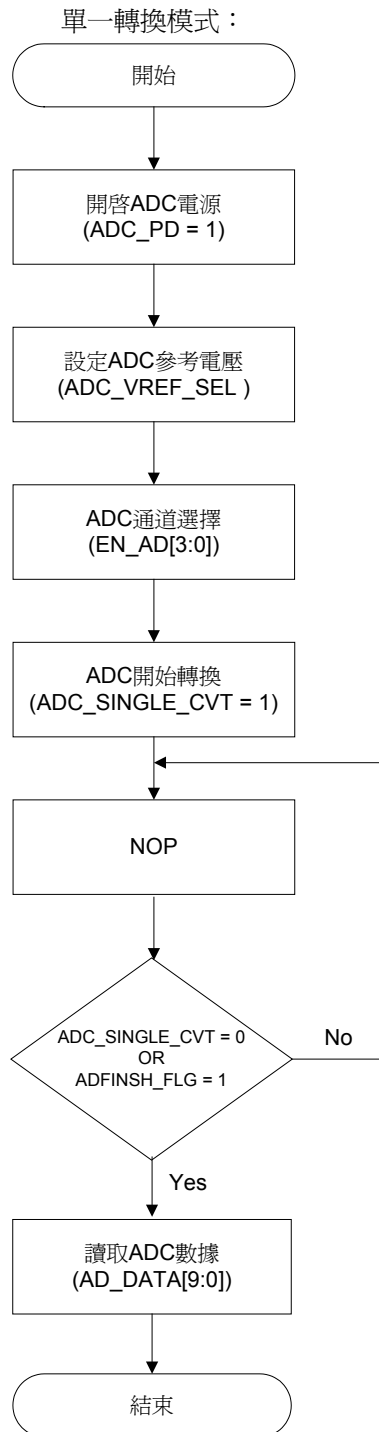
复位值: 00h

位	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
状态	-	-	-	-	-	-	读	读
名称	保留						AD_DATA[1:0]	

位编号	位符号	说明
7-2	保留	-
1-0	AD_DATA[1:0]	AD_DATA[1:0]转换数据值设定, 搭配 AD_DATA[9:2]组成 10 位数据

-: 未能使用

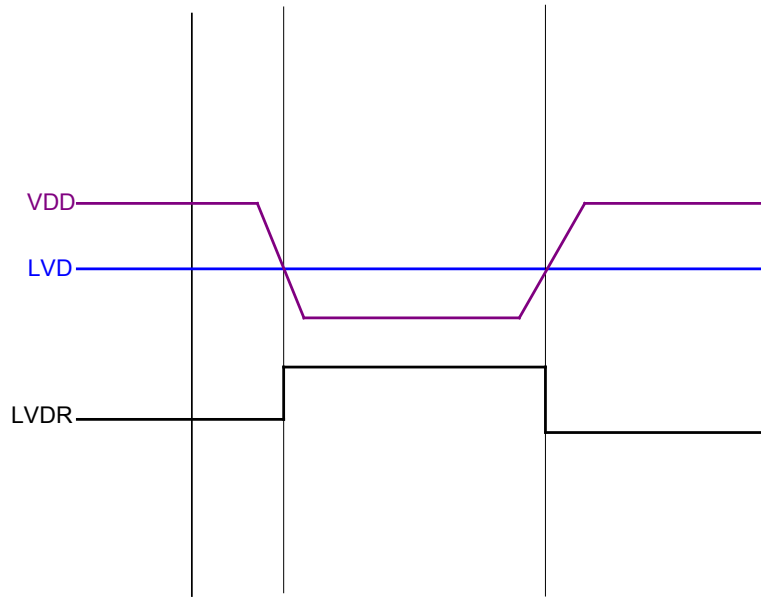
致能模/数转换器转换数据流程图



6.13 低压侦测复位 (LVDR)

WT56F108 内置低压侦测复位电路，可以侦测电源电压下降到软件设定范围值，而产生复位。

- 致能和禁能操作，可以由软件设定 LVD_PD 和 LVD_RST_EN 来控制
- 低压侦测位准有二段电压可供选择: 2.00V 或 2.75V
- 当工作频率 > 6 MHz，请设定 LVR on, LVDR = 2.75V，确保低压时，MCU 复位功能正常
- 当工作频率 ≦ 6 MHz，请设定 LVR on, LVDR = 2.0V，确保低压时，MCU 复位功能正常



低压侦测复位控制寄存器 LVD_CTL (外部内存地址: 0x02)

复位值: A0h

位	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
状态	读/写	-	读/写	读/写	-	读/写	-	-
名称	LVD_PD	保留	LVD_LVL[1:0]		保留	LVD_RST_EN	保留	

位编号	位符号	说明
7	LVD_PD	1: 关闭低压侦测电源 0: 开启低压侦测电源
6	保留	-
5-4	LVD_LVL[1:0]	低压侦测范围: 11: 2.75V 00: 2.00V 10: 保留 01: 保留
3	保留	-
2	LVD_RST_EN	1: 致能低压侦测复位 0: 禁能低压侦测复位
1-0	保留	-

注: 低压侦测复位的电压范围误差大，详细请参考 7.7 “电气特性”章节。

复位旗标缓存器 RESET_FLG (外部内存地址: 0x03)

复位值: 01h

位	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
状态	写	读	读	读	读	读	读	读
名称	CLR_RST_FLG	PC_OVL_RST_FLG	ISP_RST_FLG	WDT_RST_FLG	NRST_FLG	LVD_RST_FLG	LVR_RST_FLG	POR_RST_FLG

位编号	位符号	说明
7	CLR_RST_FLG	1: 清除所有复位旗标
6	PC_OVL_RST_FLG	1: 复位的来源是程序计数器溢出
5	ISP_RST_FLG	1: 复位的来源是 ISP
4	WDT_RST_FLG	1: 复位的来源是看门狗
3	NRST_FLG	1: 复位的来源是外部复位脚
2	LVD_RST_FLG	1: 复位的来源是低压侦测复位
1	LVR_RST_FLG	1: 复位的来源是低压复位
0	POR_RST_FLG	1: 复位的来源是外部电源复位

注: 详细说明请参考 5.7 “复位”章节。

6.14 仿真式 E²PROM

利用内部 Flash PROM 的空间来仿真 E²PROM，储存地址: 0x1800 ~ 0x1EFF (1792 字节)。

因为制程关系，WT56F108 可不先清除 Flash，即可再重新写入数据到 Flash。

* 请注意此功能电源电压限制在 2.4V ~ 3.6V。

E²PROM 致能缓存器 1 EER_EN1[3:0] (外部内存地址: 0xE0)

复位值: 00h

位	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
状态	-	-	-	-	写	写	写	写
名称	保留				EER_EN1[3:0]			

位编号	位符号	说明
7-4	保留	-
3-0	EER_EN1[3:0]	当 EER_EN1[3:0] = '1010', 同时 EER_EN2[3:0] = '0101', 则致能 E ² PROM 之功能

-: 未能使用

E²PROM 致能缓存器 2 EER_EN2[3:0] (外部内存地址: 0xE1)

复位值: 00h

位	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
状态	-	-	-	-	写	写	写	写
名称	保留				EER_EN2[3:0]			

位编号	位符号	说明
7-4	保留	-
3-0	EER_EN2[3:0]	当 EER_EN2[3:0] = '0101', 同时 EER_EN1[3:0] = '1010', 则开启 E ² PROM 之功能

-: 未能使用

E²PROM 地址低字节缓存器 EER_ADDR[7:0] (外部内存地址: 0xE2)

复位值: FFh

位	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
状态	读/写	读/写	读/写	读/写	读/写	读/写	读/写	读/写
名称	EER_ADDR[7:0]							

位编号	位符号	说明
7-0	EER_ADDR[7:0]	EER_ADDR[7:0]地址设定, 搭配 EER_ADDR[10:8]组成 11 位地址

E²PROM 地址高字节缓存器 EER_ADDR[10:8] (外部内存地址: 0xE3)

复位值: 07h

位	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
状态	-	-	-	-	-	读/写	读/写	读/写
名称	保留					EER_ADDR[10:8]		

位编号	位符号	说明
7-3	保留	-
2-0	EER_ADDR[10:8]	EER_ADDR[10:8]地址设定, 搭配 EER_ADDR[7:0]组成 11 位地址

-: 未能使用

E²PROM 控制缓存器 EER_TCTL[3:0] (外部内存地址: 0xE4)
复位值: 00h

位	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
状态	读/写	读/写	-	写	-	-	-	-
名称	ERR_WRFail	ERR_BYFAIL	保留	EER_PROG	保留			

位编号	位符号	说明
7	ERR_WRFail	1: 写入 E ² PROM 时, 发生错误旗标 写 0 即为清除此旗标
6	ERR_BYFAIL	1: 写入 E ² PROM 时, 发生超时旗标 写 0 即为清除此旗标
5	保留	-
4	EER_PROG	1: E ² PROM 进行 PROGRAM (1 Byte) (自动清为 0) 0: 不进行 PROGRAM
3-0	保留	-

-: 未能使用

E²PROM 数据缓存器 EER_DATA[7:0] (外部内存地址: 0xE8)
复位值: 00h

位	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
状态	写	写	写	写	写	写	写	写
名称	EER_DATA[7:0]							

位编号	位符号	说明
7-0	EER_DATA[7:0]	E ² PROM 数据缓存器

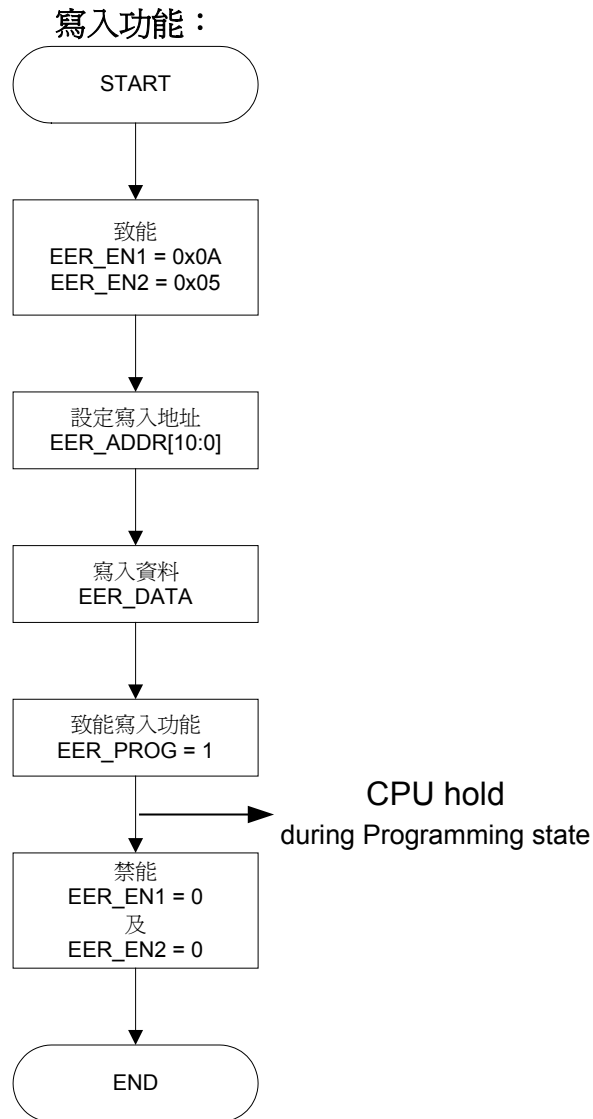
注:

1. 当 WT56F108 在使用 E²PROM 功能时 (写入数据), 会使 CPU 暂时停止工作。
2. WT56F108 工作在 3.3V 时, 写入 E²PROM 数据所需时间为 500 μ sec。

WT56F108 E²PROM 地址设定范围

Flash 地址	EER_ADDR[10:8]	EER_ADDR[7:0]	写入数据范围
0x1800	000	0x00~0Xff	0x1800~ 0x18FF
0x1900	001	0x00~0Xff	0x1900~ 0x19FF
0x1A00	010	0x00~0Xff	0x1A00~ 0x1AFF
0x1B00	011	0x00~0Xff	0x1B00~ 0x1BFF
0x1C00	100	0x00~0Xff	0x1C00~ 0x1CFF
0x1D00	101	0x00~0Xff	0x1D00~ 0x1DFF
0x1E00	110	0x00~0Xff	0x1E00~ 0x1EFF

E²PROM 致能流程图:



6.15 代码选项 (Code Option)

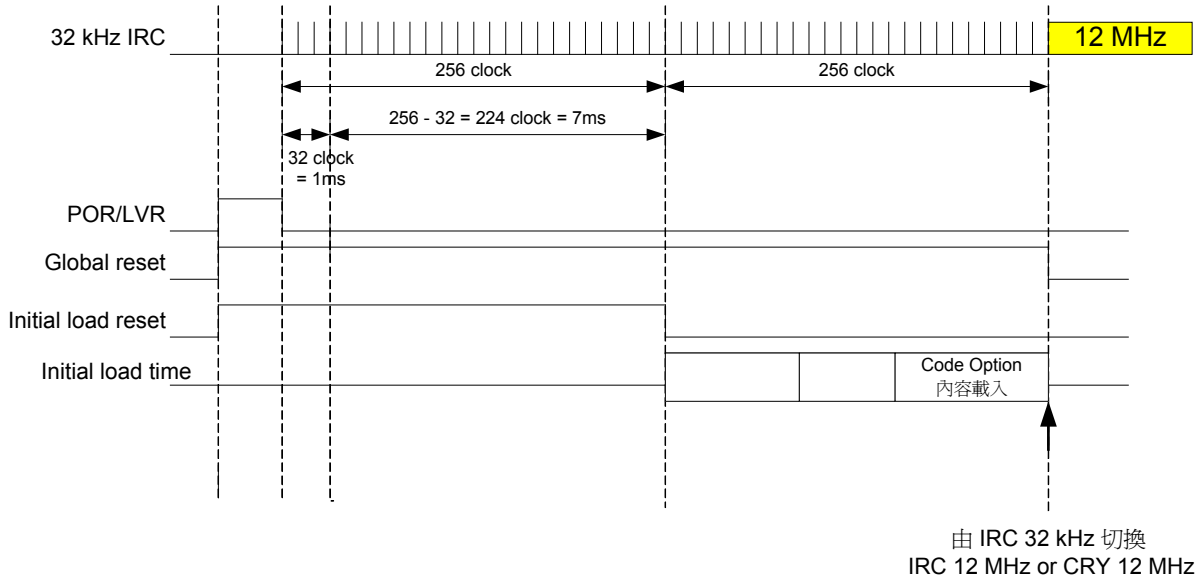
Code Block 位于 Flash ROM 的最后 8 个字节，其地址如下表所示，用于存放客户 ID 与 IC 组态。

若不启用此功能，请保留此 8 个字节空间，并只能填写 0Xff。当此功能致能后，在每次复位中，WT56F108 会自动加载相关设定，请参考下面的说明及加载时序图。

地址	位编号	说明
1FF8H	7-0	= AFH, 致能 Code Option 功能 = FFH, 禁能 Code Option 功能 默认值 0Xff
1FF9H	7-0	Customer ID 1 对映到 XFR: CSM_ID1 = 0x0D[7:0] 默认值 0Xff: 可透过 SWUT ISP 软件烧录指定代码
1FFCH	7-0	Flash 内存内容保护: 此为独立设置，不因 Code Option 禁能而关闭。 = 5AH flash 内存无法读取 = A5H flash 内存无法写入 默认值 0Xff: Flash 可读写 (可用加密烧录，达到相同的保护)
通用 I/O 复合功能选项设定:		
1FFDH	7-2	保留
	1	对映到 XFR: GPF1_FUN_SLT = 0x2DH[3:2] 1: 将 GPIOF0、GPIOF1, 设定成晶体振荡器路径 2 的脚位。 0: 将 GPIOA5、GPIOA4, 设定成晶体振荡器路径 1 的脚位。
	0	对映到 XFR: GPA5_FUN_SLT = 0x25H[2] 1: 选择外部晶振脚位为路径 1 0: 一般 I/O (默认值)
初始化振荡器及驱动能力选项设定:		
1FFEH	7-6	保留
	5-4	对映到 XFR: SOURCE_CLK_SLT[1:0] = 0x05H[3:2]; SOURCE clock 来源 00: 内部 12 MHz RC 振荡器 (默认值) 01: 外部 DC ~ 16 MHz 石英晶体振荡器 10: 内部 32 kHz RC 振荡器 11: 保留
	3-1	对映到 XFR: CRY_12M_DR[1:0] = 0x08H[3:1]; 外部石英晶体振荡器驱动能力设定 000: 频率为 32.768 kHz 之晶体振荡器 (VDD > 2.4V) 001: 频率为 32.768 kHz 之晶体振荡器 010: 频率为 100 kHz 之晶体振荡器 100: 频率为 1 MHz ~ 12 MHz 之晶体振荡器 (默认值) 110: 频率为 12 MHz ~ 16 MHz 之晶体振荡器
	0	对映到 XFR: SLT_CRYSTAL = 0x08H[0]; 晶体振荡器输入脚位选择 1: 晶体振荡器的第二组输入脚位, MOSCI2 (GPIOF0)、MOSCO2 (GPIOF1) 0: 晶体振荡器的路径 1 输入脚位, MOSCI1 (GPIOA5)、MOSCO1 (GPIOA4) (默认值)
所有振荡器电源开关选项设定:		
1FFFH	7-5	保留
	4	对映到 XFR: IRC_12M_PD1 = 0x07H[4] 1: 关闭内部 12 MHz RC 振荡器的部份电源 0: 开启内部 12 MHz RC 振荡器的部份电源 (默认值)

地址	位编号	说明
	3	对映到 XFR: IRC_12M_PD2 = 0x07H[3] 1: 关闭内部 12 MHz RC 振荡器全部电源 0: 开启内部 12 MHz RC 振荡器全部电源 (默认值)
	2	对映到 XFR: IRC_32K_PD = 0x07H[2] 1: 关闭内部 32 kHz RC 振荡器电源 0: 开启内部 32 kHz RC 振荡器电源 (默认值)
	1	对映到 XFR: CRY_12M_PD = 0x07H[1] 1: 关闭外部 12 MHz ~ 32 kHz 石英晶体振荡器 (默认值) 0: 开启外部 12 MHz ~ 32 kHz 石英晶体振荡器
	0	保留

注：代码选项的设定最后也会被程序的设定覆盖掉，因此建议使用程序来设定代码选项的功能，下一页有**Code Option** 设定范例可参考，也会提供范例程序。



WT56F108 Code Option 范例:

```

;-----
; This Code: CodeOption108.A51 is for WT56F108 Code Option Setting
;-----
#define OPTION_ON          1
#define OPTION_OFF        0
;;Default OFF Code Option
#define WT56F108_CODE_OPTION OPTION_ON

#if(WT56F108_CODE_OPTION==OPTION_ON)
;;Load Code option switch
CSEG    AT 0x1FF8
DB    10101111B ;;0Xaf: load code option

;;Customer ID 1 default 0Xff
CSEG    AT 0x1FF9
DB    11111111B

;;Flash Protect Read/Write
CSEG    AT 0x1FFC
;;Flash memory content protection:
;;default 0Xff select no protection MCU can read/write
;;bit7-0 = 5AH flash memory cannot be read
;;bit7-0 = A5H flash memory cannot be written into(For one time programming)
DB    11111111B

;;Crystal GPIO setting
CSEG    AT 0x1FFD
;;bit7 NC default 0
;;bit6 NC default 0
;;bit5 NC default 0
;;bit4 NC default 0
;;bit3 NC default 0
;;bit2 NC default 0
;;bit1 Mapping to XFR: GPF1_FUN_SLT 0x2DH[3:2]
;;default 0
;;1: MOSCO2
;;0: GPIO
;;bit0 Mapping to XFR: GPA5_FUN_SLT 0x25H[2]
;;default 0
;;1: MOSCI1
;;0: GPIO

DB    00000000B ;;default

;;Source Clock and Crystal drive setting
CSEG    AT 0x1FFE
;;bit7 NC default 0
;;bit6 NC default 0
;;bit5-4 Mapping to XFR: SOURCE_CLK_SLT[1:0] 0x05H[3:2]; initialization value of main oscillator
;;default 00
;;00: SOURCE clock = internal 12 MHz RC oscillator
;;01: SOURCE clock = external 1 MHz ~ 16 MHz crystal oscillator
;;10: SOURCE clock = internal 32 kHz RC oscillator

```

```

;;11: SOURCE clock = reserve
;;bit3-1 Mapping to XFR: CRY_12M_DR[2:0] 0x08H[3:1]; oscillator driving ability selection
;;default 100
;;000: select 32.768 kHz crystal oscillator (VDD > 2.4V)
;;001: select 32.768 kHz crystal oscillator
;;010: select 100 kHz crystal oscillator
;;100: select 1 MHz ~ 12 MHz crystal oscillator
;;110: select 12 MHz ~ 16 MHz crystal oscillator
;;bit0 Mapping to XFR: SLT_CRYSTAL 0x08H[0]; crystal pin select
;;default 0
;;1: MOSCI2(GPIOF0), MOSCO2(GPIOF1)
;;0: MOSCI1(GPIOA5), MOSCO1(GPIOA4)
DB 00001000B ;; default

```

```

;;Crystal Power setting
CSEG AT 0x1FFF
;;bit7 NC default 0
;;bit6 NC default 0
;;bit5 NC default 0
;;bit4 Mapping to XFR: IRC_12M_PD1 0x07H[4] default turn on
;;1: turn off partial power of internal 12 MHz RC oscillator
;;0: turn on partial power of internal 12 MHz RC oscillator
;;bit3 Mapping to XFR: IRC_12M_PD2 0x07H[3] default turn on
;;1: turn off all power of internal 12 MHz RC oscillator
;;0: turn on all power of internal 12 MHz RC oscillator
;;bit2 Mapping to XFR: IRC_32K_PD 0x07H[2] default turn on
;;1: turn off the power of internal 32 kHz RC oscillator
;;0: turn of the power of internal 32 kHz RC oscillator
;;bit1 Mapping to XFR: CRY_12M_PD 0x07H[1] default turn off
;;1: Turn off external 12 MHz ~ 32 KHz crystal oscillator
;;0: Turn on external 12 MHz ~ 32 KHz crystal oscillator
;;bit0 NC default 0
DB 00000010B ;; default

```

```

#else
CSEG AT 0x1FF8
DB 11111111B
CSEG AT 0x1FF9
DB 11111111B
CSEG AT 0x1FFA
DB 11111111B
CSEG AT 0x1FFB
DB 11111111B
CSEG AT 0x1FFC
DB 11111111B
CSEG AT 0x1FFD
DB 11111111B
CSEG AT 0x1FFE
DB 11111111B
CSEG AT 0x1FFF
DB 11111111B
#endif

```

Customer ID1 对映到客户代码缓存器，请参考下面客户代码缓存器的说明

客户代码缓存器 CSTM_ID1 (外部内存地址: 0x0D)

复位值: FFh

位	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
状态	读	读	读	读	读	读	读	读
名称	CSTM_ID1							

位编号	位符号	说明
7-0	CSTM_ID1	客户代码。

注: WT56F108 的代码选项提供1个字节 (8 个位), 可供客户自行设定, 在每次复位后由程序存储区读取数据。

以下缓存器在前面章节已有说明, 现针对 Code Option 设定通用 I/O 复合功能选项所对映的缓存器, 包括晶振脚位、晶振源的选项设定, 将 0x25、0x2D、0x05、0x07、0x08 缓存器再一次说明如下:

通用 I/O 端口 A 复合功能设定缓存器 1 GPIOA_FUN1 (外部内存地址: 0x25)

复位值: 00h

位	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
状态	读/写	读/写	-	-	-	读/写	-	-
名称	GPA7_FUN_SLT[1:0]		保留			GPA5_FUN_SLT	保留	

位编号	位符号	说明
7-6	GPA7_FUN_SLT[1:0]	设定 GPIOA7DH 复合功能 00: GPIO/ETMIA/IRQ0 (默认值) 01: RXA, 为 UART 的 A 路径 RX(选择 RXA, GPIOA6DH 会强制选择 TXA) 10: 保留 11: P00 输出/输入 (对映 8052 P0.0)
5-3	保留	-
2	GPA5_FUN_SLT	设定 GPIOA5DH 复合功能 1: MOSCI1, 当作晶体振荡器的路径 1 输入脚位, 会强制将 GPIOA4DH 设定为晶体振荡器输出脚位 (MOSCO1), 而不是 GPIO 功能 0: GPIO (默认值), 同时也会把 GPIOA4DH 设定为 GPIO 功能。 默认值可由 6.15 代码选项选择
1-0	保留	-

-: 未能使用。

注: 使用外部石英晶体振荡器为 SOURCE clock 的设定程序 (使用晶体振荡器为路径 1 输入脚位):

1. 选择晶体振荡器的输入脚位为路径 1, MOSCI1、MOSCO1。 (XFR 0x08 SLT_CRYSTAL = 0)
2. GPIOA5、GPIOA4 设定为输入口。 (XFR 0x10 GPIOA_OE[5:4])
3. GPIOA5、GPIOA4 禁能内部上拉电阻, 如果致能上拉电阻会使振荡器输出频率不稳定。 (XFR 0x1E GPIOA_PHN[5:4])
4. GPIOA5、GPIOA4 设定为晶振脚位。 (XFR 0x25 GPA5_FUN_SLT)
5. 设定外部主晶振的驱动能力。 (XFR 0x08 CRY_12M_DR[2:0])
6. 开启外部振荡器电源开关。 (XFR 0x07 CRY_12M_PD)
7. 将 SOURCE clock 切到外部晶振源。 (XFR 0x05 SOURCE_CLK_SLT[1:0])

通用 I/O 端口 F 复合功能设定寄存器 2 GPIOF_FUN2 (外部内存地址: 0x2D)
复位值: 00h

位	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
状态	-	读/写	-	读/写	读/写	读/写	-	读/写
名称	保留	GPF3_FUN_SLT	保留	GPF2_FUN_SLT	GPF1_FUN_SLT[1:0]	保留	保留	GPF0_FUN_SLT

位编号	位符号	说明
7	保留	-
6	GPF3_FUN_SLT	设定 GPIOF3 复合功能 1: COM3, LCD common 3 0: GPIO (默认值)
5	保留	-
4	GPF2_FUN_SLT	设定 GPIOF2 复合功能 1: COM2, LCD common 2 0: GPIO (默认值)
3-2	GPF1_FUN_SLT[1:0]	设定 GPIOF1 复合功能 00: GPIO (默认值) 01: COM1, LCD common 1 10: MOSCO2, 当作晶体振荡器的路径 2 输出脚位, 会强制将 GPIOF0 设定为晶体振荡器输入脚位 (MOSCI2), 而不是 GPIO 功能 11: 保留 默认值可由 6.15 代码选项选择
1	保留	-
0	GPF0_FUN_SLT	设定 GPIOF0 复合功能 1: COM0, LCD common 0 0: GPIO (默认值)

-: 未能使用。

注: 使用外部石英晶体振荡器为 SOURCE clock 的设定程序 (使用晶体振荡器为第二组输入脚位):

1. 选择晶体振荡器的输入脚位为第二组, MOSCI2、MOSCO2。 (XFR 0x08 SLT_CRYSTAL=1)
2. GPIOF1、GPIOF0 设定为输入口。 (XFR 0x15 GPIOF_OE[1:0])
3. GPIOF1、GPIOF0 禁能内部上拉电阻, 如果致能上拉电阻会使振荡器输出频率不稳定。 (XFR 0x20 GPIOF_PHN)
4. GPIOF1、GPIOF0 设定为晶振脚位。 (XFR 0x2D GPF1_FUN_SLT[1:0])
5. 设定外部主晶振的驱动能力。 (XFR 0x08 CRY_12M_DR[2:0])
6. 开启外部振荡器电源开关。 (XFR 0x07 CRY_12M_PD)
7. 将 SOURCE clock 切到外部晶振源。 (XFR 0x05 SOURCE_CLK_SLT[1:0])

系统时钟源控制寄存器 SOURCE_CLK_SLT (外部内存地址: 0x05)
复位值: A1h

位	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
状态	-	-	-	-	读/写	读/写	读/写	读/写
名称	保留				SOURCE_CLK_SLT[1:0]	MCU_CLK_SLT[1:0]		

位编号	位符号	说明
7-4	-	必须等于"1010", 否则位[3:0]无法写入
3-2	SOURCE_CLK_SLT[1:0]	选择 SOURCE clock 来源 00: 内部 12 MHz RC 振荡器 (默认值) 01: 外部 DC ~ 16 MHz 石英晶体振荡器

位编号	位符号	说明
		10: 内部 32 kHz RC 振荡器 11: 保留 默认值可由 6.15 代码选项选择
1-0	MCU_CLK_SLT[1:0]	MCU clock 设定 00: MCU clock and System clock = SOURCE clock 01: MCU clock and System clock = SOURCE clock /2 (默认值) 10: MCU clock and System clock = SOURCE clock /4 11: MCU clock and System clock = SOURCE clock /12

-: 未能使用。

时钟源开关控制缓存器 IRC_12M_PD (外部内存地址: 0x07)
复位值: A2h

位	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
状态	-	-	-	读/写	读/写	读/写	读/写	-
名称	保留			IRC_12M_PD1	IRC_12M_PD2	IRC_32K_PD	CRY_12M_PD	保留

位编号	位符号	说明
7-5	-	必须等于"101", 否则位[4:0]无法写入
4	IRC_12M_PD1	1: 内部 12 MHz RC 振荡器部份电源关闭 (默认值不关闭) 0: 不关闭 默认值可由 6.15 代码选项选择
3	IRC_12M_PD2	1: 内部 12 MHz RC 振荡器全部电源关闭 (默认值不关闭) 0: 不关闭 默认值可由 6.15 代码选项选择
2	IRC_32K_PD	1: 内部 32 kHz RC 振荡器电源关闭 (默认值不关闭) 0: 不关闭 默认值可由 6.15 代码选项选择
1	CRY_12M_PD	1: 外部 12 MHz ~ 32 kHz 石英晶体振荡器电源关闭 (默认值关闭) 0: 不关闭 默认值可由 6.15 代码选项选择
0	保留	-

-: 未能使用。

振荡器驱动控制缓存器 CRY_12M_DR[2:0] (外部内存地址: 0x08)
复位值: 58h

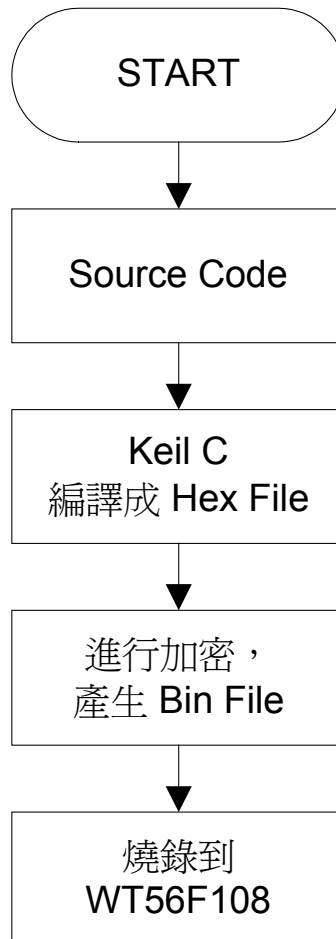
位	第 7 位	第 6 位	第 5 位	第 4 位	第 3 位	第 2 位	第 1 位	第 0 位
状态	-	-	-	-	读/写	读/写	读/写	读/写
名称	保留				CRY_12M_DR[2:0]			SLT_CRYSTAL

位编号	位符号	说明
7-4	-	必须等于"0101", 否则位[3:0]无法写入
3-1	CRY_12M_DR[2:0]	外部石英晶体振荡器驱动能力设定 000: 频率为 32.768 kHz 之晶体振荡器 (VDD > 2.4V) 001: 频率为 32.768 kHz 之晶体振荡器 010: 频率为 100 kHz 之晶体振荡器 100: 频率为 1 MHz ~ 12 MHz 之晶体振荡器 (默认值) 110: 频率为 12 MHz ~ 16 MHz 之晶体振荡器 默认值可由 6.15 代码选项选择

位编号	位符号	说明
0	SLT_CRYSTAL	晶体振荡器输入脚位选择 1: 晶体振荡器的第二组输入脚位, MOSCI2 (GPIOF0) 、 MOSCO2 (GPIOF1) 0: 晶体振荡器的路径 1 输入脚位, MOSCI1 (GPIOA5) 、 MOSCO1 (GPIOA4) 默认值可由 6.15 代码选项选择

-: 未能使用。

6.16 防读与加密机制 (Read Out Protection & Code Encryption)



7. 电气特性

7.1 极限参数

参数	符号	条件	范围	单位
直流供电电压	V_{DD}		-0.3 ~ 3.6	V
输入电压	V_I		-0.3 to V_{DD} +0.3	V
输出电压	V_O		-0.3 to V_{DD} +0.3	V
总输出高电流	$\sum I_{OH}$		90@-40°C ~ +85°C	Ma
总输出低电流	$\sum I_{OL}$		90@-40°C ~ +85°C	Ma
环境温度	T_A		-40 ~ 85	°C
储存温度	T_{STG}		-60 ~ 125	°C

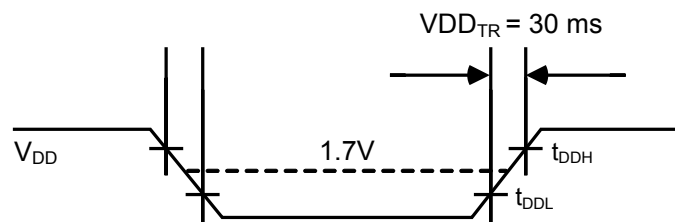
注：芯片使用超过上面列表“极限参数”会引起芯片永久性损坏。这是一个额定值，在任何情况下，如果对器件的有效操作参数大于规格书中操作章节所标识的值都是不允许的。长期大于“极限参数”工作会影响器件的可靠性。超过上面所列数据可能对设备造成永久性损坏。

7.2 推荐操作参数

参数	符号	条件	规格			单位
			最小值	典型值	最大值	
电源电压	V_{DD}	$F_{main} = 12 \text{ MHz}$	2.4		3.6	V
主操作频率	F_{main}	$V_{DD} = 2.4\text{V} \sim 3.6\text{V}$		12		MHz
次操作频率	F_{sub}	$V_{DD} = V_{DD}$		32.768		kHz
操作温度	T_{OPR}		-40		85	°C
上电复位电压	V_{POR}	At $V_{DDTR} = 30 \text{ ms}$, $T_A = 25^\circ\text{C}$ (如下图)		1.7		V

(*): 以上参数未经测试，仅供参考，不提供保证。

上电复位 Timing



7.3 DC 电气特性 ($V_{DD} = 1.8V \sim 3.6V, -40^{\circ}C \sim +85^{\circ}C$)

参数	符号	引脚/条件	规格			单位
			最小值	典型值	最大值	
施密特触发低到高电位	V_{T+}	$V_{DD} = 1.8V \sim 3.6V$	$0.7 V_{DD}$		$V_{DD} + 0.3$	V
施密特触发高到低电位	V_{T-}	$V_{DD} = 1.8V \sim 3.6V$			$0.2 V_{DD}$	V
输出高电压电位 (注)	V_{OH2}	$I_{OH} = 2Ma$ at $V_{DD} = 3.3V$ GPIOB0 ~ GPIOB3, GPIOC0 ~ GPIOC7, GPIOD0 ~ GPIOD7, GPIOE0 ~ GPIOE7, GPIOF0 ~ GPIOF7, GPIOG0 ~ GPIOG7	$V_{DD} - 0.4$			V
	V_{OH6}	$I_{OH} = 6Ma$ at $V_{DD} = 3.3V$ GOIOA0 ~ GPIOA7, GPIOB4 ~ GPIOB7	$V_{DD} - 0.4$			V
输出低电压电位 (注)	V_{OL2}	$I_{OL} = 2Ma$ at $V_{DD} = 3.3V$ GPIOB0 ~ GPIOB3, GPIOC0 ~ GPIOC7, GPIOD0 ~ GPIOD7, GPIOE0 ~ GPIOE7, GPIOF0 ~ GPIOF7, GPIOG0 ~ GPIOG7			$V_{SS} + 0.4$	V
	V_{OL6}	$I_{OL} = 6Ma$ at $V_{DD} = 3.3V$ GOIOA0 ~ GPIOA7, GPIOB4 ~ GPIOB7			$V_{SS} + 0.4$	V
输入漏电流 ^(*)	I_{OZ}	$V_O = 0V$ or V_{DDV}		± 0.01	± 1	μA
上拉电阻	R_{PH}	$V_{DD} = 3.3V, V_{PIN} = 0V$		50		K Ω
正常高速模式 at 12 MHz 工作电流	I_{VDD12M}	No load on output ($V_{DD} = 3.3V, IRC12M$ on), peripheral off		7		Ma
正常高速模式 at 6 MHz 工作电流	I_{VDD6M}	No load on output ($V_{DD} = 3.3V, IRC12M$ on), peripheral off		4		Ma
正常高速模式 at 3 MHz 工作电流	I_{VDD3M}	No load on output ($V_{DD} = 3.3V, IRC12M$ on), peripheral off		3		Ma
正常高速模式 at 1 MHz 工作电流	I_{VDD1M}	No load on output ($V_{DD} = 3.3V, IRC12M$ on), peripheral off		2		Ma

参数	符号	引脚/条件	规格			单位
			最小值	典型值	最大值	
Idle 模式工作电流	I_{VDD1}	No load on output ($V_{DD} = 3.3V$, mcuClk = stop, Peripheral clock = IRC12M), peripheral off		1.5		Ma
Green 模式工作电流	I_{VDD2}	No load on output ($V_{DD} = 3.3V$, mcuClk = IRC32K, Peripheral clock = IRC32K, LVR off), peripheral off		30		μA
Sleep 模式工作电流	I_{VDD3}	No load on output ($V_{DD} = 3.3V$, mcuClk = stop, Peripheral clock = stop, LVR off), peripheral off		1		μA
LCD ON 工作电流	I_{LCD}	No Load@3V		1.8		μA

(*): 以上参数未经测试, 仅供参考, 不提供保证。

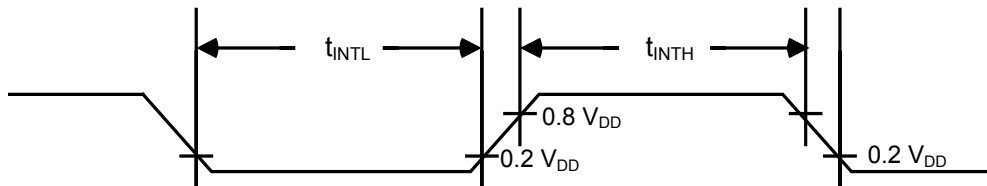
注: V_{OH2} / V_{OL2} 脚位最大汲/源电流为 **8mA**; V_{OH6} / V_{OL6} 脚位最大汲/源电流为 **24mA**。

7.4 AC 电气特性 ($T_A = 25^\circ\text{C}$)

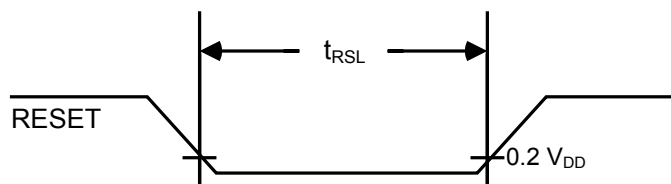
参数	符号	引脚/条件	规格			单位
			最小值	典型值	最大值	
主操作频率	F_{MCP}	X_{IN}	0.032			MHz
主晶振稳定时间 ^(*)		$V_{DD} = 1.8\text{V} \sim 3.6\text{V}$ at 16 MHz		10		ms
		$V_{DD} = 1.8\text{V} \sim 3.6\text{V}$ at 12 MHz		10		ms
		$V_{DD} = 1.8\text{V} \sim 3.6\text{V}$ at 32768 Hz		5*		s
中断输入脉冲宽度 (IRQx)	t_{INTH} , t_{INTL}	MCU clock = 12 MHz	167			ns
复位输入脉冲宽度	t_{RSL}	RST_NDF = 1, main clock = 12 MHz	334			ns

(*): 以上参数未经测试, 仅供参考, 不提供保证。

Input Timing for External Interrupts



Input Timing for RESET



7.5 内部 12 MHz RC 振荡器温度及电压误差表

参数	符号	引脚/条件	规格			单位
			最小值	典型值	最大值	
RC 振荡器频率	F_{RCH}	$V_{DD} = 3.3V$		12		MHz
RC 振荡器频率误差值	$\Delta F_{RCH}/F_{RCH}$	$V_{DD} = 3.0V \sim 3.6V$ F_{RCH} at $V_{DD} = 3.3V$		± 3		%
出厂频率误差值 ^(*)	$\Delta F_{RCH1}/F_{RCH}$	无外部石英晶体振荡器作校正 $25^{\circ}C @ 3.3V$		± 3		%
		无外部石英晶体振荡器作校正 $0^{\circ}C \sim 70^{\circ}C @ 3.3V$		± 5		%
		无外部石英晶体振荡器作校正 $-40^{\circ}C \sim 85^{\circ}C @ 3.3V$		± 7		%
		无外部石英晶体振荡器作校正 $-40^{\circ}C \sim 125^{\circ}C @ 3.3V$		± 10		%
		无外部石英晶体振荡器作校正 $1.8V \sim 3.6V @ 25^{\circ}C$		± 10		%
		有外部石英晶体振荡器作校正 $-40^{\circ}C \sim 125^{\circ}C$			± 1	

(*): 以上参数未经测试, 仅供参考, 不提供保证。

7.6 A/D 转换特性 ($T_A = 25^\circ\text{C}$)

参数	符号	引脚/条件	规格			单位
			最小值	典型值	最大值	
分辨率				10		bit
积分非线性误差 (INL)	E_{IL}	$AV_{REF} = V_{DD} = 3.3V$			± 6	LSB
差分非线性误差 (DNL)	E_{DL}	$AV_{REF} = V_{DD} = 3.3V$			± 1.5	LSB
ENOB (Effective Number Of Bits)		$AV_{REF} = 3.3V \sim 2.4V$		7.5		Bit
		$AV_{REF} = 2.4V \sim 2V$		7		Bit
		$AV_{REF} = 2V \sim 1.8V$		6.5		Bit
仿真电压输入范围	V_{ADCIN}		V_{SS}		V_{REF}	V
转换时间	T_{CT}	main clock = 12 MHz	14			ADC_clk
参考电压 ^(*)	AV_{REF}		1.8		V_{DD}	V
对地电压 ^(*)	AV_{SS}		V_{SS}		$V_{SS} + 0.3$	V
ADC 工作电流 ^(*)	I_{ADC}	$AV_{REF} = V_{DD} = 3.3V$		0.23		Ma
		$AV_{REF} = V_{DD} = 3.3V$ At Power Down mode			1	μA

(*): 以上参数未经测试, 仅供参考, 不提供保证。

7.7 低压复位 (LVR) 及低压侦测复位 (LVDR) 电气特性

参数	符号	引脚/条件	规格			单位
			最小值	典型值	最大值	
LVR 电压	V_{LVR}	$T_A = 25^\circ\text{C}$		1.55		V
LVR/LVDR 工作电流	I_{DDPR}	$V_{DD} = 3.3V$		20		μA
LVDR 反应时间				20		μS
低压侦测复位范围误差				± 12		%

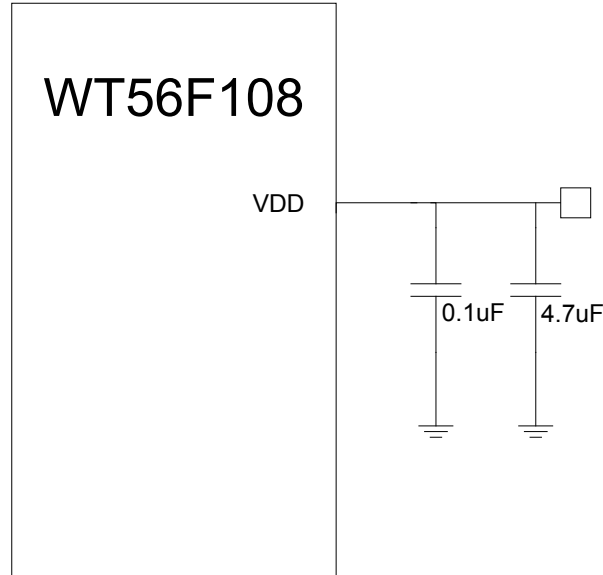
7.8 热阻特性

参数	符号	特性	典型值	单位	条件
TH01	θ_{ja}	热阻 (结到环境)	57	°C/W	44-pin LQFP 包装
TH02	θ_{jc}	热阻 (结到管壳)	15	°C/W	44-pin LQFP 包装
TH03	TJMAX	最高结温	125	°C	44-pin LQFP 包装

参数	符号	特性	典型值	单位	条件
TH01	θ_{ja}	热阻 (结到环境)	57	°C/W	64-pin LQFP 包装
TH02	θ_{jc}	热阻 (结到管壳)	15	°C/W	64-pin LQFP 包装
TH03	TJMAX	最高结温	125	°C	64-pin LQFP 包装

8. 应用电路

8.1 供电线路



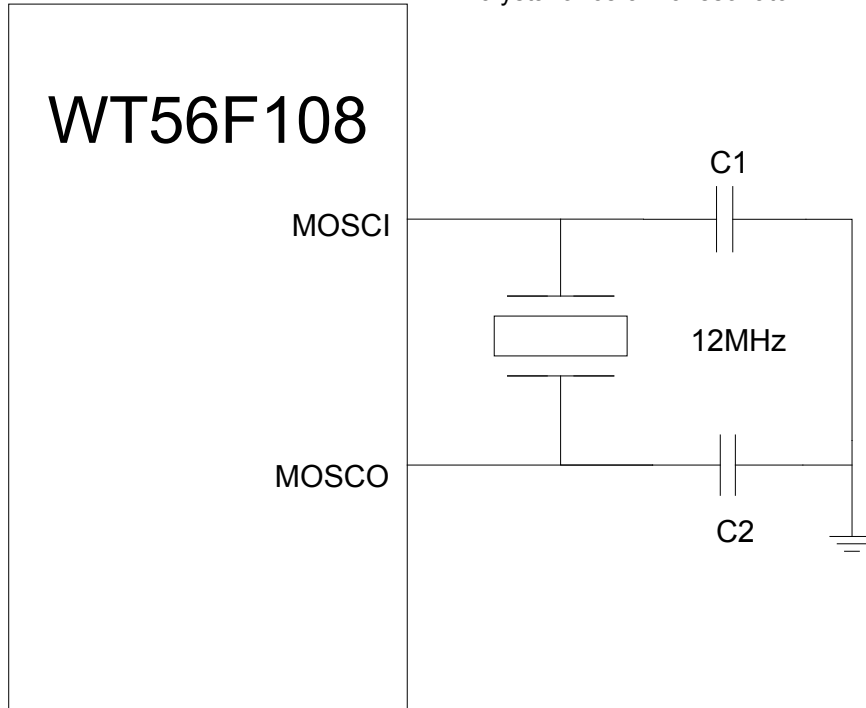
8.2 振荡器线路

8.2.1 外挂 12 MHz 晶体振荡器

Example

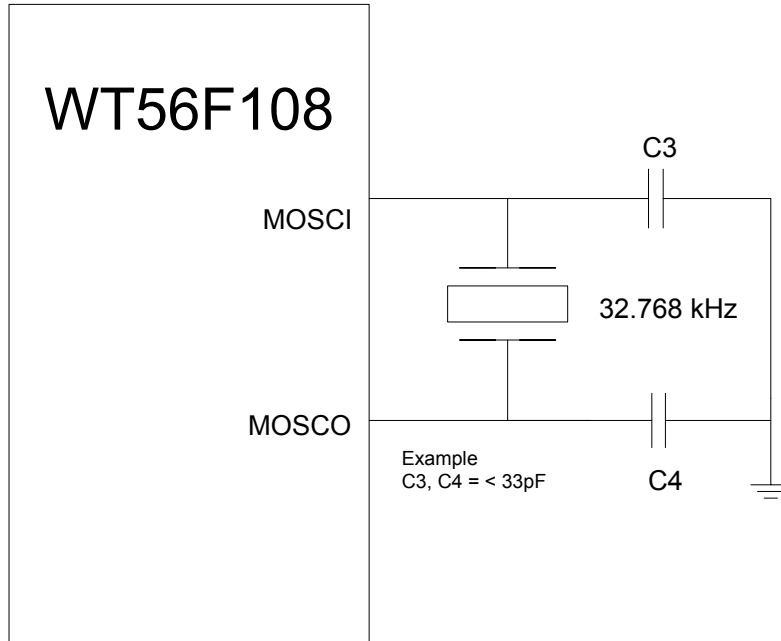
Crystal Oscillator	C1, C2 = 0pF ~ 68pF
Ceramic Resonator	C1, C2 = 0pF ~ 68pF

* The example load capacitor value(C1,C2,C3,C4) is common value but may not be appropriate for some crystal or ceramic resonator.

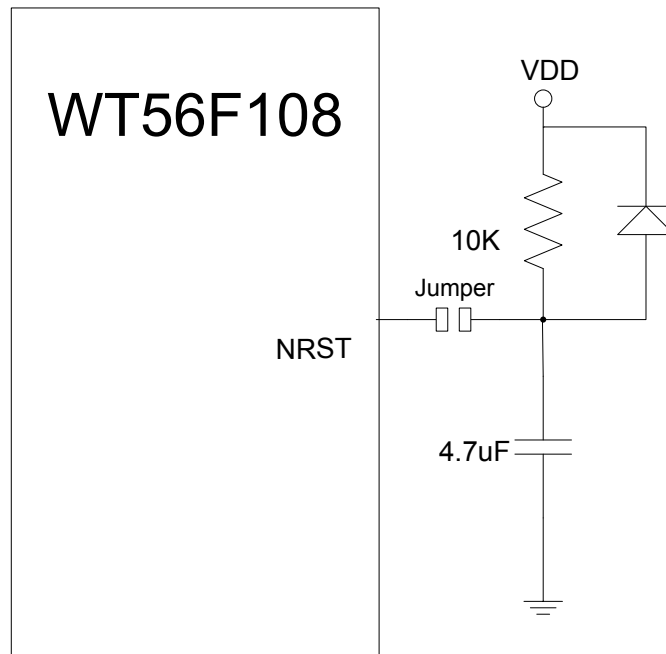


注: **WT56F108** 已提供内部 **RC** 振荡, 可以不需要外挂晶体振荡器, 但有需求更精准的应用可以外挂晶体振荡器。

8.2.2 外挂 32.768 kHz 晶体振荡器

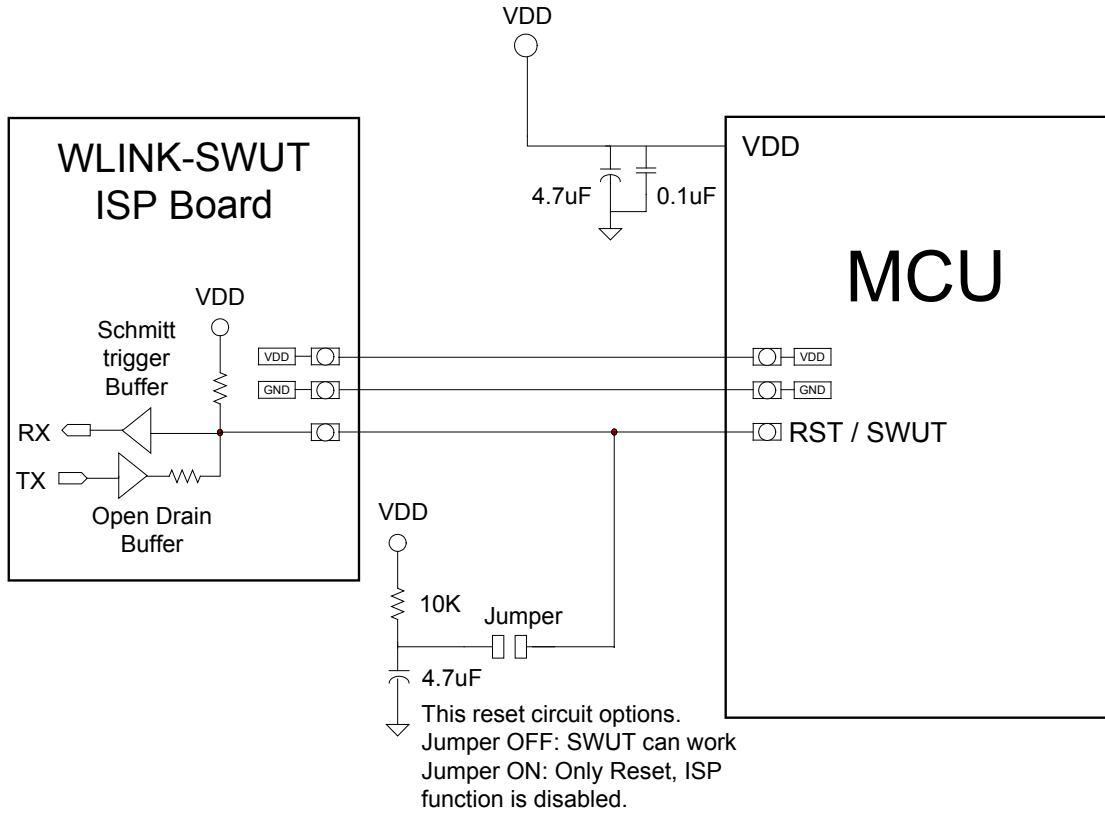


8.3 RESET 线路

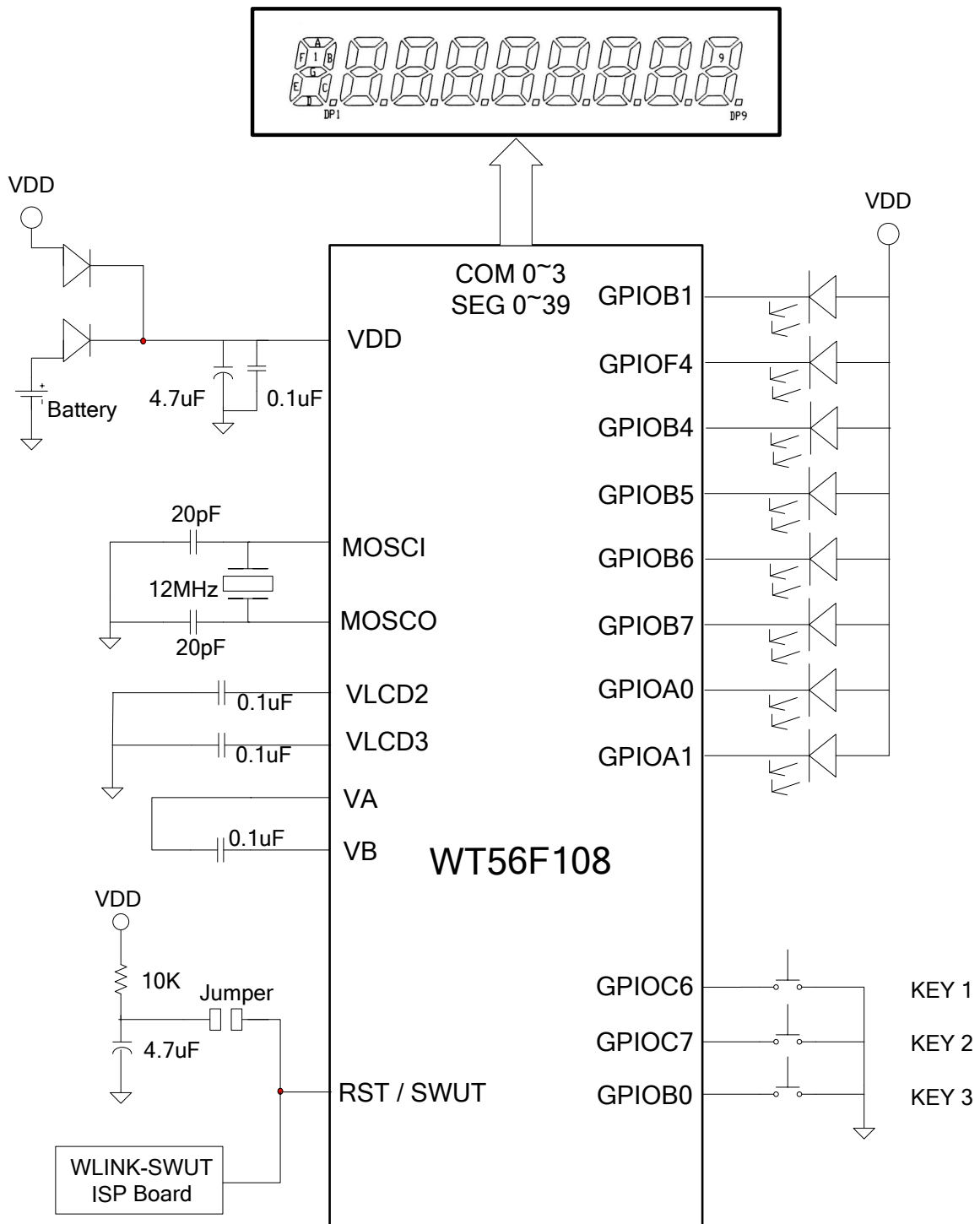


注: 复位电路会影响到刻录, 需增加 Jumper 作隔离。

8.4 标准线路



8.5 开发板线路 (4 COM LCD)



9. 产品命名规则

WT	消费性市场	LCD 功能	种子码 (家族)	Flash Size (K Bytes)		批注
WT	5	1F	1	0	4	5: 具 MCU/DSP, 使用在泛用型 或 消费性市场的相关产品 1X: 8-bit MCU 1F: Flash type 不带 LCD 功能的 8-bit MCU
			5	1	6	
WT	5	6F	1	0	8	5: 具 MCU/DSP, 使用在泛用型 或 消费性市场的相关产品 6X: LCD 背光模块控制器 6F: Flash type 带 LCD 功能的 8-bit MCU
			2	1	6	

10. 订购信息

包装型	包装外观尺寸	产品型号
64-pin LQFP	7mm x 7mm	WT56F108-RG64AWT
44-pin LQFP	10mm x 10mm	WT56F108-RG44AWT
SOP28	300 mil	WT56F108-SG28AWT
Wafer form or Chip form	-	WT56F108HXXXWT

PAD Location

No	Name	X	Y	No	Name	X	Y
1	SEG15	67.5	2251.3	35	VSS	2142.5	198.7
2	GPIOE3	67.5	2131.3	36	VSS	2142.5	316.7
3	GPIOE2	67.5	2011.3	37	GPIOA2DH	2142.5	436.3
4	GPIOE1	67.5	1891.3	38	GPIOA1DH	2142.5	555.3
5	GPIOE0	67.5	1771.3	39	GPIOA0DH	2142.5	674.3
6	GPIOF7	67.5	1651.3	40	GPIOB7DH	2142.5	793.3
7	GPIOF6	67.5	1531.3	41	GPIOB6DH	2142.5	926.3
8	GPIOF5	67.5	1411.3	42	GPIOB5DH	2142.5	1045.3
9	GPIOG7	67.5	1291.3	43	GPIOB4DH	2142.5	1164.3
10	GPIOG6	67.5	1172.1	44	GPIOF4	2142.5	1283.3
11	GPIOG5	67.5	1052.1	45	GPIOB3	2142.5	1404.3
12	GPIOG4	67.5	932.1	46	GPIOB2	2142.5	1525.3
13	GPIOG3	67.5	797.5	47	GPIOB1	2142.5	1646.3
14	GPIOG2	67.5	678.3	48	GPIOB0	2142.5	1767.3
15	GPIOG1	67.5	559.1	49	GPIOC7	2142.5	1888.3
16	GPIOG0	67.5	439.9	50	GPIOC6	2142.5	2009.3
17	GPIOF3	67.5	320.7	51	GPIOC5	2142.5	2130.3
18	GPIOF2	67.5	198.7	52	GPIOC4	2142.5	2251.3
19	GPIOF1	198.7	67.5	53	GPIOC3	2011.3	2382.5
20	GPIOF0	319.7	67.5	54	GPIOC2	1890.1	2382.5
21	VB	440.7	67.5	55	GPIOC1	1769.35	2382.5
22	VA	558.7	67.5	56	GPIOC0	1649.35	2382.5
23	VLCD2	692.7	67.5	57	GPIOD7	1529.35	2382.5
24	VLCD3	811.7	67.5	58	GPIOD6	1409.35	2382.5
25	NRST	930.7	67.5	59	GPIOD5	1289.35	2382.5
26	VSS	1049.7	67.5	60	GPIOD4	1169.35	2382.5
27	VSS	1168.7	67.5	61	GPIOD3	1049.35	2382.5
28	GPIOA7DH	1287.7	67.5	62	GPIOD2	915.35	2382.5
29	GPIOA6DH	1406.7	67.5	63	GPIOD1	794.7	2382.5
30	VDD	1525.7	67.5	64	GPIOD0	675.5	2382.5
31	VDD	1644.7	67.5	65	GPIOE7	556.3	2382.5
32	GPIOA5DH	1771.7	67.5	66	GPIOE6	437.1	2382.5
33	GPIOA4DH	1890.7	67.5	67	GPIOE5	317.9	2382.5
34	GPIOA3DH	2011.3	67.5	68	GPIOE4	198.7	2382.5

Notes:

1. The origin of pad location shown here is at lower-left corner of die.
2. PAD Window: 86um x 86um and use circuit under PAD
3. To stabilize the supply voltages, please connect 0.1Uf and 4.7Uf bypass capacitors between VDD and VSS.
4. All VDD pin need connect together. (No: 30,31)
5. All VSS pin need connect together. (No: 26,27,35,36)

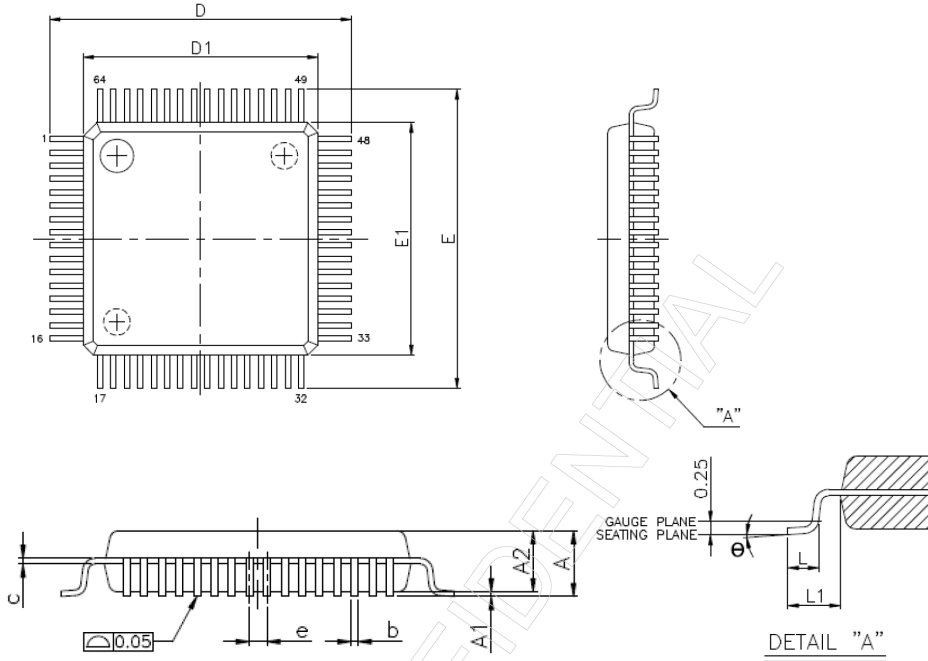
12. 封装尺寸

12.1 64-Pin LQFP

1. Package Outline

Low-Profile Quad Flat Package

LQFP-64 PIN



SYMBOLS	MIN	NOR	MAX
A	-	-	1.60
A1	0.05	-	0.15
A2	1.35	1.40	1.45
b	0.13	0.18	0.23
c	0.09	-	0.20
D	9.00 BSC		
D1	7.00 BSC		
e	0.40 BSC		
E	9.00 BSC		
E1	7.00 BSC		
L	0.45	0.60	0.75
L1	1.00 REF		
θ°	0	3.5	7

UNIT: mm

NOTES:

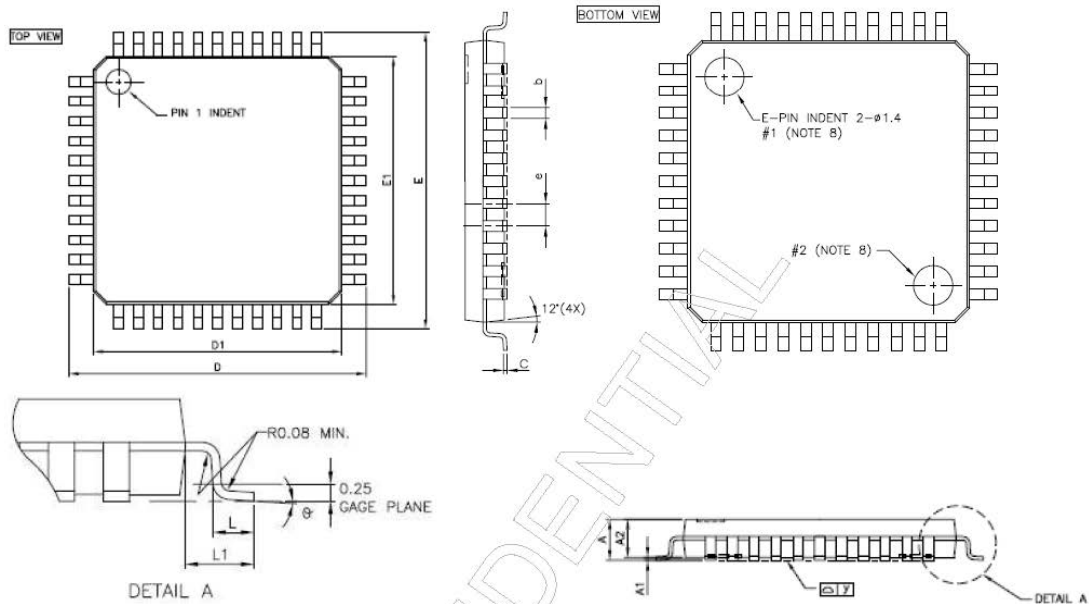
1. JEDEC outline : MS-026 BBD
2. Dimensions "D1" and "E1" do not include mold protrusion. Allowable protrusion is 0.25mm per side. "D1" and "E1" are maximum plastic body size dimensions including mold mismatch.
3. Dimension "b" does not include dambar protrusion. Allowable dambar protrusion shall not cause the lead width to exceed the maximum "b" dimension by more than 0.08mm.

PREPARE	Cynthia	DATE: 2012/7/27
CHECK	Lawrence	DATE: 2012/7/27
APPROVE	Eric	DATE: 2012/7/27

12.2 44-Pin LQFP

Low-Profile Quad Flat Package

LQFP-44 PIN



SYMBOLS	MIN	NOR	MAX
A	-	-	1.60
A1	0.05	-	0.15
A2	1.35	1.40	1.45
b	0.30	0.37	0.45
C	0.09	-	0.20
E	11.80	12.00	12.20
E1	9.90	10.00	10.10
D	11.80	12.00	12.20
D1	9.90	10.00	10.10
e	-	0.80	-
L	0.45	0.60	0.75
L1	-	1.00	-
θ°	0	3.5	7
y	0.0	-	0.08

UNIT: mm

NOTES:

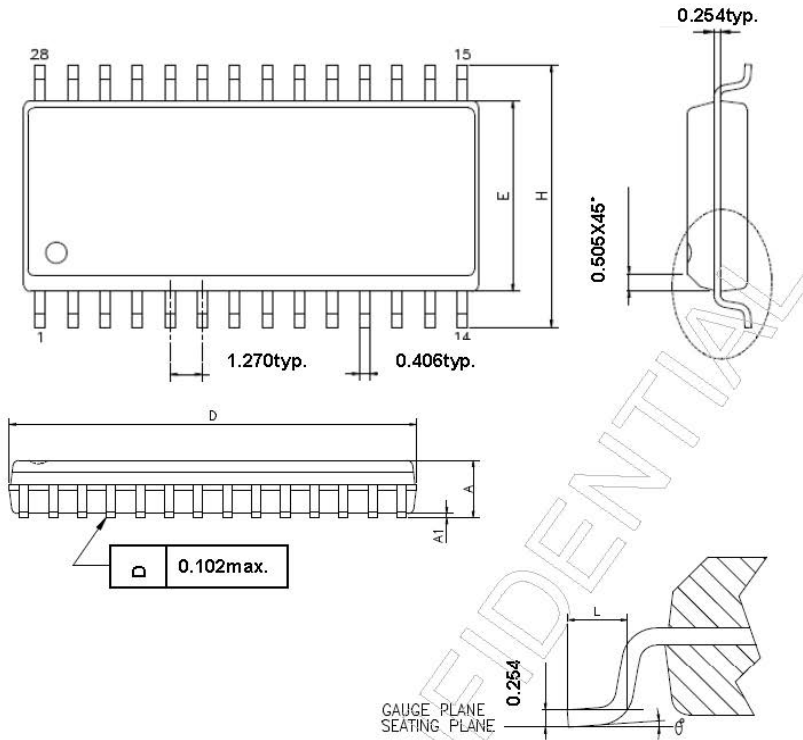
1. JEDEC outline: MS-026-BCB
2. Dimension "D1" and "E1" does not include mold protrusions. Mold protrusions shall not exceed 0.25mm per side.
3. Dimension "b" does not include dambar protrusion. Allowable dambar protrusion shall be 0.08mm total in excess of the "b" dimension at maximum material condition. Dambar cannot be located on the lower radius or the foot. Minimum space between protrusion and an adjacent lead to be 0.07mm.
4. Tolerance: ± 0.25 mm unless otherwise specified
5. Otherwise dimension follow acceptable spec.

PREPARE	Cynthia	DATE: 2013/1/8
CHECK	Lawrence	DATE: 2013/1/8
APPROVE	Eric	DATE: 2013/1/8

12.3 SOP-28

Small Outline Package

300MIL/SOP-28 PIN



SYMBOLS	MIN	NOR	MAX
A	-	-	2.642
A1	0.102	-	-
D	17.704	18.237	18.390
E	7.391	7.493	7.595
H	10.008	10.312	10.643
L	0.406	0.889	1.270
θ°	0	4	8

UNIT: mm

NOTES:

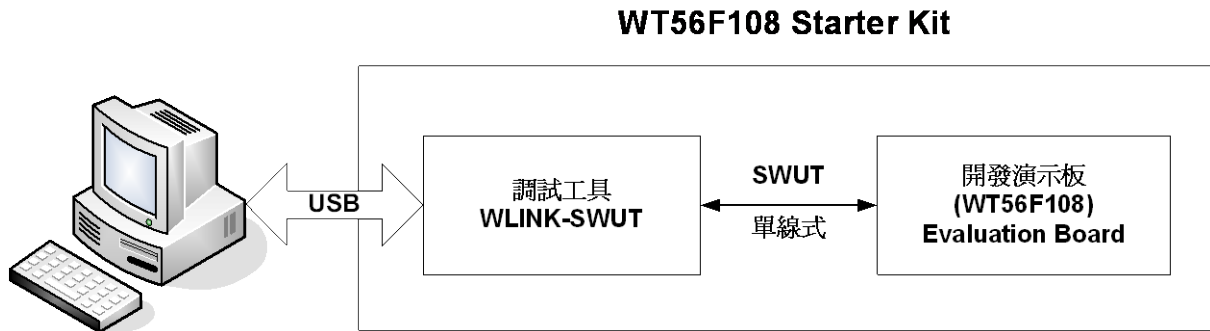
1. JEDEC outline : MO-119 AB
2. Dimension "D" does not include mold flash, protrusions or gate burrs. Mold flash, protrusions and gate burrs shall not exceed 0.15mm per side.
3. Dimension "E" does not include inter-lead flash, or protrusions. Inter-lead flash and protrusions shall not exceed 0.25mm per side.

PREPARE	Cynthia	DATE: 2013/1/16
CHECK	Lawrence	DATE: 2013/1/16
APPROVE	Eric	DATE: 2013/1/16

13. 开发工具

WT56F108 可以与 Keil C51 搭配，调试工具与开发演示板、应用软件，都可以在计算机系统 Win98/2000/XP/Win7 完成在线仿真 (ICE) 与在线刻录 (ISP)。

示意图如下：



开发工具说明表:

请上伟詮电子公司网页 <http://www.weltrend.com.tw/> 可以下载开发工具相关数据与购买品号

产品信息	泛用型 IC	ADC Type MCU	WT51F104 Product Spec
			WT51F116/WT51F108 Product Spec
		ADC+LCD Type MCU	WT56F216 Product Spec
			WT56F108 Product Spec
			WT56F248/WT56F232 Product Spec
技术支持	支持工具/泛用型 IC	在线仿真器/在线刻录器	WA001 WLINK-SWUT Adapter
		量产型刻录器	WA007 WLINK-SWUT-M4S
		量产型刻录器扩充板	WS001 WLINK-SWUT-M4S Daughter Board Support WT56F216/WT56F232/WT56F248 MCU RG44AWT LQFP 44 PKG
			WS003 WLINK-SWUT-M4S Daughter Board Support WT56F216 MCU SG28AWT SOP28 PKG
			WS004 WLINK-SWUT-M4S Daughter Board Support WT51F104/WT51F116/WT51F108 MCU OG20AWT SSOP20 PKG
			WS005 WLINK-SWUT-M4S Daughter Board Support WT51F104 MCU SG140WT SOP14 PKG SG080WT SOP8 PKG
			WS006 WLINK-SWUT-M4S Daughter Board Support WT51F104 MCU MG10AWT MSOP10 PKG
			WS007 WLINK-SWUT-M4S Daughter Board Support WT56F108 MCU RG64AWT LQFP64 PKG
			WS009 WLINK-SWUT-M4S Daughter Board Support WT51F116/WT51F108 MCU UG32AWT QFN32 PKG
			WS010 WLINK-SWUT-M4S Daughter Board Support WT51F116/WT51F108 MCU MG10BWT MSOP10 PKG
			WS011 WLINK-SWUT-M4S Daughter Board Support WT56F248/WT56F232 MCU RG64AWT LQFP64 PKG
			WS012 WLINK-SWUT-M4S Daughter Board Support WT56F248/WT56F232 MCU UG32AWT QFN32 PKG
			WS013 WLINK-SWUT-M4S Daughter Board Support WT56F108 MCU RG44AWT LQFP 44 PKG
			WS014 WLINK-SWUT-M4S Daughter Board Support WT56F108 MCU SG28AWT SOP28 PKG

技术支持	支持工具/泛用型 IC	验证板	WB000 WT56F216 EV Board
			WB001 WT51F104 EV Board
			WB005 WT56F216 Starter Kit Board
			WB006 WT51F104 Starter Kit Board
			WB007 WT56F108 Starter Kit Board
			WB008 WT51F116/WT51F108 Starter Kit Board
			WB010 WT56F248/WT56F232 Starter Kit Board
		开发工具包	WK000 WT56F216 Starter Kit
			WK001 WT51F104 Starter Kit
			WK004 WT56F108 Starter Kit
	WK005 WT51F116/WT51F108 Starter Kit		
	WK007 WT56F248/WT56F232 Starter Kit		
	技术数据/泛用型 IC	WLINK Adapter 安装说明书	Doc2 WLINK-SWUT Adapter 安装说明书
			量产型刻录器说明书
		ICE/ISP 操作说明书	Doc6 WLINK ICE 操作说明书 (uVision IDE 版)
			Doc8 WLINK-SWUT ISP 操作说明书 (独立版)
		验证版操作说明书	Doc12 WT56F216 EV Board 操作说明书
			Doc13 WT51F104 EV Board 操作说明书
			Doc21 WT56F216 Starter Kit 快速启动手册
			Doc22 WT51F104 Starter Kit 快速启动手册
			Doc23 WT56F216 Starter Kit 操作说明书
			Doc24 WT51F104 Starter Kit 操作说明书
			Doc27 WT56F108 Starter Kit 操作说明书
			Doc28 WT51F116/WT51F108 Starter Kit 操作说明书
		量产型刻录工具与供货商 联络信息	Doc20 量产型刻录工具供货商
	软件下载/泛用型 IC	WLINK Adapter 驱动程序	SW2 WLINK-SWUT Adapter 驱动程序
量产型刻录器驱动程序		SW2 WLINK-SWUT Adapter 驱动程序	
ICE 驱动程序/ISP 应用程序		SW6 WLINK-SWUT ICE 驱动程序(uVision IDE 版)	
		SW8 WLINK-SWUT ISP 驱动程序(uVision IDE 版)	
		SW9 WLINK-SWUT ISP 应用程序(独立版)	
SW17 自动安装 WLINK-SWUT ICE 及 ISP 驱动程序(uVision IDE 版)WLINK-SWUT ISP 驱动程序 (uVision IDE 版)			

技术支持	软件下载/泛用型 IC	范例程序	SW13 WT56F216 EV Board 范例程序
			SW14 WT51F104 EV Board 范例程序
			SW18 WT56F216 Starter Kit Board 范例程序
			SW19 WT51F104 Starter Kit Board 范例程序
			SW21 WT56F108 Starter Kit Board 范例程序
			SW22 WT51F116/WT51F108 Starter Kit Board 范例程序
			SW25 WT56F248/WT56F232 Starter Kit Board 范例程序

14. 版本更改记录

版本	记录	日期
1.0	初始版本	2014 年 5 月
1.0	改版, 详见勘误表	2015 年 1 月
1.0	改版, 详见勘误表	2015 年 6 月

附录：中/简版勘误表

1.0 版

项目	页码	章节	异动说明
1	3	2	增加 Green Package 说明
2	21	5.3	增加“注”内容
3	74	6.7	错字更正
4	89	6.10	内容修改
5	125	7.7	内容修改